

权 利 要 求 书

1、一种像素采集电路，包括：

运动检测模块，适于检测视场中的光强变化，并在光强变化超出设定阈值时，生成像素触发信号，来指示所述像素采集电路进入触发状态；

5 时间信号生成模块，与所述运动检测模块耦接，适于在接收到所述像素触发信号时生成时间信号，所述时间信号用于表征所述像素采集电路被触发时刻的时间信息；

其中，所述运动检测模块和所述时间信号生成模块分别耦接到外围的读出单元，以便所述读出单元对像素采集电路进行扫描来输出像素采集电路的时间信息。

2、如权利要求 1 所述的像素采集电路，其中，

所述时间信号在所述像素采集电路进入触发状态时指示一个瞬时电压脉冲、且之后随时间而衰减。

3、如权利要求 1 或 2 所述的像素采集电路，其中，所述运动检测模块包括：

光电探测子模块，适于实时监测照射在其上的光信号，并输出相应的电信号；

触发生成子模块，其第一输入端耦接到所述光电探测子模块，其第一输出端耦接到读出接口子模块，其第二输出端耦接到所述时间信号生成模块，
20 所述触发生成子模块适于在所述电信号满足预定触发条件时，生成触发生成信号给读出接口子模块和所述时间信号生成模块；以及

读出接口子模块，耦接到所述触发生成子模块，适于与读出单元进行通信。

4、如权利要求 1-3 中任一项所述的像素采集电路，其中，所述时间信号生成模块包括：

第一开关（K1），其第一端耦接固定电压（VA），其第二端耦接缓冲器（B1）的第一端；

并联的第一电容 (C1) 和第一电阻 (R1)，其一端接地，另一端耦接于所述第一开关 (K1) 的第二端以及第一缓冲器 (B1) 的第一端；

第一缓冲器 (B1)，其第二端耦接至第二开关 (K2) 的第一端；以及
第二开关 (K2)，其第二端接至时间信号列输出线。

- 5 5、如权利要求 1-3 中任一项所述的像素采集电路，其中，所述时间信号生成模块包括：

第三开关 (K3)，其第一端耦接固定电压 (VA)，其第二端耦接第二缓冲器 (B2) 的第一端；

- 10 并联的第二电容 (C2) 和恒流源 (I)，其一端接地，另一端耦接于所述第三开关 (K3) 的第二端以及第二缓冲器 (B2) 的第一端；

第二缓冲器 (B2)，其第二端耦接至第四开关 (K4) 的第一端；以及
第四开关 (K4)，其第二端接至时间信号列输出线。

- 6、如权利要求 4 或 5 所述的像素采集电路，其中，

- 15 所述第一开关 (K1) 或第三开关 (K3) 由所述运动检测模块输出的像素触发信号来控制，当所述像素触发信号有效时，第一开关 (K1) 或第三开关 (K3) 闭合；以及

所述第二开关 (K2) 或第四开关 (K4) 由所述读出单元输出的时间信号行选择信号来控制，当所述时间信号行选择信号有效时，第二开关 (K2) 或第四开关 (K4) 闭合。

- 20 7、如权利要求 4 所述的像素采集电路，其中，

所述第一电阻 (R1) 为可调电阻；以及

根据第一电容 (C1) 和第一电阻 (R1) 组成的时间常数确定时间信号的衰减速度。

- 8、如权利要求 5 所述的像素采集电路，其中，

- 25 根据第二电容 (C2) 和恒流源 (I) 确定时间信号的衰减速度。

- 9、一种图像传感器，包括：

像素采集电路阵列，包括多个如权利要求 1-8 中任一项所述的像素采集电

路；

全局控制单元，适于控制所述像素采集电路阵列的初始工作状态；

读出单元，适于逐行地对所述像素采集电路阵列进行扫描，来输出关于所述像素采集电路阵列的时间信息。

5 10、如权利要求 9 所述的图像传感器，其中，所述读出单元包括：

行选择模块，适于在行方向上管理所述像素采集电路阵列；

列选择模块，适于在列方向上管理所述像素采集电路阵列；

读出控制模块，分别与所述行选择模块和所述列选择模块相耦接，适于控制所述行选择模块与所述列选择模块的输出。

10 11、如权利要求 9 或 10 所述的图像传感器，其中，所述行选择模块包括：

运动检测行选择子模块，通过运动检测行请求线和运动检测行选择线耦接到所述像素采集电路中的运动检测模块，适于对来自所述像素采集电路阵列的行请求信号进行响应；

15 时间信号行选择子模块，通过时间信号行选择线耦接到所述像素采集电路中的时间信号生成模块，适于逐行地将所述像素采集电路的时间信号行选择线置为有效。

12、如权利要求 9-11 中任一项所述的图像传感器，其中，所述列选择模块包括：

20 运动检测列选择子模块，通过运动检测列请求线和运动检测列选择线耦接到所述像素采集电路中的运动检测模块，适于对来自所述像素采集电路阵列的列请求信号进行响应，其中所述列请求信号在所述像素采集电路得到行响应时有效；

25 时间信号列选择子模块，通过时间信号列输出线耦接到所述像素采集电路中的时间信号生成模块，适于通过所述时间信号列输出线读取所述像素采集电路的时间信号，其中，所述像素采集电路在与之耦接的时间信号行选择线有效时，输出时间信号。

13、如权利要求 9-12 中任一项所述的图像传感器，其中，

所述全局控制单元还适于在所述图像传感器上电时，复位所述像素采集电路阵列，以及，还适于在像素采集电路阵列保持稳定的初始状态时，解除复位，使得所述像素采集电路阵列开始工作。