

权利要求书

- 1、一种片内无源电源补偿电路，其特征在于，包括：
两个或两个以上待供电电压域，所述待供电电压域串联连接在电源和地之
5 间；
两个或两个以上的隔离区域，所述待供电电压域形成在所述隔离区域内，
所述隔离区域用于隔离所述待供电电压域；
所述隔离区域串联连接在所述电源和所述地之间；
其中，还包括电源补偿单元，连接在所述待供电电压域和所述隔离区域之
10 间，用于向所述待供电电压域提供电源补偿。
- 2、如权利要求 1 所述的片内无源电源补偿电路，其特征在于：所述电源
补偿单元通过工作在饱和状态向所述待供电电压域提供电源补偿。
- 3、如权利要求 2 所述的片内无源电源补偿电路，其特征在于：在每一所
述隔离区域两端形成第一电源端和第一地端，所述第一电源端和/或所述第一
15 地端用于向所述电源补偿单元提供参考电压。
- 4、如权利要求 3 所述的片内无源电源补偿电路，其特征在于：在每一所
述待供电电压域两端形成第二电源端和第二地端，所述电源补偿单元向所述第
二电源端和/或所述第二地端提供电源补偿。
- 5、如权利要求 4 所述的片内无源电源补偿电路，其特征在于：以所述参
20 考电压为基准，当所述第二电源端和/或所述第二地端的电压变化范围超过所
述电源补偿单元的阈值时，所述电源补偿单元工作在所述饱和状态。
- 6、如权利要求 5 所述的片内无源电源补偿电路，其特征在于：所述电源
补偿单元为开关晶体管。
- 7、如权利要求 6 所述的片内无源电源补偿电路，其特征在于：所述开关
25 晶体管为 PMOS 开关晶体管和/或 NMOS 开关晶体管。
- 8、如权利要求 7 所述的片内无源电源补偿电路，其特征在于：所述 PMOS
开关晶体管和/或所述 NMOS 开关晶体管为一个或多个。
- 9、如权利要求 8 所述的片内无源电源补偿电路，其特征在于：所述待供
电电压域中形成有一个或多个半导体器件，所述第一电源端和/或所述第一地
30 端向所述半导体器件提供衬底偏压。

10、如权利要求 9 所述的片内无源电源补偿电路，其特征在于：所述半导体器件包括 PMOS 晶体管和/或 NMOS 晶体管，所述第一电源端向所述 PMOS 晶体管提供衬底偏压，所述第一地端向所述 NMOS 晶体管提供衬底偏压。

5 11、如权利要求 1 所述的片内无源电源补偿电路，其特征在于：还包括稳压单元，所述稳压单元并联连接在每一所述隔离区域两端。

12、如权利要求 11 所述的片内无源电源补偿电路，其特征在于：在每一所述隔离区域两端形成第一电源端和第一地端，所述第一电源端和/或所述第一地端用于向所述电源补偿单元提供参考电压。

10 13、如权利要求 12 所述的片内无源电源补偿电路，其特征在于：在每一所述待供电电压域两端形成第二电源端和第二地端，所述电源补偿单元向所述第二电源端和/或所述第二地端提供电源补偿。

14、如权利要求 13 所述的片内无源电源补偿电路，其特征在于：所述稳压单元用于稳压所述第一电源端和/或所述第一地端的电压。

15 15、如权利要求 14 所述的片内无源电源补偿电路，其特征在于：所述稳压单元包括电阻、电容或二极管中的一种或多种。

16、如权利要求 15 所述的片内无源电源补偿电路，其特征在于：所述稳压单元直接连接在所述第一电源端以及所述第一地端之间，或通过模拟开关分别连接在所述第一电源端以及所述第一地端之间。

20 17、如权利要求 16 所述的片内无源电源补偿电路，其特征在于：在所述第一地端以及所述第二地端之间设置一模拟开关。

18、一种数据运算单元，包括互联连接的控制电路、运算电路、存储电路，以及一个或多个片内无源电源补偿电路，其特征在于：所述片内无源电源补偿电路为权利要求 1-17 中任意一种所述的片内无源电源补偿电路。

25 19、一种芯片，其特征在于，包括至少一个权利要求 18 中所述的任意一种数据运算单元。

20、一种用于计算设备中的算力板，其特征在于，包括多个权利要求 19 中所述的任意一种所述芯片。

30 21、一种计算设备，包括电源板、控制板、连接板、散热器以及多个算力板，所述控制板通过所述连接板与所述算力板连接，所述散热器设置在所述算力板的周围，所述电源板用于向所述连接板、所述控制板、所述散热器以及所

述算力板提供电源，其中，所述算力板为权利要求 20 所述的任意一种所述算力板。