

Beschreibung

Die Erfindung betrifft einen elektrischen Schaltkreis mit mehreren Strom-Spannungs-Wandlern, deren Parameter in annähernd gleicher Weise von äußeren Einflußgrößen abhängen.

Aus der US-PS 4 074 146 ist eine Anordnung bekannt, deren Aufgabe es ist, die Stromabgabe mehrerer parallel geschalteter Stromquellen zu regeln, die eine Last gemeinsam speisen.

Mehrere Stromquellen sind parallel geschaltet, um einen stark veränderlichen Lastwiderstand, z.B. eine Datenverarbeitungsanlage, mit Strom zu versorgen. Die am Lastwiderstand abfallende Spannung wird abgegriffen und in einem Summierer zu einer Referenzspannung addiert. Die Ausgangsspannung des Summierers wird in einem Verstärker verstärkt, dessen Ausgang mit den Steuereingängen aller Stromquellen verbunden ist; die Ausgangsspannung des Verstärkers dient deshalb zur Regelung aller Stromquellen. Weil die an der Last abfallende Spannung zu einer Referenzspannung addiert wird, dient die Last gleichzeitig als Meßwiderstand.

Der Übertragungswiderstand eines Strom-Spannungs-Wandlers, im weiteren Verlauf kurz IU-Wandler genannt, hängt von der Temperatur und anderen Einflußgrößen ab. Einerseits ist die Temperaturabhängigkeit in integrierten Schaltungen wegen der starken Änderungen diffundierter oder implantierter Widerstände besonders stark ausgeprägt. Andererseits ist es häufig notwendig, eine hohe Stabilität des Übertragungswiderstandes eines IU-Wandlers zu gewährleisten. Dies trifft z.B. für die integrierten Schaltkreise eines CD-Spielers für Fahrzeuge zu, die in einem Temperaturbereich von -20° bis $+70^{\circ}$ Celsius arbeitsfähig und sehr stabil sein müssen.

Es ist daher Aufgabe der Erfindung, in einem elektrischen Schaltkreis mit mehreren IU-Wandlern eine Drift des Übertragungswiderstandes zu unterdrücken.

Die Erfindung löst diese Aufgabe dadurch, daß zum Regeln des Übertragungswiderstandes der Stromspannungswandler auf einen konstanten Wert einer der Stromspannungswandler als Referenzstromspannungswandler vorgesehen ist, dessen Übertragungswiderstand mit einem Referenzwiderstand in einem Vergleich verglichen wird, daß eine Referenzspannung an den Referenzwiderstand, der proportional zum Übertragungswiderstand der Stromspannungswandler ist, und an den Vergleich gelegt wird und daß das Ausgangssignal des Vergleichers jedem Stromspannungswandler derart zugeführt wird, daß der Übertragungswiderstand der Stromspannungswandler auf den konstanten Wert geregelt wird.

Die Erfindung wird nun anhand von Ausführungsbeispielen erläutert. In der zugehörigen Zeichnung zeigen:

- Figur 1 ein erstes Ausführungsbeispiel der Erfindung;
- Figur 2 eine einfache Art der Erzeugung des Referenzstromes;
- Figur 3 die Erzeugung des Referenzstromes mittels synchroner Stromquellen;
- Figur 4 die Symmetrierung der Referenzspannung;
- Figur 5a die Stromerzeugung für die Symmetrierung;
- Figur 5b die Stromerzeugung mit Richtungsumkehr für die Symmetrierung;
- Figur 6 die Zerlegung des IU-Wandlers in eine Eingangsstufe, eine Steuerstufe und eine Ausgangsstufe;
- Figur 7 einen IU-Wandler mit diskret gesteuertem Übertragungswiderstand.

Ein integrierter Schaltkreis enthält nach Figur 1 mehrere, mindestens aber zwei IU-Wandler $W_r, W_1, \dots, W_n$. Jeder IU-Wandler besitzt einen stromempfindlichen, vorzugsweise niederohmigen Eingang, einen spannungsführenden Ausgang und einen Steuereingang. Einer der IU-Wandler ist als Referenz-IU-Wandler W_r vorgesehen. In einer Referenzstromquelle I_q wird mittels einer Referenzspannungsquelle U_{ref} und eines Referenzwiderstandes R_{ref} ein Referenzstrom I_{ref} erzeugt, der dem Eingang des Referenz-IU-Wandlers W_r zugeführt wird. Der erste Eingang eines Vergleichers V_1 ist mit dem Ausgang des Referenz-IU-Wandlers W_r und der zweite Eingang mit der Referenzspannungsquelle U_{ref} verbunden. Die Steuereingänge aller IU-Wandler $W_r, W_1, \dots, W_n$ sind mit dem Ausgang des Vergleichers V_1 verbunden.

In der Referenzstromquelle I_q wird der Referenzstrom $I_{ref} = K_1 \cdot U_{ref} / R_{ref}$ erzeugt, wobei K_1 ein konstanter Faktor ist. Der Referenz-IU-Wandler W_r bildet aus dem einfließenden Referenzstrom I_{ref} die Ausgangsspannung $U_r = I_{ref} \cdot R_r$, wobei R_r der Übertragungswiderstand des Referenz-IU-Wandlers W_r ist. Der Vergleich V_1 bildet zumindest näherungsweise das Ausgangssignal $S_a = V \cdot (U_r - K_2 \cdot U_{ref})$, wobei K_2 ein konstanter Faktor und V die Verstärkung ist. Bei einem stabilen System wird mit hinreichend großer Verstärkung $U_r - K_2 \cdot U_{ref} = 0$. Mit den oben genannten Beziehungen ergibt sich dadurch $R_r = R_{ref} \cdot K_2 / K_1$. Indem durch das Steuersignal S_a der Referenz-IU-Wandler W_r den Übertragungswiderstand $R_r = R_{ref} \cdot K_2 / K_1$ annimmt, werden alle weiteren IU-Wandler W_1 bis W_n , soweit sie die gleichen Eigenschaften wie der Referenz-IU-Wandler W_r haben, auf den gleichen Übertragungswiderstand $R_1 = R_2 = \dots R_n = R_r$ eingestellt. Die Voraussetzung der Gleichartigkeit aller IU-Wandler bezüglich der Abhängigkeit einzelner Parameter von äußeren Einflußgrößen

ßen läßt sich innerhalb eines integrierten Schaltkreises durch gleichartigen Aufbau, enge Nachbarschaft und geringen Temperaturgradienten verhältnismäßig gut erfüllen. Auf die Stabilität der Referenzspannung U_{ref} kommt es nicht an, da sie nicht in die Abgleichbedingung eingeht.

In Figur 2 ist dargestellt, wie der Referenzstrom I_{ref} auf einfache Weise erzeugt werden kann. Der Referenzwiderstand R_{ref} liegt zwischen der Referenzspannungsquelle U_{ref} und dem Eingang des Referenz-IU-Wandlers W_r . Bei dieser Anordnung muß das Potential am Eingang des Referenz-IU-Wandlers W_r gleich dem Potential der Masseklemme sein. Wenn der Referenzwiderstand R_{ref} extern angeschlossen ist, sind am integrierten Schaltkreis zwei Anschlüsse erforderlich.

Vorteilhafter ist die in Figur 3 dargestellte Anordnung. Ein Differenzverstärker V_d steuert zwei Stromquellen I_{q1} und I_{q2} , die hier in Form zweier Transistoren T_1 und T_2 mit Emittierwiderständen R_1 und R_2 dargestellt sind. Der Ausgang des Differenzverstärkers V_d ist mit den Basen der Transistoren T_1 und T_2 verbunden. Die Emittierwiderstände R_1 und R_2 führen zu einer gemeinsamen Versorgungsspannungsquelle U_{b1} . Der Kollektor des ersten Transistors T_1 , der dem Ausgang der ersten Stromquelle I_{q1} entspricht, ist mit dem Referenzwiderstand R_{ref} und der ersten Eingangsklemme des Differenzverstärkers V_d verbunden. Der Kollektor des zweiten Transistors T_2 , der dem Ausgang der zweiten Stromquelle I_{q2} entspricht, ist mit dem Eingang des Referenz-IU-Wandlers W_r verbunden.

Für hinreichend hohe Verstärkung des Differenzverstärkers V_d muß der Spannungsabfall am Referenzwiderstand R_{ref} gleich der Referenzspannung U_{ref} sein. Der dazu notwendige Strom wird von der ersten Stromquelle I_{q1} geliefert. Der Strom I_{ref} zum Eingang des Referenz-IU-Wandlers W_r wird von der zweiten Stromquelle I_{q2} geliefert. Die Stromquellen I_{q1} und I_{q2} können so dimensioniert sein, daß ihre Ströme untereinander gleich sind oder daß, was bei empfindlichen IU-Wandlern vorteilhaft ist, der Strom I_{ref} einen Bruchteil K_1 des Stromes durch den Referenzwiderstand R_{ref} beträgt.

Durch die Verwendung eines externen Referenzwiderstandes kann eine wesentlich bessere Stabilisierung als mit einem chipinternen Widerstand erreicht werden. Darüberhinaus besteht die Möglichkeit, Exemplarstreuungen der die IU-Wandler speisenden Signalquellen durch Anpassung des Referenzwiderstandes auszugleichen.

In einer bipolar integrierten Schaltung bevorzugt man symmetrische Signale. Der Referenz-IU-Wandler W_r liefert das Ausgangssignal U_r an zwei Anschlußklemmen mit entgegengesetzter Polarität, wobei die Gleichtaktspannung beider Ausgangsklemmen von der Temperatur oder anderen Einflußfaktoren abhängen kann. Somit muß ein Vergleich des symmetrischen Ausgangssignales U_r des Referenz-IU-Wandlers W_r mit der unsymmetrischen Referenzspannung U_{ref} durchgeführt werden. Dies kann nach Figur 4 durch eine Differenzstufe aus zwei Transistoren T_3 und T_4 erfolgen, die von einer Stromquelle I_v gespeist wird, wobei die Stromquelle I_v von der Referenzspannung U_{ref} abhängt. Einem der beiden Transistoren ist ein Emittierwiderstand R_3 vorgeschaltet. Die Basen der Transistoren T_3 und T_4 sind mit den Ausgangsklemmen des Referenz-IU-Wandlers W_r verbunden. Die Kollektoren der Transistoren T_3 und T_4 sind mit einem Stromspiegel S_{sp} verbunden. Am Ausgang A des Stromspiegels S_{sp} wird ein Signal U_v entnommen, das z.B. durch einen Ausgangsverstärker in ein Steuersignal S_r umgeformt wird. Die Funktion dieses Teiles des Vergleichers V_1 ergibt sich daraus, daß bei einem Spiegelfaktor eins des Stromspiegels S_{sp} und im abgeglichenen Zustand der Regelschleife durch die beiden Zweige mit den Transistoren T_1 und T_2 jeweils gleiche Ströme $I_v/2$ fließen und daß somit die Spannung U_r gleich dem Spannungsabfall U_{r3} über dem Widerstand R_3 sein muß.

Der Strom I_v wird nach Figur 5 mittels der Referenzspannung U_{ref} gebildet. In Figur 5a ist ein Differenzverstärker V_2 vorgesehen, dessen erster Eingang mit dem einen Pol der Referenzspannungsquelle U_{ref} , dessen zweiter Eingang mit dem einen Anschluß eines Referenzwiderstandes R_{ref2} und dessen Ausgang mit der Basis eines Stromquellentransistors T_5 verbunden ist. Der Emittier des Stromquellentransistors T_5 ist mit dem zweiten Eingang des Differenzverstärkers V_2 verbunden. Der andere Pol der Referenzspannungsquelle U_{ref} und der andere Anschluß des Referenzwiderstandes R_{ref2} liegen auf Masse oder an einem Bezugspunkt.

Mit hinreichend hoher Verstärkung des Differenzverstärkers V_2 wird der Spannungsabfall am Referenzwiderstand R_{ref2} gleich der Referenzspannung U_{ref} . Der am Kollektor des Stromquellentransistors T_5 entnehmbare Strom entspricht dann bis auf den geringen Basisstrom dem Strom durch den Referenzwiderstand R_{ref2} . Bei höheren Anforderungen kann der Stromquellentransistor T_5 durch eine Darlington-Schaltung aus zwei Transistoren ersetzt werden. Ist z.B. $R_3 = 2 \cdot R_{ref2}$, so wird wegen der Halbierung des Stromes I_v der Spannungsabfall über R_3 gleich der Referenzspannung U_{ref} . Je nach dem Widerstandsverhältnis kann die Hilfsspannung $U_{r3} = U_r$ beliebig gewählt werden. Eine gleichsinnige Änderung der Widerstände R_{ref2} und R_3 läßt die Spannung U_r unverändert, weil es nur auf das Widerstandsverhältnis R_3 / R_{ref2} ankommt. Dadurch läßt sich eine sehr geringe Temperaturabhängigkeit der integrierten Schaltung erzielen.

Die Schaltung aus Figur 5b unterscheidet sich von der Schaltung aus Figur 5a in der Anordnung des Stromquellentransistors T_5 , dessen Kollektor hier mit dem zweiten Eingang des Differenzverstärkers V_2 verbunden ist, während der Emittier den Stromquellenausgang A_i darstellt. Während in Figur 5a der zweite Eingang des

Differenzverstärkers V2 vom invertierenden Typ ist, muß er in Figur 5b nichtinvertierend sein. In Figur 5b ist weiter dargestellt, wie eine Stromquelle umgekehrter Richtung gebildet werden kann. Dazu wird ein Widerstand R5 zwischen den Ausgang Ai und einer Versorgungsspannungsquelle Ub2 geschaltet. Die Basis eines weiteren Transistors T6 wird an den Ausgang des Differenzverstärkers V2 angeschlossen. Zwischen der Versorgungsspannungsquelle Ub2 und dem Emitter des Transistors T6 liegt ein Widerstand R6. Der Ausgangsstrom Iv umgekehrter Richtung wird am Kollektor des Transistors T6 entnommen, der als Ausgang Aj bezeichnet ist.

Die Aufgabe, mehrere IU-Wandler zu stabilisieren, dabei aber verschiedene Übertragungswiderstände aufrechtzuerhalten, kann ebenfalls mit den erfindungsgemäßen Mitteln ausgeführt werden. Dazu ist nach Figur 6 vorgesehen, innerhalb des IU-Wandlers eine als steuerbares Organ wirkende Differenzstufe mit bipolaren Transistoren T7 und T8 zu verwenden. Der I-te IU-Wandler ist aus einer Eingangsstufe Wai, einer Differenzstufe Wbi und einer Ausgangsstufe Wci aufgebaut. Die Eingangsstufe Wai wandelt den Eingangsstrom Ii in eine Spannung Uai. Die zwischen der Eingangsstufe Wai und der Ausgangsstufe Wci liegende Differenzstufe Wbi ist aus bipolaren Transistoren T7 und T8 aufgebaut, deren Basen am Ausgang der Eingangsstufe Wai angeschlossen sind, deren Emittter mit einer Stromquelle Ibi verbunden sind und deren Kollektoren mit den Eingängen der Ausgangsstufe Wci verbunden sind. Die Ausgangsstufe Wci bildet aus den Kollektorströmen der Differenzstufe Wbi die Ausgangsspannung Ui.

Die Wirkungsweise beruht darauf, daß die Steilheit der Differenzstufe und damit ihre Verstärkung proportional zum Strom der Stromquelle Ibi ist. Um zu erreichen, daß der I-te Wandler Wi den K-fachen Übertragungswiderstand gegenüber dem Referenz-IU-Wandler Wr hat, muß der Strom Ibi den K-fachen Wert des Stromes Ibr des Referenz-IU-Wandlers Wr annehmen. Die schaltungstechnischen Mittel dazu sind bekannt und brauchen deshalb hier nicht dargelegt zu werden. Die Möglichkeit, den Faktor K variabel und damit steuerbar zu gestalten, ist dabei eingeschlossen.

Eine Möglichkeit, den Übertragungswiderstand diskret steuerbar und damit programmierbar zu machen, ist in Figur 7 dargestellt. Mehrere Differenzstufen aus bipolaren Transistoren T71, T81; T72, T82; T73, T83; ... sind eingangsseitig am Eingangsteil Wai und ausgangssseitig am Ausgangsteil Wci angeschlossen. Sie werden von Stromquellen Ib1, Ib2, Ib3 ... gespeist, die durch steuerbare Schalter S1, S2, S3 ... zu- und abgeschaltet werden können. Wenn für die Transistoren T71, T81; T72, T82; T73, T83; ... der Differenzstufen Emitterwiderstände R71, R81; R72, R82; R73, R83; ... vorgesehen werden, werden die Linearität und andere Eigenschaften verbessert.

Die Steilheit des Mittelteiles Wbi ergibt sich aus der Summe der Steilheiten der eingeschalteten Differenzstufen. Die Steilheit kann infolgedessen über die steuerbaren Schalter K1, K2, K3, ... in Stufen verändert werden. Besonders vorteilhaft ist es, die Ströme Ib1, Ib2, Ib3, ... gemäß einer Folge von Potenzen zur Basis 2 zu wählen. Falls Emitterwiderstände vorgesehen sind, müssen deren Werte invers zugeordnet werden. Darüberhinaus empfiehlt es sich, die Flächen der Transistoren T71, T81; T72, T82; ... ebenfalls im Verhältnis der Ströme zu staffeln, weil dadurch höchste Genauigkeit und Stabilität erzielt werden können.

Patentansprüche

1. Elektrischer Schaltkreis mit mehreren Stromspannungswandlern ($W_r, W_1, \dots, W_n$), deren Parameter in annähernd gleicher Weise von äußeren Einflußgrößen abhängen, dadurch gekennzeichnet, daß zum Regeln des Übertragungswiderstandes der Stromspannungswandler ($W_r, W_1, \dots, W_n$) auf einen konstanten Wert einer der Stromspannungswandler als Referenzstromspannungswandler (W_r) vorgesehen ist, dessen Übertragungswiderstand mit einem Referenzwiderstand (R_{ref}) in einem Vergleich (V_1) verglichen wird, daß eine Referenzspannung (U_{ref}) an den Referenzwiderstand (R_{ref}), der proportional zum Übertragungswiderstand der Stromspannungswandler ($W_r, W_1, \dots, W_n$) ist, und an den Vergleich (V_1) gelegt wird und daß das Ausgangssignal des Vergleichers (V_1) jedem Stromspannungswandler ($W_r, W_1, \dots, W_n$) derart zugeführt wird, daß der Übertragungswiderstand der Stromspannungswandler ($W_r, W_1, \dots, W_n$) auf den konstanten Wert geregelt wird.
2. Elektrischer Schaltkreis nach Anspruch 1, dadurch gekennzeichnet, daß der erste Eingang einer ersten Stromquelle (I_q) über den Referenzwiderstand (R_{ref}) auf Masse liegt, daß am zweiten Eingang der ersten Stromquelle (I_q) und am ersten Eingang des Vergleichers (V_1) die Referenzspannung (U_{ref}) liegt, daß der Ausgang der ersten Stromquelle (I_q) mit dem Eingang des Referenzstromspannungswandlers (W_r) verbunden ist, daß der Ausgang des Referenzstromspannungswandlers (W_r) mit dem zweiten Eingang des Vergleichers (V_1) verbunden ist und daß der Ausgang des Vergleichers (V_1) mit den Steuereingängen aller Stromspannungswandler ($W_r, W_1, \dots, W_n$) verbunden ist.



Differenzverstärkers V2 vom invertierenden Typ ist, muß er in Figur 5b nichtinvertierend sein. In Figur 5b ist weiter dargestellt, wie eine Stromquelle umgekehrter Richtung gebildet werden kann. Dazu wird ein Widerstand R5 zwischen den Ausgang Ai und einer Versorgungsspannungsquelle Ub2 geschaltet. Die Basis eines weiteren Transistors T6 wird an den Ausgang des Differenzverstärkers V2 angeschlossen. Zwischen der Versorgungsspannungsquelle Ub2 und dem Emitter des Transistors T6 liegt ein Widerstand R6. Der Ausgangsstrom Iv umgekehrter Richtung wird am Kollektor des Transistors T6 entnommen, der als Ausgang Aj bezeichnet ist.

Die Aufgabe, mehrere IU-Wandler zu stabilisieren, dabei aber verschiedene Übertragungswiderstände aufrechtzuerhalten, kann ebenfalls mit den erfindungsgemäßen Mitteln ausgeführt werden. Dazu ist nach Figur 6 vorgesehen, innerhalb des IU-Wandlers eine als steuerbares Organ wirkende Differenzstufe mit bipolaren Transistoren T7 und T8 zu verwenden. Der I-te IU-Wandler ist aus einer Eingangsstufe Wai, einer Differenzstufe Wbi und einer Ausgangsstufe Wci aufgebaut. Die Eingangsstufe Wai wandelt den Eingangsstrom Ii in eine Spannung Uai. Die zwischen der Eingangsstufe Wai und der Ausgangsstufe Wci liegende Differenzstufe Wbi ist aus bipolaren Transistoren T7 und T8 aufgebaut, deren Basen am Ausgang der Eingangsstufe Wai angeschlossen sind, deren Emmitter mit einer Stromquelle Ibi verbunden sind und deren Kollektoren mit den Eingängen der Ausgangsstufe Wci verbunden sind. Die Ausgangsstufe Wci bildet aus den Kollektorströmen der Differenzstufe Wbi die Ausgangsspannung Ui.

Die Wirkungsweise beruht darauf, daß die Steilheit der Differenzstufe und damit ihre Verstärkung proportional zum Strom der Stromquelle Ibi ist. Um zu erreichen, daß der I-te Wandler Wi den K-fachen Übertragungswiderstand gegenüber dem Referenz-IU-Wandler Wr hat, muß der Strom Ibi den K-fachen Wert des Stromes Ibr des Referenz-IU-Wandlers Wr annehmen. Die schaltungstechnischen Mittel dazu sind bekannt und brauchen deshalb hier nicht dargelegt zu werden. Die Möglichkeit, den Faktor K variabel und damit steuerbar zu gestalten, ist dabei eingeschlossen.

Eine Möglichkeit, den Übertragungswiderstand diskret steuerbar und damit programmierbar zu machen, ist in Figur 7 dargestellt. Mehrere Differenzstufen aus bipolaren Transistoren T71, T81; T72, T82; T73, T83; ... sind eingangsseitig am Eingangsteil Wai und ausgangsseitig am Ausgangsteil Wci angeschlossen. Sie werden von Stromquellen Ib1, Ib2, Ib3 ... gespeist, die durch steuerbare Schalter S1, S2, S3 ... zu- und abgeschaltet werden können. Wenn für die Transistoren T71, T81; T72, T82; T73, T83; ... der Differenzstufen Emmitterwiderstände R71, R81; R72, R82; R73, R83; ... vorgesehen werden, werden die Linearität und andere Eigenschaften verbessert.

Die Steilheit des Mittelteiles Wbi ergibt sich aus der Summe der Steilheiten der eingeschalteten Differenzstufen. Die Steilheit kann infolgedessen über die steuerbaren Schalter K1, K2, K3, ... in Stufen verändert werden. Besonders vorteilhaft ist es, die Ströme Ib1, Ib2, Ib3, ... gemäß einer Folge von Potenzen zur Basis 2 zu wählen. Falls Emmitterwiderstände vorgesehen sind, müssen deren Werte invers zugeordnet werden. Darüberhinaus empfiehlt es sich, die Flächen der Transistoren T71, T81; T72, T82; ... ebenfalls im Verhältnis der Ströme zu staffeln, weil dadurch höchste Genauigkeit und Stabilität erzielt werden können.

Patentansprüche

1. Elektrischer Schaltkreis mit mehreren Stromspannungswandlern ($W_r, W_1, \dots, W_n$), deren Parameter in annähernd gleicher Weise von äußeren Einflußgrößen abhängen, dadurch gekennzeichnet, daß zum Regeln des Übertragungswiderstandes der Stromspannungswandler ($W_r, W_1, \dots, W_n$) auf einen konstanten Wert einer der Stromspannungswandler als Referenzstromspannungswandler (W_r) vorgesehen ist, dessen Übertragungswiderstand mit einem Referenzwiderstand (R_{ref}) in einem Vergleichs (V_1) verglichen wird, daß eine Referenzspannung (U_{ref}) an den Referenzwiderstand (R_{ref}), der proportional zum Übertragungswiderstand der Stromspannungswandler ($W_r, W_1, \dots, W_n$) ist, und an den Vergleichs (V_1) gelegt wird und daß das Ausgangssignal des Vergleichs (V_1) jedem Stromspannungswandler ($W_r, W_1, \dots, W_n$) derart zugeführt wird, daß der Übertragungswiderstand der Stromspannungswandler ($W_r, W_1, \dots, W_n$) auf den konstanten Wert geregelt wird.
2. Elektrischer Schaltkreis nach Anspruch 1, dadurch gekennzeichnet, daß der erste Eingang einer ersten Stromquelle (I_q) über den Referenzwiderstand (R_{ref}) auf Masse liegt, daß am zweiten Eingang der ersten Stromquelle (I_q) und am ersten Eingang des Vergleichs (V_1) die Referenzspannung (U_{ref}) liegt, daß der Ausgang der ersten Stromquelle (I_q) mit dem Eingang des Referenzstromspannungswandlers (W_r) verbunden ist, daß der Ausgang des Referenzstromspannungswandlers (W_r) mit dem zweiten Eingang des Vergleichs (V_1) verbunden ist und daß der Ausgang des Vergleichs (V_1) mit den Steuereingängen aller Stromspannungswandler ($W_r, W_1, \dots, W_n$) verbunden ist.



3. Elektrischer Schaltkreis nach Anspruch 1, dadurch gekennzeichnet, daß der eine Pol der Referenzspannungsquelle (U_{ref}) mit dem ersten Eingang des Vergleichers ($V1$) und über den Referenzwiderstand (R_{ref}) mit dem Eingang des Referenzstromspannungswandlers (W_r) verbunden ist, daß der Ausgang des Referenzstromspannungswandlers (W_r) mit dem zweiten Eingang des Vergleichers ($V1$) verbunden ist und daß der Ausgang des Vergleichers ($V1$) mit den Steuereingängen aller Stromspannungswandler ($W_r, W1, \dots, W_n$) verbunden ist.
4. Elektrischer Schaltkreis nach Anspruch 2, dadurch gekennzeichnet, daß der erste Eingang eines ersten Differenzverstärkers (V_d) über den Referenzwiderstand (R_{ref}) auf Masse liegt, daß am zweiten Eingang des ersten Differenzverstärkers (V_d) die Referenzspannung (U_{ref}) liegt, daß der Ausgang des ersten Differenzverstärkers (V_d) eine zweite und eine dritte Stromquelle (I_{q1}, I_{q2}) ansteuert und daß eine der beiden Stromquellen den Strom für den Referenzstromspannungswandler (W_r) liefert.
5. Elektrischer Schaltkreis nach Anspruch 4, dadurch gekennzeichnet, daß der erste Eingang des ersten Differenzverstärkers (V_d) über den Referenzwiderstand (R_{ref}) auf Masse liegt, daß am zweiten Eingang des ersten Differenzverstärkers (V_d) die Referenzspannung (U_{ref}) liegt, daß der Ausgang des ersten Differenzverstärkers (V_d) mit der Basis eines ersten und zweiten Transistors ($T1, T2$) verbunden ist, daß der Emitter des ersten und zweiten Transistors ($T1, T2$) über je einen Widerstand ($R1, R2$) an einer ersten Versorgungsspannung (U_{b1}) liegt, daß der Kollektor des ersten Transistors ($T1$) mit dem ersten Eingang des ersten Differenzverstärkers (V_d) verbunden ist und daß der Kollektor des zweiten Transistors ($T2$) mit dem Eingang des Referenzstromspannungswandlers (W_r) verbunden ist.
6. Elektrischer Schaltkreis nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß die Ströme der Stromquellen (I_{q1}, I_{q2}) oder des ersten und zweiten Transistors ($T1, T2$) gleich groß gewählt sind.
7. Elektrischer Schaltkreis nach Anspruch 4 oder 5, dadurch gekennzeichnet, daß der Strom (I_{ref}) am Eingang des Referenzstromspannungswandlers (W_r) kleiner als der durch den Referenzwiderstand (R_{ref}) fließende Strom gewählt ist.
8. Elektrischer Schaltkreis nach Anspruch 1, 2, 3, 4, 5, 6 oder 7, dadurch gekennzeichnet, daß der Vergleich ($V1$) eine dritte Stromquelle (I_v) enthält, die von der zugeführten Referenzspannung (U_{ref}) gesteuert wird.
9. Elektrischer Schaltkreis nach Anspruch 8, dadurch gekennzeichnet, daß der Vergleich ($V1$) eine asymmetrische Differenzstufe mit einem dritten und vierten Transistor ($T3, T4$) enthält, daß die Basen des dritten und vierten Transistors ($T3, T4$) den zweiten Eingang des Vergleichers ($V1$) bilden, daß die Emittoren des dritten und vierten Transistors ($T3, T4$) mit der dritten Stromquelle (I_v) verbunden sind, wobei dem Emitter des dritten oder vierten Transistors ($T3$) ein Widerstand ($R3$) vorgeschaltet ist, und daß die Kollektoren des dritten und vierten Transistors ($T3, T4$) mit dem Eingang (E) und dem Ausgang (A) eines Stromspiegels (S_{ep}) verbunden sind.
10. Elektrischer Schaltkreis nach Anspruch 8, dadurch gekennzeichnet, daß die dritte Stromquelle (I_v) derart aufgebaut ist, daß der eine Pol der Referenzspannungsquelle (U_{ref}) mit dem nichtinvertierenden Eingang eines zweiten Differenzverstärkers ($V2$) verbunden ist, daß der invertierende Eingang des zweiten Differenzverstärkers ($V2$) mit dem Emitter eines fünften Transistors ($T5$) und über einen vierten Widerstand (R_{ref2}) mit dem anderen Pol der Referenzspannungsquelle (U_{ref}) verbunden ist, der auf Masse liegt, daß die Basis des fünften Transistors ($T5$) mit dem Ausgang des zweiten Differenzverstärkers ($V2$) verbunden ist und daß der Kollektor des fünften Transistors ($T5$) den Ausgang der dritten Stromquelle (I_v) darstellt.
11. Elektrischer Schaltkreis nach Anspruch 8, dadurch gekennzeichnet, daß die dritte Stromquelle (I_v) derart aufgebaut ist, daß die Referenzspannungsquelle (U_{ref}) mit dem invertierenden Eingang eines zweiten Differenzverstärkers ($V2$) verbunden ist, daß der nichtinvertierende Eingang des zweiten Differenzverstärkers ($V2$) mit dem Kollektor eines fünften Transistors ($T5$) und über einen vierten Widerstand (R_{ref2}) mit dem anderen Pol der Referenzspannungsquelle (U_{ref}) verbunden ist, daß die Basis des fünften Transistors ($T5$) mit dem Ausgang des zweiten Differenzverstärkers ($V2$) verbunden ist und daß der Emitter des fünften Transistors ($T5$) den Ausgang (A) der dritten Stromquelle (I_v) darstellt.
12. Elektrischer Schaltkreis nach Anspruch 8, dadurch gekennzeichnet, daß die dritte Stromquelle (I_v) der-



art aufgebaut ist, daß der eine Pol der Referenzspannungsquelle (U_{ref}) mit dem invertierenden Eingang eines zweiten Differenzverstärkers (V_2) verbunden ist, dessen nichtinvertierender Eingang mit dem Kollektor eines fünften Transistors (T_5) und über einen vierten Widerstand (R_{ref2}) mit dem anderen Pol der Referenzspannungsquelle (U_{ref}) verbunden ist, daß der Ausgang des zweiten Differenzverstärkers (V_2) mit der Basis des fünften Transistors (T_5) und eines sechsten Transistors (T_6) verbunden ist, daß der Emitter des fünften Transistors (T_5) über einen fünften Widerstand (R_5) und der Emitter des sechsten Transistors (T_6) über einen sechsten Widerstand (R_6) mit einer zweiten Versorgungsspannungsquelle (U_{b2}) verbunden ist und daß der Kollektor des sechsten Transistors (T_6) den Ausgang (A_j) der dritten Stromquelle (I_v) darstellt.

13. Elektrischer Schaltkreis nach einem oder mehreren der vorangehenden Ansprüche, dadurch gekennzeichnet, daß jeder Stromspannungswandler (W_r , W_1 , ..., W_n) aus einer Eingangsstufe (W_{ai}), einer Ausgangsstufe (W_{ci}) und einer zwischen Eingangsstufe (W_{ai}) und Ausgangsstufe (W_{ci}) liegenden Steuerstufe (W_{bi}) aufgebaut ist.
14. Elektrischer Schaltkreis nach Anspruch 13, dadurch gekennzeichnet, daß der erste Ausgang der Eingangsstufe (W_{ai}) mit der Basis eines siebten Transistors (T_7) verbunden ist, dessen Kollektor mit dem ersten Eingang der Ausgangsstufe (W_{ci}) verbunden ist, daß der zweite Ausgang der Eingangsstufe (W_{ai}) mit der Basis eines achten Transistors (T_8) verbunden ist, dessen Kollektor mit dem zweiten Eingang der Ausgangsstufe (W_{ci}) verbunden ist, daß die miteinander verbundenen Emitter des siebten und achten Transistors (T_7 , T_8) mit dem einen Pol einer steuerbaren Stromquelle (I_{bi}) verbunden sind und daß der siebte und achte Transistor (T_7 , T_8) sowie die steuerbare Stromquelle (I_{bi}) die Steuerstufe (W_{bi}) bilden.
15. Elektrischer Schaltkreis nach Anspruch 14, dadurch gekennzeichnet, daß mehrere Steuerstufen (W_{bi}) zueinander parallel geschaltet sind, daß für jeden Transistor (T_{71} , T_{72} , ..., T_{81} , T_{82} , ...) ein Emitterwiderstand (R_{71} , R_{72} , ..., R_{81} , R_{82} , ...) vorgesehen ist und daß jede steuerbare Stromquelle (I_{b1} , I_{b2} , ...) mittels eines steuerbaren Schalters (S_1 , S_2 , ...) an die Emitterwiderstände (R_{71} , R_{72} , ..., R_{81} , R_{82} , ...) anschaltbar ist.
16. Elektrischer Schaltkreis nach Anspruch 15, dadurch gekennzeichnet, daß die Ströme der steuerbaren Stromquellen (I_{b1} , I_{b2} , ...) gemäß einer Potenzreihe zur Basis 2 gewählt sind.
17. Elektrischer Schaltkreis nach Anspruch 15 oder 16, dadurch gekennzeichnet, daß die Flächen der Transistoren (T_{71} , T_{72} , ..., T_{81} , T_{82} , ...) im Verhältnis der Ströme der Stromquellen (I_{b1} , I_{b2} , ...) gestaffelt sind.

Claims

1. Electrical circuit including a plurality of current-voltage converters (W_r , W_1 , ..., W_n) whose parameters are dependent in an approximately similar manner on external factors, characterised in that, for regulating the transfer resistance of the current-voltage converters (W_r , W_1 , ..., W_n) at a constant value, one of the current-voltage converters is provided as a reference current-voltage converter (W_r) whose transfer resistance is compared with a reference resistance (R_{ref}) in a comparator (V_1), that a reference voltage (U_{ref}) is applied to the comparator (V_1) and to the reference resistance (R_{ref}) which is proportional to the transfer resistance of the current-voltage converters (W_r , W_1 , ..., W_n) and that the output signal of the comparator (V_1) is supplied to each of the current-voltage converters (W_r , W_1 , ..., W_n) in such a way that the transfer resistance of the current-voltage converters (W_r , W_1 , ..., W_n) is regulated at the constant value.
2. Electrical circuit in accordance with Claim 1, characterised in that, the first input of a first current source (I_q) is connected via the reference resistor (R_{ref}) to earth, that the reference voltage (U_{ref}) is connected to the second input of the first current source (I_q) and to the first input of the comparator (V_1), that the output of the first current source (I_q) is connected to the input of the reference current-voltage converter (W_r), that the output of the reference current-voltage converter (W_r) is connected to the second input of the comparator (V_1) and that the output of the comparator (V_1) is connected to the control inputs of each of the current-voltage converters (W_r , W_1 , ..., W_n).
3. Electrical circuit in accordance with Claim 1, characterised in that, the one pole of the reference voltage



source (U_{ref}) is connected to the first input of the comparator (V_1) and via the reference resistance (R_{ref}) to the input of the reference current-voltage converter (W_r), that the output of the reference current-voltage converter (W_r) is connected to the second input of the comparator (V_1) and that the output of the comparator (V_1) is connected to the control inputs of each of the current-voltage converters ($W_r, W_1, \dots, W_n$).

4. Electrical circuit in accordance with Claim 2, characterised in that, the first input of a first differential amplifier (V_d) is connected via the reference resistance (R_{ref}) to earth, that the reference voltage (U_{ref}) is connected to the second input of the first differential amplifier (V_d), that the output of the first differential amplifier (V_d) controls a second and a third current source (I_{q1}, I_{q2}) and that one of the two current sources delivers the current for the reference current-voltage converter (W_r).
5. Electrical circuit in accordance with Claim 4, characterised in that, the first input of the first differential amplifier (V_d) is connected via the reference resistance (R_{ref}) to earth, that the reference voltage (U_{ref}) is connected to the second input of the first differential amplifier (V_d), that the output of the first differential amplifier (V_d) is connected to the base of a first and second transistor (T_1, T_2), that the emitter of the first and second transistor (T_1, T_2) is connected via a respective resistor (R_1, R_2) to a first supply voltage (U_{b1}), that the collector of the first transistor (T_1) is connected to the first input of the first differential amplifier (V_d) and that the collector of the second transistor (T_2) is connected to the input of the reference current-voltage converter (W_r).
6. Electrical circuit in accordance with Claim 4 or 5, characterised in that, the currents of the current sources (I_{q1}, I_{q2}) or of the first and second transistor (T_1, T_2) are selected to be equally great.
7. Electrical circuit in accordance with Claim 4 or 5, characterised in that, the current (I_{ref}) at the input of the reference current-voltage converter (W_r) is selected to be smaller than the current flowing through the reference resistance (R_{ref}).
8. Electrical circuit in accordance with Claim 1, 2, 3, 4, 5, 6 or 7, characterised in that, the comparator (V_1) comprises a third current source (I_v) which is controlled by the supplied reference voltage (U_{ref}).
9. Electrical circuit in accordance with Claim 8, characterised in that, the comparator (V_1) comprises an asymmetrical differencing stage including a third and fourth transistor (T_3, T_4), that the bases of the third and fourth transistor (T_3, T_4) form the second input of the comparator (1), that the emitters of the third and fourth transistor (T_3, T_4) are connected to the third current source (I_v), whereby a resistor (R_3) is connected prior to the emitter of the third or fourth transistor (T_3, T_4) and that the collectors of the third and fourth transistor (T_3, T_4) are connected to the input (E) and to the output (A) of a current mirror (Ssp).
10. Electrical circuit in accordance with Claim 8, characterised in that, the third current source (I_v) is constructed in such a way that the one pole of the reference voltage source (U_{ref}) is connected to the non-inverting input of a second differential amplifier (V_2), that the inverting input of the second differential amplifier (V_2) is connected to the emitter of a fifth transistor (T_5) and via a fourth resistor (R_{ref2}) to the other pole of the reference voltage source (U_{ref}) which is connected to earth, that the base of the fifth transistor (T_5) is connected to the output of the second differential amplifier (V_2) and that the collector of the fifth transistor (T_5) represents the output of the third current source (I_v).
11. Electrical circuit in accordance with Claim 8, characterised in that, the third current source (I_v) is constructed in such a way that the reference voltage source (U_{ref}) is connected to the inverting input of a second differential amplifier (V_2), that the non-inverting input of the second differential amplifier (V_2) is connected to the collector of a fifth transistor (T_5) and via a fourth resistor (R_{ref2}) to the other pole of the reference voltage source (U_{ref}), that the base of the fifth transistor (T_5) is connected to the output of the second differential amplifier (V_2) and that the emitter of the fifth transistor (T_5) represents the output (A) of the third current source (I_v).
12. Electrical circuit in accordance with Claim 8, characterised in that, the third current source (I_v) is constructed in such a way that the one pole of the reference voltage source (U_{ref}) is connected to the inverting input of a second differential amplifier (V_2) whose non-inverting input is connected to the collector of a fifth transistor (T_5) and via a fourth resistor (R_{ref2}) to the other pole of the reference voltage source (U_{ref}), that the output of the second differential amplifier (V_2) is connected to the base of the fifth transistor (T_5) and of a sixth transistor (T_6), that the emitter of the fifth transistor (T_5) is connected via a fifth resistor



(R5) and the emitter of the sixth transistor (T6) via a sixth resistor (R6) to a second supply voltage source (Ub2) and that the collector of the sixth transistor (T6) represents the output (Aj) of the third current source (Iv).

13. Electrical circuit in accordance with one or more of the preceding Claims, characterised in that, each current-voltage converter (Wr, W1, ..., Wn) is built-up by an input stage (Wai), an output stage (Wci) and a control stage (Wbi) which is located between the input stage (Wai) and the output stage (Wci).
14. Electrical circuit in accordance with Claim 13, characterised in that, the first output of the input stage (Wai) is connected to the base of a seventh transistor (T7) whose collector is connected to the first input of the output stage (Wci), that the second output of the input stage (Wai) is connected to the base of an eighth transistor (T8) whose collector is connected to the second input of the output stage (Wci), that the inter-connected emitters of the seventh and eighth transistor (T7, T8) are connected to the one pole of a controllable current source (Ibi) and that the seventh and eighth transistors (T7, T8) together with the controllable current source (Ibi) form the control stage (Wbi).
15. Electrical circuit in accordance with Claim 14, characterised in that, a plurality of control stages (Wbi) are connected together in parallel, that an emitter resistor (R71, R72, ..., R81, R82, ...) is provided for each transistor (T71, T72, ..., T81, T82, ...) and that each controllable current source (Ib1, Ib2, ...) can be connected to the emitter resistors (R71, R72, ..., R81, R82, ...) by means of a controllable switch (S1, S2, ...).
16. Electrical circuit in accordance with Claim 15, characterised in that, the currents of the controllable current sources (Ib1, Ib2, ...) are selected in accordance with a power series to the base 2.
17. Electrical circuit in accordance with Claim 15 or 16, characterised in that, the surface areas of the transistors (T71, T72, ..., T81, T82, ...) are graded in the ratio of the currents of the current sources (Ib1, Ib2, ...).

Revendications

1. Circuit de commutation électrique comprenant plusieurs transformateurs courant-tension (Wr, W1, ..., Wn), dont les paramètres dépendent de valeurs d'influence extérieures de manière approximativement semblable, caractérisé en ce qu'on prévoit un des transformateurs courant-tension comme transformateur courant-tension de référence (Wr), afin d'amener par régulation l'impédance de transfert des transformateurs courant-tension (Wr, W1, ..., Wn) à une valeur constante, l'impédance de transfert de ce transformateur étant comparée avec une résistance de référence (Rref) dans un comparateur (V1), en ce qu'on a une tension de référence (Uref) à la résistance de référence (Rref), cette résistance de référence étant proportionnelle à l'impédance de transfert des transformateurs courant-tension (Wr, W1, ..., Wn), et qu'on met cette tension de référence (Uref) au comparateur (V1), et en ce que le signal de sortie du comparateur (V1) est amené à chaque transformateur courant-tension (Wr, W1, ..., Wn), de manière à ce que l'impédance de transfert des transformateurs courant-tension (Wr, W1, ..., Wn) soit amenée par régulation à la valeur constante.
2. Circuit de commutation électrique selon la revendication 1, caractérisé en ce que la première entrée d'une première source de courant (Iq) passant par la résistance de référence (Rref) est à la terre, la tension de référence (Uref) est à la seconde entrée de la première source de courant (Iq) et à la première entrée du comparateur (V1), la sortie de la première source de courant (Iq) est reliée à l'entrée du transformateur courant-tension de référence (Wr), la sortie du transformateur courant-tension de référence (Wr) est reliée à la seconde entrée du comparateur (V1) et en ce que la sortie du comparateur (V1) est reliée aux entrées de commande de tous les transformateurs courant-tension (Wr, W1, ..., Wn).
3. Circuit de commutation électrique selon la revendication 1, caractérisé en ce que l'un des pôles de la source de tension de référence (Uref) est relié à la première entrée du comparateur (V1) et, en passant par la résistance de référence (Rref), à l'entrée du transformateur courant-tension de référence (Wr), la sortie du transformateur courant-tension de référence (Wr) est reliée à la seconde entrée du comparateur (V1) et en ce que la sortie du comparateur (V1) est reliée aux entrées de commande de tous les transformateurs courant-tension (Wr, W1, ..., Wn).



4. Circuit de commutation électrique selon la revendication 2, caractérisé en ce que la première entrée d'un premier amplificateur différentiateur (Vd) est à la terre en passant par la résistance de référence (Rref), la tension de référence (Uref) est à la seconde entrée du premier amplificateur différentiateur (Vd), la sortie du premier amplificateur différentiateur (Vd) commande une deuxième et une troisième sources de courant (Iq1, Iq2) et en ce qu'une des deux sources de courant fournit le courant pour le transformateur courant-tension de référence (Wr).
5. Circuit de commutation électrique selon la revendication 4, caractérisé en ce que la première entrée du premier amplificateur différentiateur (Vd) est à la terre en passant par la résistance de référence (Rref), la tension de référence (Uref) est à la seconde entrée du premier amplificateur différentiateur (Vd), la sortie du premier amplificateur différentiateur (Vd) est reliée à la base d'un premier et d'un second transistor (T1, T2), l'émetteur du premier et du second transistors (T1, T2) est à une première tension d'alimentation (Ub1) au moyen de résistances respectives (R1, R2), le collecteur du premier transistor (T1) est relié à la première entrée du premier amplificateur différentiateur (Vd) et en ce que le collecteur du second transistor (T2) est relié à l'entrée du transformateur courant-tension de référence (Wr).
6. Circuit de commutation électrique selon les revendications 4 ou 5, caractérisé en ce que les courants des sources de courant (Iq1, Iq2) ou des premier et second transistors (T1, T2) sont choisis de même grandeur.
7. Circuit de commutation électrique selon les revendications 4 ou 5, caractérisé en ce que le courant (Iref) à l'entrée du transformateur courant-tension de référence (Wr) est choisi inférieur au courant passant par la résistance de référence (Rref).
8. Circuit de commutation électrique selon les revendications 1, 2, 3, 4, 5, 6 ou 7, caractérisé en ce que le comparateur (V1) contient une troisième source de courant (Iv), commandée par la tension de référence (Uref) amenée.
9. Circuit de commutation électrique selon la revendication 8, caractérisé en ce que le comparateur (V1) contient un étage différentiel asymétrique avec un troisième et un quatrième transistors (T3, T4), les bases des troisième et quatrième transistors (T3, T4) sont reliées à la seconde entrée du comparateur (V1), les émetteurs des troisième et quatrième transistors (T3, T4) sont reliés à la troisième source de courant (Iv), une résistance (R3) étant placée en amont de l'émetteur du troisième ou du quatrième transistor (T3, T4) et en ce que les collecteurs des troisième et quatrième transistors (T3, T4) sont reliés à l'entrée (E) et la sortie (A) d'un réflecteur de courant (Ssp).
10. Circuit de commutation électrique selon la revendication 8, caractérisé en ce que la troisième source de courant (Iv) est structurée de manière à ce que l'un des pôles de la source de tension de référence (Uref) soit relié à l'entrée non-inversante d'un second amplificateur différentiateur (V2), à ce que l'entrée inversante du second amplificateur différentiateur (V2) soit reliée à l'émetteur d'un cinquième transistor (T5) et, en passant par une quatrième résistance (Rref2), avec l'autre pôle de la source de tension de référence (Uref), lequel est à la terre, à ce que la base du cinquième transistor (T5) soit reliée à la sortie du second amplificateur différentiateur (V2) et à ce que le collecteur du cinquième transistor (T5) représente la sortie de la troisième source de courant (Iv).
11. Circuit de commutation électrique selon la revendication 8, caractérisé en ce que la troisième source de courant (Iv) est structurée de manière à ce que la source de tension de référence (Uref) soit reliée à l'entrée inversante d'un second amplificateur différentiateur (V2), à ce que l'entrée non inversante du second amplificateur différentiateur (V2) soit reliée au collecteur d'un cinquième transistor (T5) et, en passant par une quatrième résistance (Rref2), à l'autre pôle de la source de tension de référence (Uref), à ce que la base du cinquième transistor (T5) soit reliée à la sortie du second amplificateur différentiateur (V2) et à ce que l'émetteur du cinquième transistor (T5) représente la sortie (Ai) de la troisième source de courant (Iv).
12. Circuit de commutation électrique selon la revendication 8, caractérisé en ce que la troisième source de courant (Iv) est structurée de manière à ce que l'un des pôles de la source de tension de référence (Uref) soit relié à l'entrée inversante d'un second amplificateur différentiateur (V2), dont l'entrée non inversante est reliée au collecteur d'un cinquième transistor (T5) et, en passant par une quatrième résistance (Rref2), à l'autre pôle de la source de tension de référence (Uref), à ce que la sortie du second am-



plificateur différentiateur (V2) soit reliée à la base d'un cinquième transistor (T5) et d'un sixième transistor (T6), à ce que l'émetteur du cinquième transistor (T5), en passant par une cinquième résistance (R5) et l'émetteur du sixième transistor (T6), en passant par une sixième résistance (R6), soient reliés à une seconde source de tension d'alimentation (Ub2) et à ce que le collecteur du sixième transistor (T6) représente la sortie (A) de la troisième source de courant (Iv).

13. Circuit de commutation électrique selon l'une ou plusieurs des revendications précédentes, caractérisé en ce que chaque transformateur courant-tension (Wr, W1, ..., Wn) se compose d'un étage d'entrée (Wai), d'un étage de sortie (Wci) et d'un étage de commande (Wbi) placé entre l'étage d'entrée (Wai) et l'étage de sortie (Wci).
14. Circuit de commutation électrique selon la revendication 13, caractérisé en ce que la première sortie de l'étage d'entrée (Wai) est reliée à la base d'un septième transistor (T7), dont le collecteur est relié à la première entrée de l'étage de sortie (Wci), la seconde sortie de l'étage d'entrée (Wai) est reliée à la base d'un huitième transistor (T8), dont le collecteur est relié à la seconde entrée de l'étage de sortie (Wci), les émetteurs reliés l'un à l'autre des septième et huitième transistors (T7, T8) sont reliés à un des pôles d'une source de courant (Ib1) commandable et en ce que les septième et huitième transistors (T7, T8) ainsi que la source de courant (Ib1) commandable forment l'étage de commande (Wbi).
15. Circuit de commutation électrique selon la revendication 14, caractérisé en ce que plusieurs étages de commande (Wbi) sont placés en parallèle, en ce qu'on prévoit une résistance d'émetteur (R71, R72, ..., R81, R82, ...) pour chaque transistor (T71, T72, ..., T81, T82, ...) et en ce que chaque source de courant commandable (Ib1, Ib2, ...) peut être branchée sur les résistances d'émetteur (R71, R72, ..., R81, R82, ...) au moyen d'un commutateur commandable (S1, S2, ...).
16. Circuit de commutation électrique selon la revendication 15, caractérisé en ce que les courants des sources de courant (Ib1, Ib2, ...) commandables sont choisis en fonction d'une gamme de puissances d'une base 2.
17. Circuit de commutation électrique selon la revendication 15 ou 16, caractérisé en ce que les surfaces des transistors (T71, T72, ..., T81, T82, ...) sont échelonnées par rapport aux courants des sources de courant (Ib1, Ib2, ...).