

说明书

一种像素采集电路及图像传感器

技术领域

5 本发明涉及图像采集技术领域，尤其涉及一种像素采集电路及包含该像素采集电路的用于运动检测的图像传感器。

背景技术

10 在图像传感器的诸多应用领域之中，对运动物体的检测是其中的一个重要的方面，尤其对于机器视觉图像处理系统而言更是如此。在该应用领域，相对于传统的图像传感器（如有源像素传感器），动态视觉图像传感器（以下简称为，动态视觉传感器）因其独特的优势而逐渐受到人们的重视。基于仿生原理设计的像素单元（即，像素采集电路），使得动态视觉传感器可以实时连续地响应视野中的光强变化而不需要任何曝光时间。此外，鉴于动态视觉传感器仅响应并输出视野中光强变化的区域所对应的像素单元的位置信息，并自动过滤掉无

15 用的背景信息，使得其具有输出数据量小、占用带宽低、功耗低的优点。这些特点使得后端的图像处理系统可以直接获取并处理视野中有用的动态信息，从而大大降低了对其存储和算力的要求并可以做到较好的实时性。

20 综上，仅响应视野中的光强变化是动态视觉传感器的主要特点。在具体实现时，传统的动态视觉传感器不仅能检测到实际场景中非常快速的运动，还可以捕获到非常缓慢的光强变化或运动。换句话讲，动态视觉传感对于低速运动的响应可以延伸到非常低的频率，即其对运动物体的速度特性不具有选择性，它无法区分运动的快慢。只是检测出物体的全部运动情况并输出。

25 然而，对于变化缓慢的光强变化的响应在动态视觉传感器的实际应用中造成了一些问题。一方面，实际应用中往往是对快速的运动更感兴趣，动态视觉传感器对低速光强变化或者慢速运动的响应使得视觉系统只能依赖于后端的算法来区分不同速度的运动物体，这就加大了后端处理系统的运算和存储的负担。例如在对车辆的闯红灯监控场景中，期望仅检测出高速行驶的车辆，而实际上，传统的动态视觉传感器还会同时检测出其他低速运动（如，行走的行人、减速行驶的车辆等）。对于这样的应用场合，如果可以屏蔽一定的低速运动而仅检测输出感兴趣的高速运动，就能够进一步降低动态视觉传感器的输出带宽，并降低对后端

30 系统算力的要求，进一步提高系统的实时性。因此，在真正的运动检测时，能够区分不同速度的运动并做出不同的响应，对动态视觉传感器来说是非常有利的。另一方面，动态视觉传感器响应低频光强变化的特性使其容易受到环境光强的缓慢漂移或传感器内部低频噪声的

影响，这些干扰均会导致传感器输出一些与运动检测无关的杂散噪点数据。基于上述描述，需要一种新的图像传感器，以解决传统动态视觉传感器对物体运动速度检测的选择性问题。

发明内容

5 本发明提供了一种像素采集电路及图像传感器，以力图解决或至少缓解上面存在的至少一个问题。

根据本发明的一个方面，提供了一种像素采集电路，包括：光电探测模块，适于实时监测照射在其上的光信号，并输出相应的电信号；触发生成模块，其第一输入端耦接到光电探测模块，其第一输出端耦接到接口逻辑模块，触发生成模块适于在电信号的变化频率超过预设频率阈值且电信号的幅值满足预定条件时，生成触发生成信号给接口逻辑模块；以及接口逻辑模块，其第一输入端耦接到触发生成模块，其第二输入端经全局复位信号线与全局复位信号单元耦接，其第一输出端与触发生成模块耦接，接口逻辑模块适于在接收到触发生成信号时输出触发状态信号。

15 可选地，在根据本发明的像素采集电路中，触发生成模块包括：预处理子模块，其输入端与光电探测模块的输出端耦接，适于对电信号进行预处理；阈值比较子模块，其输入端与预处理子模块的输出端耦接，适于接收来自预处理子模块的电信号，且在该电信号的幅值满足预定条件时，生成触发生成信号。

20 可选地，在根据本发明的像素采集电路中，预处理子模块包括：初级放大子单元，适于对电信号进行初步处理；速度阈值调节子单元，适于经第一时钟控制信号线和第二时钟控制信号线与全局速度阈值控制单元耦接，以根据所接收到的第一时钟控制信号和第二时钟控制信号，来生成预设频率阈值并判断所述电信号的变化频率是否超过该预设频率阈值。

25 根据本发明的又一个方面，提供了一种图像传感器，包括：像素采集电路阵列，包括多个如上所述的像素采集电路，适于监测视场中的光强变化，并在光强变化满足一定条件时进入触发状态；全局复位控制单元，适于发送全局复位信号给各像素采集电路，以初始化像素采集电路阵列；全局速度阈值控制单元，适于发送第一时钟控制信号和第二时钟控制信号给各像素采集电路；以及读出单元，适于响应处于触发状态的像素采集电路，并输出其对应的地址信息。

30 可选地，在根据本发明的图像传感器中，全局速度阈值控制单元适于经第一时钟控制信号线和第二时钟控制信号线耦接到所述像素采集电路，其中，所述第一时钟控制信号和所述第二时钟控制信号是一组相位相反的时钟控制信号。

可选地，在根据本发明的图像传感器中，全局速度阈值控制单元包括：频率调节模块，适于接收固定频率的参考时钟，并对参考时钟进行分频或倍频处理，以生成预定频率的时钟信号；相位调节模块，适于接收时钟信号并生成两个相位相反的时钟信号；幅值调节模块，

适于对两个相位相反的时钟信号的幅值进行调整，并生成第一时钟控制信号和第二时钟控制信号。

根据本发明的方案，图像传感器中的每个像素采集电路均实时监测视场中对应位置的光强变化，并在该光强变化的频率超过预设频率阈值且光强变化的值满足一定条件时，进入触
5 发状态，以便于后端的读出单元输出该像素采集电路的地址信息。由此，该图像传感器就只输出高于对应的预设频率阈值的有用信息。这样，就可以依据场景需要来设置预设频率阈值，以检测出用户感兴趣的高速运动。

此外，在像素采集电路之外，在图像传感器中还引入了全局速度阈值控制单元，以便于
10 在不同的应用场景下，通过改变该全局速度阈值控制单元生成不同频率的工作时钟，来实时地精确地调节预设频率阈值。

附图说明

为了实现上述以及相关目的，本文结合下面的描述和附图来描述某些说明性方面，这些方面指示了可以实践本文所公开的原理的各种方式，并且所有方面及其等效方面旨在落入所
15 要求保护的的主题的范围内。通过结合附图阅读下面的详细描述，本公开的上述以及其它目的、特征和优势将变得更加明显。遍及本公开，相同的附图标记通常指代相同的部件或元素。

图 1 示出了根据本发明一些实施例的图像传感器的一个典型应用场景的示意图；

图 2 示出了根据本发明一些实施例的图像传感器 200 的示意图；

图 3 示出了根据本发明一些实施例的像素采集电路 300 的示意图；

20 图 4 示出了根据本发明一个实施例的预处理子模块 322 的工作时序图；

图 5A-图 5C 分别示出了根据本发明另一些实施例的预处理子模块 322 的示意图；

图 6 给出了原预处理单元的输对于光电探测模块输出的频率响应曲线；以及

图 7 示出了根据本发明一些实施例的全局速度阈值控制单元 230 的示意图。

25 具体实施方式

下面将参照附图更详细地描述本公开的示例性实施例。虽然附图中显示了本公开的示例性实施例，然而应当理解，可以以各种形式实现本公开而不应被这里阐述的实施例所限制。相反，提供这些实施例是为了能够更透彻地理解本公开，并且能够将本公开的范围完整的传达给本领域的技术人员。

30 如前文所述，动态视觉传感器对视场中动态信息的检测是在像素层面完成的。传感器中的每个像素采集电路（或称为，像素单元）实时监测光强变化，并在该变化到达一定的阈值后输出该像素采集电路的地址信息。由于物体的运动会使得相应像素采集电路所感知的视场

中对应区域的光强发生变化，故视场中的运动物体可以被检测到。

图 1 示出了根据本发明一些实施例的图像传感器（以动态视觉传感器为例）的一个典型应用场景示意图。

图 1 示出的场景是动态视觉传感器在监控和安防中的一个应用，更具体地说，是针对车辆闯红灯的一个监控场景（应当指出，其它涉及到仅对高速运动物体感兴趣的应用场合，例如高速公路上对超速车辆的监控等应用场景，均是根据本发明的图像传感器的典型应用场景）。如图 1 所示，在人行道前有正在行驶或者停车等待的车辆，在道路两侧有正在走向人行道的行人。驾驶员不顾交通信号灯的指示在红灯状态下依然强行高速驶过人行道，会对行人以及其他正常行驶的车辆造成重大的危害，因此一般在人行道附近会通过布置摄像头（如，动态视觉传感器）来对此类车辆进行重点监控。

对于传统的动态视觉传感器，由于其对各种速度的运动以及低频干扰都有响应，因此其输出的数据中包含各种有用和无用的信息。并且，由于出现闯红灯车辆的概率较低，在绝大多数情况下，其输出的信息都被认为是无用信息。例如，在人行道上正常通过的行人会被检测到，在人行道前正常减速行驶的车辆也会被检测到，甚至环境光强的缓慢变化也会被检测到，这些信息均会被动态视觉传感器输出，只能借助于后端的算法来进行滤除。这样无疑增加了系统的带宽以及对后端处理系统存储和算力的要求。

考虑到在应用场景中，真正关心的目标，即闯红灯的车辆，一般会以较快的速度通过人行道，相比之下，其他运动物体（例如正常减速的车辆、行人、自行车灯）的速度则要慢很多，因此可以通过设定合理的速度阈值，在传感器层面将它们区分开来。

鉴于此，根据本发明的实施例所提出的图像传感器，针对传统的动态视觉传感器做了一些改进，以解决上述问题。概括来讲，低于速度阈值的慢速运动车辆和行人，将自动滤除不会输出；高于速度阈值的闯红灯的车辆，则由传感器作为唯一的有效数据进行输出。这样，就大大降低了对于后端处理系统的要求，提高了系统的实时性并降低了系统成本。

以下将对根据本发明实施例的图像传感器做具体介绍。

图 2 示出了根据本发明一些实施例的图像传感器 200 的示意图。

该图像传感器 200 在传统的动态视觉传感器的结构上，在像素采集电路中增加了一个电路模块，使得像素采集电路对光强变化速度的响应呈现高通的特性，即仅对超出一定速度阈值的中高速运动进行检测与响应，低于该速度阈值的运动被自动滤除并且不会被输出。在一些实施例中，该电路模块可以通过开关电容电路（可以等效为一个阻值很大的连续时间电阻）来实现，由其决定图像传感器 200 对运动速度响应的速度阈值。由于该等效电阻的阻值仅由开关电容模块的电容值以及工作时钟频率决定，而且电容值和时钟频率都是不随环境变化地精确可控的参数，因此该电阻值以及运动速度响应的速度阈值均是精确可控的。

同时，在像素采集电路之外，引入全局的速度阈值控制单元，来生成像素采集电路内部

的工作时钟。在不同的应用场景下，通过改变该速度阈值控制单元生成不同频率的时钟，来实现对速度阈值实时精确地调节。

通过上述改进，该图像传感器 200 可以精确可靠地根据不同的应用场景调节运动速度检测的低端阈值（即，上述的速度阈值），自动滤除速度低于低端阈值的慢速运动，实现图像传感器 200 对运动检测的速度选择性。与此同时，还能够有效地降低经图像传感器 200 所输出的数据中包含的低频杂散噪点数据。更进一步地，该图像传感器 200 与外部的图像采集系统相耦接，将输出的数据传送给图像采集系统，由其进行下一步的计算。因此，根据本发明的图像传感器 200 不仅降低了传感器的输出带宽，也降低了对后端图像采集系统的算力要求。

如图 2 所示，该图像传感器 200 至少包括：像素采集电路阵列 210、全局复位控制单元 220、全局速度阈值控制单元 230 和读出单元 240。其中，全局复位控制单元 220、全局速度阈值控制单元 230 和读出单元 240 通过各自的总线与像素采集电路阵列 210 中的各像素采集电路进行耦接。具体地，全局复位控制单元 220 经由全局复位信号线耦接到像素采集电路阵列 210 中的各像素采集电路，全局速度阈值控制单元 230 经由第一时钟控制信号线和第二时钟控制信号线耦接到像素采集电路阵列 210 中的各像素采集电路，读出单元经由行请求线、行选择线、列请求线、列选择线与像素采集电路阵列 210 中的各像素采集电路耦接。

像素采集电路阵列 210 包括多个像素采集电路，如图 2，像素采集电路阵列 210 由一维或二维的多个相同的像素采集电路（或称为“像素单元”）组成，像素采集电路 300 的结构参见图 3。图 2 中示出了一个 3×3 的像素采集电路阵列，但不限于此。每个像素采集电路 300 独立、实时地监测视场中对应区域的光强变化，并在感知到光强变化满足一定条件（例如，光强变化的幅度超出某个阈值、光强变化的速度超出某个阈值）时，进入触发状态。

同时，像素采集电路 300 在进入触发状态后，发送请求信号至读出单元 240，由其响应处于触发状态的像素采集电路，并输出得到响应的像素采集电路对应的地址信息（包括行地址和列地址）。

根据本发明的一种实施例，读出单元 240 至少包括行选择模块、列选择模块以及一个读出控制模块。在读出操作中，行选择模块在行方向上管理像素采集电路 300 发出的行请求信号，并通过将某一个行选择线置为有效来选中一行。当某一行被选中后，其对应的行地址信息也被读出单元 240 编码并送至图像传感器 200 的外部。相应地，列选择模块在列方向上管理像素采集电路发出的列请求信号，并通过将某一个列选择线置为有效来选中一列。当某一列被选中后，其对应的列地址信息也被读出单元 240 编码并送至图像传感器的外部。当被选中行中所有处于触发状态的像素采集电路都被列选择模块读出后，读出控制模块通知行选择模块切换至下一行并重复上面的读出操作。

在本发明的一些实施例中，行选择模块可能会接收到来自像素采集电路阵列 210 中至少一个像素采集电路的行请求信号，但只输出行响应信号给其中一个行请求信号。可选地，行

选择模块可采用扫描器对多个行请求信号进行顺序响应；当然，也可以对多个行请求信号进行随机响应，不论是哪种响应，为避免冲突，一次只响应一个行请求信号。相应地，列选择模块可能会接收到来自像素采集电路阵列 210 中至少一个像素采集电路的列请求信号，但只输出列响应信号给其中一个列请求信号。可选地，列选择模块可以通过扫描器对多个列请求信号进行顺序响应，也可以对多个列请求信号进行随机响应，不论采用何种形式的列响应，为避免冲突，一次只响应一个列请求信号。

此外，全局复位控制单元 220 经全局复位信号线发送全局复位信号给各像素采集电路 300，以初始化像素采集电路阵列 210，确保图像传感器 200 开始工作时，所有的像素采集电路 300 均处于可靠的复位状态。根据一种实施例，在初始化时，全局复位控制单元 220 通过全局复位信号线向像素采集电路阵列 210 中每一个像素采集电路 300 发送全局复位信号，以关闭像素采集电路 300，使其不再响应视场中的光强变化，初始化整个像素采集电路阵列 210。同时，在全局复位信号有效期间，读出单元 240 也被复位，图像传感器 200 进入光强检测的复位状态，不响应视场中的光强变化，不输出数据。当全局复位信号撤销后，图像传感器 200 才进入光强检测的使能状态，开始正常工作。

全局速度阈值控制单元 230 经第一时钟控制信号线和第二时钟控制信号线发送第一时钟控制信号和第二时钟控制信号给各像素采集电路 300，以通过这两个时钟控制信号来实现对像素采集电路内部的新增电路模块的控制。

以下将结合图示，对图像传感器 200 中的像素采集电路 300 和全局速度阈值控制单元 230 分别进行进一步阐述说明。

图 3 示出了根据本发明一些实施例的像素采集电路 300 的示意图。如图 3 所示，像素采集电路 300 包括：光电探测模块 310、触发生成模块 320 和接口逻辑模块 330。

其中，触发生成模块 320 的第一输入端耦接到光电探测模块 310、且触发生成模块 320 的第一输出端耦接到接口逻辑模块 330 的第一输入端。接口逻辑模块 330 的第二输入端经全局复位信号线与全局复位信号单元 220 耦接、且其第一输出端与触发生成模块 320 耦接。另外，接口逻辑模块 330 的第三输入端和第四输入端分别经行请求线和列请求线与读出单元 240 耦接，其第二输出端和第三输出端分别经行选择线和列选择线与读出单元 240 耦接。

光电探测模块 310 实时监测照射在其上的光信号，并输出相应的电信号至触发生成模块 320。可选地，光电探测模块 310 输出的电信号可以是电压信号，也可以是电流信号，该信号一般与照射在其上的光信号强度呈对数关系。

光电探测模块 310 可以有多种实现方式，在此仅列举出一种，不限于此。本实例给出的光电探测模块 310 为对数式光电探测器，如图 3 所示，光电探测模块 310 包括：阳极接地的光电二极管 PD1、第一晶体管 T1 和第一放大器 A1。其中，第一晶体管 T1 的源极与光电二极管 PD1 的阴极连接，其漏极与电源 VDD 连接。第一放大器 A1 连接在光电二极管 PD1

的阴极与第一晶体管 T1 的栅极之间。这里，第一放大器 A1 可以提高 T1 的源极和栅极之间产生电压变化的响应速度。

触发生成模块 320 在光电探测模块输出的电信号满足预定条件时，生成触发生成信号给接口逻辑模块 330，根据本发明的实施方式，此处所述的预定条件是指电信号的变化速率较快（超出一定的低端阈值）且幅度足够大。

根据一种实施例，触发生成模块 320 包括预处理子模块 322（未示出）和阈值比较子模块 324。其中，预处理子模块 322 的输入端与光电探测模块 310 的输出端耦接，阈值比较子模块 324 的输入端与预处理子模块 322 的输出端耦接，且阈值比较子模块 324 的输出端与接口逻辑模块 330 耦接。

根据一种实施例，预处理子模块 322 首先对电信号进行预处理，并将预处理后的电信号传送给阈值比较子模块 324。这里所述的预处理主要是指放大处理、滤波处理，但不限于此。

与传统的像素采集电路不同之处在于，在根据本发明的像素采集电路 300 中，预处理子模块 322 不仅包含初级放大子单元 3222，还包含速度阈值调节子单元 3224。

如图 3 所示，经光电探测模块 310 生成的电信号先进入初级放大子单元 3222，由其对该电信号进行初步处理。根据一种实施例，初步放大子单元 3222 隔离光电探测模块 310 所输出的电信号中的直流成分，仅提取出其中的交流变化信号并对其进行一定的放大处理，以增强像素采集电路 300 检测光强变化的灵敏度。速度阈值调节子单元 3224 以某种方式与初步放大子单元 3222 并联以实现预处理子模块 322 的特定的滤波操作。在此，滤波操作是指调节预处理子模块 322 对不同频率输入信号的放大增益。具体地，对低于一定频率阈值的慢速信号，预处理子模块 322 对其进行衰减屏蔽；对高于一定频率阈值的快速信号，预处理子模块 322 对其进行放大并使其传输至阈值比较模块 324。图 3 给出的速度阈值调节子单元 3224 经第一时钟控制信号线和第二时钟控制信号线与全局速度阈值控制单元 230 耦接，以根据所接收到的第一时钟控制信号和第二时钟控制信号，来生成预设频率阈值（该预设频率阈值即对应了运动检测中的速度阈值）。需要说明的是，图 3 中仅示出了预处理子模块 322 的一种实现方式，本发明的实施例不限于此。

根据本发明的一些实施例，初级放大子单元 3222 可以有多种实现形式，如图 3 示出的是其中一种。初级放大子单元 3222 包括：第一电容 C1、第二放大器 A2、第二电容 C2 和第一开关 K1。其中，第一电容 C1 的第一端连接到光电探测模块 310 的输出端；第二放大器 A2 的输入负极与第一电容 C1 的第二端连接，其输入正极连接固定电位；第二电容 C2 和第一开关 K1，均并联在第二放大器 A2 的输入负极和输出端之间。

接着如图 3 中所示，速度阈值调节子单元 3224 又包括：第二晶体管 T2、第三晶体管 T3 和第三电容 C3，图 3 中示出的第二晶体管 T2 和第三晶体管 T3 均为 N 型晶体管。其中，第二晶体管 T2 的源极连接第二放大器 A2 的输入负极，其漏极接第三晶体管（T3）的源极；

第三晶体管 T3 的漏极连接第二放大器 A2 的输出端；第三电容 C3 的第一端连接第二晶体管 T2 的漏极与第三晶体管 T3 的源极，其第二端连接地电位。另外，第二晶体管 T2 的栅极经第一时钟控制信号线连接到全局速度阈值控制单元 230，第三晶体管 T3 的栅极经第二时钟控制信号线连接到全局速度阈值控制单元 230。这样，全局速度阈值控制单元 230 经第一时钟控制信号线和第二时钟控制信号线向速度阈值调节子单元 3224 输出第一时钟控制信号和
5 第二时钟控制信号，作为第二晶体管 T2 和第三晶体管 T3 的栅极电压。且，第一时钟控制信号和第二时钟控制信号是一组相位相反的时钟控制信号，以控制第二晶体管 T2 和第三晶体管 T3 交替导通。

图 4 示出了如图 3 中所示的预处理子模块 322 的工作时序图。更具体地，图 4 示出的是
10 第一开关 K1 断开后，预处理子模块 322 的工作时序图。为便于描述，将第二放大器 A2 的输入、输出节点分别记为 P 和 Q，第二晶体管 T2 的漏极（或者说，第三晶体管 T3 的源极）记为 E，将第二晶体管 T2 和第三晶体管 T3 的栅极电压分别记作 CLK_P 和 CLK_N。

图 4 中按照时间顺序标记了（1）至（4）共 4 个相位，其中横轴表示时间 t，纵轴表示
15 电压 V。在相位（1），CLK_P 为低电平、CLK_N 为高电平，此时第二晶体管 T2 断开、第三晶体管 T3 闭合。对于由慢速运动引起的低频的光强变化或低频噪声，光电探测单元 310 输出电信号的幅度会发生变化，由此第二放大器 A2 的输出端 Q 点的电位也会发生相应的偏移，图 4 中给出的 Q 点电位逐渐升高，由于第三晶体管 T3 闭合，第三电容 C3 采样 Q 点的电位，即 E 点的电位和 Q 点的电位一样，也缓慢升高。在相位（2），CLK_P 为高电平、CLK_N
20 变为低电平，此时第二晶体管 T2 闭合而第三晶体管 T3 断开，由于在相位（1）E 点电位抬升并高于 P 点电位，在相位（2）E 点的电位由于负反馈的作用要返回至 P 点的电位。根据电荷守恒定律，第三电容 C3 上多余的正电荷将积累在第二电容 C2 左极板，从而造成 Q 点电位的下降。随后，在（3）和（4）两个相位重复（1）和（2）相位的操作。对于另外一种情况，即 Q 点电位逐渐降低，由于第三晶体管 T3 闭合，E 点的电位也缓慢降低。在相位（2），CLK_P 为高电平、CLK_N 变为低电平，此时第二晶体管 T2 闭合而第三晶体管 T3 断开，
25 由于在相位（1）E 点电位下降并低于 P 点电位，在相位（2）E 点的电位由于负反馈的作用要返回至 P 点的电位。根据电荷守恒定律，第三电容 C3 上多余的负电荷将积累在第二电容 C2 左极板，从而造成 Q 点电位的抬升。

从另一个角度来看，每当 CLK_P 变为高电平（即，第二晶体管 T2 闭合、第三晶体管
30 T3 断开），Q 点的电位都会发生与之前变化方向相反的突变，从而维持在一个相对稳定的电位。在时钟周期（即 CLK_P 和 CLK_N 的周期）和第三电容 C3 固定的情况下，对于低速的光强变化，由于 Q 点在一个周期内波动幅度较小，因此 Q 点在每个周期的反向突变总会抵消其之前的变化，从而大致维持 Q 点在一个固定的电位，这意味着像素采集电路对于低速的光强变化不会响应。对于超出一定速度阈值的高速的光强变化，由于 Q 点在一个周期内波动幅度较大，因此即便 Q 点在每个周期发生反向突变，这也不足以抵消其之前的变化，因此 Q

点电位还是会根据光强的变化而变化，这意味着像素采集电路对于高速的光强变化依然会做出响应。

5 综上所述，速度阈值调节子单元 3224 使得像素采集电路 300 对光强变化呈现高通特性，即屏蔽变化频率低于预设频率阈值的光强变化，而仅响应高于该阈值的变化，由此像素采集电路只检测高于一定速度阈值的中高速运动。此外，该预设频率阈值取决于 CLK_P、CLK_N 的切换频率以及第三电容 C3 的大小。定量地分析表明，本发明给出的像素采集电路 300 对光强变化速度（即，光强变化的频率）响应的预设频率阈值 f 等于速度阈值调节子单元 3224 的时钟频率 f_{CLK} 与第三电容值和第二电容值的商（即， $C3/C2$ ）的乘积，其中 f_{CLK} ，即
10 第一时钟控制信号和第二时钟控制信号的切换频率。在 C3 和 C2 固定的情况下， f_{CLK} 越高，其周期也就越短，对于一定速度的光强变化，Q 点越难累积到足够的变化幅度，该幅度很容易被 Q 点固定的反向突变所抵消，因此预设频率阈值 f 越高，即只有更快速的光强变化才能引起像素采集电路的响应。在 f_{CLK} 固定的情况下，电容 C3 越大，每个周期内 Q 点电位的反向突变也就越大，这也就越容易抵消 Q 点之前累积的变化幅值，这同样意味着预设频率阈值 f 的升高。由此，速度阈值调节子单元 3224 中，对光强变化响应的预设频率阈值 f 仅由时
15 钟频率 f_{CLK} 和电容 C3 决定。由于时钟频率 f_{CLK} 可以由外部单元精确控制，而且电容在集成电路的制造工艺中也可精确实现，这表明该预设频率阈值 f 是可以精确控制的，它不会受到工艺的偏差以及环境条件的变化的影响。换句话说，如果通过选定时钟频率 f_{CLK} 和电容 C3 的值设定对光强响应的预设频率阈值 f ，例如， $f=10$ 赫兹，那么该预设频率阈值 f 对于不同的芯片和不同的环境条件都是稳定的 10 赫兹，对于同一芯片内所有的像素采集电路也
20 都是稳定的 10 赫兹，这大大提高了预设频率阈值的稳定性，提升了整个图像传感器 200 的可靠性和实用性。

此外，在根据本发明的实施例中，当第一开关 K1 闭合时，预处理子模块 322 的输出被置位于一个恒定电位，预处理子模块 322 不响应光电探测模块 310 的输出，因此像素采集电路 300 不响应外界光强的变化。当第一开关 K1 断开后，预处理子模块 322 才响应前端光电
25 探测模块 310 的输出变化，即像素采集电路 300 响应外界光强的变化。具体操作时，第一开关 K1 通常由单个晶体管来实现。

综上所述，在根据本发明的实施方式中，还可以采用其它方式来实现预处理子模块 322。图 5A-图 5C 分别示出了根据本发明另一些实施例的预处理子模块 322 的示意图（为对应图 4 所示出的工作原理图，在图 5A-图 5C 的相应位置处，同样标注出了节点 P、Q 和 E，以及栅极电压 CLK_P 和 CLK_N）。

在图 5A 中，由第一电容 C1、第二放大器 A2、第二电容 C2 和第四晶体管 T4（通过第四晶体管 T4 来实现第一开关 K1）组成初级放大子单元 3222，由第二晶体管 T2、第三晶体管 T3 和第三电容 C3 组成速度阈值调节子单元 3224。

图 5A 中，在初级放大子单元 3222 中，第二放大器 A2 的输入、输出端并接了一个 N 型

晶体管 T4，其源极接第二放大器 A2 的输入负极，其漏极接第二放大器 A2 的输出端。考虑到晶体管 T4 在关断状态下的等效电阻非常大、且容易受工艺偏差和环境温度的影响，其与第二电容 C2 组成的 RC 网络的滤波效果很差，故，在初级放大单元 3222 的基础上，又介入了速度阈值调节子单元 3224。在速度阈值调节子单元 3224 中，第二晶体管 T2 的源极接第二放大器 A2 的输入负极，漏极接第三晶体管 T3 的源极，第三晶体管 T3 的漏极接第二放大器 A2 的输出端，第三电容 C3 的一端接第二晶体管 T2 的漏极与第三晶体管 T3 的源极，另一端接地电位。如前文所述，第二晶体管 T2 和第三晶体管 T3 均是 N 型晶体管。如前文所述，T2 和 T3 的栅极电压 CLK_P 和 CLK_N 是一组相位相反的时钟信号，它们由全局速度阈值控制单元 230 生成并控制 T2 和 T3 的交替导通。

如图 5B，在初级放大单元 3222 中，第一开关 K1 用一个 P 型晶体管（即，第四晶体管 T4）来实现，其漏极接第二放大器 A2 的输入负极，其源极接第二放大器 A2 的输出端，其衬底连接固定电位 V_B 。在速度调节子单元 3224 中，第二晶体管 T2 和第三晶体管 T3 也均是 P 型晶体管，它们的衬底电位接至固定电位 V_B ，通过设定 V_B 大致等于 P 点的电位，这种结构在实现稳定可靠的预设频率阈值设定的同时，还可以大大降低开关泄露电流对像素采集电路 300 的影响。

在图 5C 给出的实施例中，初级放大单元 3222 采用与图 5A 相同的结构，而速度阈值调节子单元 3224 由 4 个 N 型晶体管以及第三电容 C3 构成，这 4 个 N 型晶体管分别记作第二晶体管 T2、第三晶体管 T3、第五晶体管 T5 和第六晶体管 T6。其中，T2 的源极接第二放大器 A2 的输入负极，其漏极连接第三电容 C3 的第一端；T3 的源极连接第三电容 C3 的第二端，其漏极接第二放大器 A2 的输出端（即，第三电容 C3 串接在 T2 的漏极和 T3 的源极之间）；第五晶体管 T5 和第六晶体管 T6 的源极均接地，第五晶体管 T5 的漏极第三电容 C3 的第一端、第六晶体管 T6 的漏极第三电容 C3 的第二端。第二晶体管 T2 和第六晶体管 T6 的栅极经第一时钟控制信号线连接到全局速度阈值控制单元 230（即，栅极电压记作 CLK_P），第三晶体管 T3 和第五晶体管 T5 的栅极经第二时钟控制信号线连接到全局速度阈值控制单元 230（即，栅极电压记作 CLK_N）。当 CLK_P 为低电位、CLK_N 为高电位时，第三电容 C3 两端的电位跟随 Q 点的变化而变化；当 CLK_P 为高电位、CLK_N 为低电位时，第三电容 C3 两端的电位导致 Q 点发生反向突变，从而产生和图 4 所示的原理图一样的效果。

需要说明的是，关于预处理子模块 322 的结构不限于上述列举的几种，篇幅所限，此处不再一一列举。基于本发明的实施方式所提供的预处理子模块 322 的结构及工作原理，本领域技术人员能够得到其它的实现方式，均在本发明的保护范围之内。

通过上述描述可知，在像素采集电路 300 中，预处理子模块 322 决定了其对不同速度光强变化的响应。为进一步说明根据本发明实施例的预处理子模块 322 的优势，作为对比，此处对传统动态视觉传感器中所包含的预处理子模块（即，只包含初级放大单元 3222，为便于区分，将传统动态视觉传感器中的预处理子模块直接记作原预处理单元）的工作原理进行

阐述。

如前所述，当第一开关 K1 闭合时，原预处理单元的输出被置位于一个恒定电位，其不响应光电探测模块的输出，因此整个像素单元不响应外界光强的变化。当第一开关 K1 断开后，原预处理单元响应前端光电探测模块的输出变化，即响应外界光强的变化。

5 进一步地，图 6 给出了原预处理单元的输出对于光电探测模块输出的频率响应曲线。这是一个典型的带通系统，其低端阈值 f_L 由第一开关 K1 断开时的等效电阻 R 和第二电容 C2 组成的 RC 网络决定。在第二电容 C2 一定的情况下，电阻 R 的阻值越大， f_L 越低，这表示原预处理单元可以响应的光电探测模块输出信号的频率越低，也就是像素单元可以检测到的光强变化的速度阈值越低，这也就表明传统的动态视觉传感器可以检测到越慢速的运动。

10 一般而言，第一开关 K1 由单个晶体管实现，由于晶体管处于关断状态的等效电阻非常大，即第一开关 K1 在断开状态下的导通电阻非常大，这使得 f_L 可以低至零点几赫兹。在这种情况下，可以认为动态视觉传感器可以检测到运动极其缓慢的物体。另一方面，原预处理单元的高端阈值 f_H 一般由第二放大器 A2 的带宽决定，这个带宽相对于绝大多数应用场景中涉及到的运动速度而言是足够高的。

15 综合以上两方面，可以认为传统动态视觉传感器的像素单元对检测运动的速度响应是全通的，它既可以检测非常缓慢的运动，也可以检测高速的运动，对速度不具有选择性。此外，像素单元自身存在一定的低频噪声，这部分噪声既来自于电路模块的热噪声，也有很大一部分来自于第一开关 K1 在断开状态的衬底泄露电流，所有这些低频噪声也会影响原预处理单元的输出，从而使得传统的动态视觉传感器的输出中包含一些低频噪点数据。

20 由此可见，基于本发明实施例的预处理子模块 322，能够很好地解决传统动态视觉传感器中存在的对运动速度的快慢不具有选择性地问题。此外，其他一些低频噪声干扰源也可以被预处理子模块 322 滤除，这大大减少了图像传感器 200 输出的低频噪点数据。

阈值比较子模块 324 接收经预处理子模块 322 处理后的电信号，并在所接收到的电信号的幅值满足预定条件时，生成触发生成信号。

25 图 3 示出了根据本发明实施例的阈值比较子模块 324 的一种实现方式。如图 3，阈值比较子模块 324 包括：第一电压比较器 VC1、第二电压比较器 VC2 和或逻辑单元。其中，第一电压比较器 VC1 的反相输入端连接表征第一阈值的固定电平，其同相输入端连接预处理子模块的输出端；第二电压比较器 VC2 的同相输入端连接表征第二阈值的固定电平，其反相输入端连接预处理子模块的输出端；或逻辑单元连接到第一电压比较器 VC1 和第二电压比较器 VC2 的输出端，对第一电压比较器和第二电压比较器的输出进行或逻辑操作。根据一种实施
30 例，当经预处理子模块 322 处理后的电信号大于第一阈值或小于第二阈值时（可选地，第一阈值大于第二阈值），或逻辑单元生成触发生成信号并送至后端的接口逻辑单元 330。

接口逻辑模块 330 在接收到触发生成信号时输出触发状态信号。如图 3 所示，接口逻辑

模块 330 又包括：锁存器 332 和握手协议控制逻辑子模块 334。

根据一种实施例，锁存器 332 用来存储和表征像素采集电路 300 当前的工作状态。锁存器 332 的第一复位信号为来自于全局复位控制单元 220 生成的全局复位信号，其第二复位信号为来自于握手协议控制逻辑子模块 334 的输出信号，其置位信号为来自于触发生成模块 320 5 生成的触发生成信号。在本发明的实施例中，在初始化像素采集电路 300 时，全局复位信号有效，此时锁存器 332 被复位。在接收到来自触发生成模块 320 的触发生成信号时，锁存器 332 被置位，表明像素采集电路 300 进入触发状态。

握手协议控制逻辑子模块 334 用来处理该像素采集电路 300 与读出单元 240 的交互。这种交互是通过行方向上的行请求线和行选择线以及列方向上的列请求线和列选择线来实现的。如前文所述，行请求线和行选择线被一行像素单元共用，列请求线和列选择线被一列像素单元共用。当锁存器 332 被置位时，其发送信号给握手协议控制逻辑子模块 334，握手协议控制逻辑子模块 334 被激活，其先向外围读出单元 240 发送行请求信号。当该行请求信号被读出单元 240 响应后，读出单元 240 给出相应的行选择信号，然后握手协议控制逻辑子模块 334 将列请求信号置为有效，读出单元 240 在列方向上响应该列请求信号并给出对应的列选择信号。握手协议控制逻辑子模块 334 在同时收到行选择信号与列选择信号后，输出第二复位信号给锁存器 332，再次将锁存器 332 复位。 10 15

根据再一种实施例，握手协议控制逻辑子模块 334 还可以管理触发生成模块 320。更具体来说，握手协议控制逻辑子模块 334 通过生成控制信号并输出给预处理子模块 322 中的第一开关 K1，来管理触发生成模块 320。

根据本发明的实施例，在初始化像素采集电路阵列 210 或像素采集电路 300 进入触发状态时，握手协议控制逻辑子模块 334 输出控制信号来闭合第一开关 K1，从而使预处理子模块 322 不再响应光电探测单元 310 的输出，即该像素采集电路 300 不再检测外界光强变化。另外，如前文所述，当握手协议控制逻辑子模块 334 在同时收到行选择信号与列选择信号时，通过第二复位信号复位锁存器 332，而后，第一开关 K1 断开，像素采集电路 300 再次响应 20 25 外界光强变化。

需要说明的是，当第一开关 K1 通过晶体管来实现时，例如图 5A-5C 中所示的第四晶体管 T4，经第四晶体管 T4 的栅极接收来自握手协议控制逻辑子模块 334 的控制信号。

基于上述描述，根据本发明实施例的像素采集电路 300 可以精确地设定检测光强变化的预设频率阈值而不受工艺偏差和环境条件变化的影响。在根据本发明的另一些实施例中，像素采集电路 300 还可以根据不同的需求实时地调节该预设频率阈值。 30

由上面的叙述可知，像素采集电路 300 中速度阈值调节子单元 3224 引入的预设频率阈值 f 仅由其工作时钟频率 f_{CLK} 和第三电容 C3 的大小决定。在具体实现时，第三电容 C3 一般是固定的，不易进行调节。因此，在根据本发明的另一些实施例中，通过改变时钟频率

f_CLK 来实时调节像素采集电路 300 对光强变化响应的预设频率阈值。具体地，当时钟频率 f_CLK 升高时，预设频率阈值也相应增大；当时钟频率 f_CLK 降低时，预设频率阈值也相应减小。由于所有像素采集电路 300 需设定同样的预设频率阈值，因此可以在像素采集电路阵列 210 之外添加全局速度阈值控制单元 230，在不同的应用场景下，通过控制全局速度阈值控制单元 230 生成不同频率的第一时钟控制信号和第二时钟控制信号来实现对预设频率阈值的实时精确调节。

图 7 示出了根据本发明一些实施例的全局速度阈值控制单元 230 的示意图。如图 7 所示，全局速度阈值控制单元 230 包括：频率调节模块 232、相位调节模块 234 和幅值调节模块 236。

根据一种实施例，频率调节模块 232 接收一个固定频率的参考时钟，并对该参考时钟进行一定的分频或倍频处理，以生成预定频率的时钟信号。相位调节模块 234 接收该时钟信号，并生成两个相位相反的时钟信号。最后，幅值调节模块 236 对这两个相位相反的时钟信号的幅值进行调整，并生成第一时钟控制信号和第二时钟控制信号，最终输出至像素采集电路内部（即，输出至速度阈值调节子单元 3224）。一般而言，最后的幅值调节模块 236 对前端输出的全摆幅的时钟信号的幅值进行一定的衰减，以降低其对像素采集电路 300 中其它模块的耦合和干扰。

根据本发明的实施例，通过配置频率调节模块 232 生成不同频率的时钟信号，像素采集电路 300 对光强变化检测的预设频率阈值可以实时地进行调节。。

具体实现时，频率调节模块 232 可以由锁相环构成的频率综合电路。但由于像素采集电路 300 内速度阈值调节子单元 3224 需要的时钟信号频率一般比较低，当输入参考时钟频率较高时，频率调节模块 232 也可仅由简单的分频电路实现，其分频的参数可由外部控制。

相位调节模块 234 包括时钟缓冲器和时钟反相器，用来将经频率调节模块 232 输出的单极性时钟输入信号变成两个相位相反的时钟信号。

幅值调节模块 236 可以是简单的时钟缓冲器。可选地，为实现幅值调节的功能，缓冲器的电源电压是某个电平信号，而不是满摆幅的电源电压。

根据本发明的图像传感器 200，在传统的动态视觉传感器的基础上，首先，在像素采集电路 300 的内部引入速度阈值调节子单元 3224，速度阈值调节子单元 3224 通过开关电容电路等效地实现了一个阻值很大的连续时间电阻，该电阻进一步决定了图像传感器 200 对运动速度响应的低端阈值（即，预设频率阈值）。在根据本发明的实施方式中，通过分析得知，该等效电阻的阻值仅由开关电容电路的电容值（即，第三电容的电容值）以及工作时钟频率决定，且电容值和时钟频率都是不随环境变化的精确可控的参数，因此该电阻值以及运动速度响应的低端阈值是精确可控的。

此外，在像素采集电路 300 之外，又引入全局速度阈值控制单元 230，来生成速度阈值调节子单元 3224 的工作时钟。在不同的应用场景下，通过改变该全局速度阈值控制单元 230

生成不同频率的工作时钟，来实时地精确地调节预设频率阈值。

基于此，通过全局速度阈值控制单元 230 和速度阈值调节子单元 3224 的配合，可以精确可靠地根据不同的应用场景调节运动速度检测的预设频率阈值，不仅可以有效地降低图像传感器 200 输出的低频杂散噪点数据，还能够自动滤除速度低于该预设频率阈值的慢速运动，
5 实现图像传感器对运动检测的速度选择性。同时降低图像传感器的输出带宽以及对后端处理系统的算力要求。

在此处所提供的说明书中，说明了大量具体细节。然而，能够理解，本发明的实施例可以在没有这些具体细节的情况下被实践。在一些实例中，并未详细示出公知的方法、结构和技术，以便不模糊对本说明书的理解。

10 类似地，应当理解，为了精简本公开并帮助理解各个发明方面中的一个或多个，在上面对本发明的示例性实施例的描述中，本发明的各个特征有时被一起分组到单个实施例、图、或者对其的描述中。然而，并不应将该公开的方法解释成反映如下意图：即所要求保护的本发明要求比在每个权利要求中所明确记载的特征更多特征。更确切地说，如下面的权利要求书所反映的那样，发明方面在于少于前面公开的单个实施例的所有特征。因此，遵循具体实
15 施方式的权利要求书由此明确地并入该具体实施方式，其中每个权利要求本身都作为本发明的单独实施例。

本领域那些技术人员应当理解在本文所公开的示例中的设备的模块或单元或组件可以布置在如该实施例中所描述的设备中，或者可替换地可以定位在与该示例中的设备不同的一个或多个设备中。前述示例中的模块可以组合为一个模块或者此外可以分成多个子模块。

20 本领域那些技术人员可以理解，可以对实施例中的设备中的模块进行自适应性地改变并且把它们设置在与该实施例不同的一个或多个设备中。可以把实施例中的模块或单元或组件组合成一个模块或单元或组件，以及此外可以把它分成多个子模块或子单元或子组件。除了这样的特征和/或过程或者单元中的至少一些是相互排斥之外，可以采用任何组合对本说明书（包括伴随的权利要求、摘要和附图）中公开的所有特征以及如此公开的任何方法或者设
25 备的所有过程或单元进行组合。除非另外明确陈述，本说明书（包括伴随的权利要求、摘要和附图）中公开的每个特征可以由提供相同、等同或相似目的的替代特征来代替。

本发明一并公开了：

A9、如 A1-8 中任一项所述的像素采集电路，其中，接口逻辑模块的第三输入端和第四输入端分别经行请求线和列请求线与读出单元耦接，其第二输出端和第三输出端分别经行选择线和列选择线与读出单元耦接。A10、如 A1-9 中任一项所述的像素采集电路，其中，接口
30 逻辑模块包括：锁存器，适于存储和表征像素采集电路当前的工作状态，其第一复位信号为来自于所述全局复位控制单元生成的全局复位信号，其第二复位信号为来自于握手协议控制逻辑子模块的输出信号，其置位信号为来自于所述触发生成模块生成的触发生成信号；握手

协议控制逻辑子模块,适于处理该像素采集电路与读出单元的交互,并且管理触发生成模块。

A11、如 A9 所述的像素采集电路,其中,所述握手协议控制逻辑子模块还适于输出控制信号

给所述预处理子模块中的第一开关(K1)。A12、如 A11 所述的像素采集电路,其中,握

手协议控制逻辑子模块还适于在该像素采集电路进入触发状态时,输出控制信号来闭合所述

5 第一开关(K1)。A13、如 A2-12 中任一项所述的像素采集电路,其中,阈值比较子模块包

括:第一电压比较器(VC1),其反相输入端连接表征第一阈值的固定电平,其同相输入端

连接预处理子模块的输出端;第二电压比较器(VC2),其同相输入端连接表征第二阈值的

固定电平,其反相输入端连接预处理子模块的输出端;以及或逻辑单元,连接到所述第一电

压比较器和第二电压比较器的输出端,适于对第一电压比较器和第二电压比较器的输出进行

10 或逻辑操作。A14、如 A1-13 中任一项所述的像素采集电路,其中,光电探测模块包括:阳

极接地的光电二极管(PD1);第一晶体管(T1),其源极与所述光电二极管的阴极连接,

其漏极与电源(VDD)连接;以及第一放大器(A1),连接在光电二极管(PD1)的阴极与

第一晶体管(T1)的栅极之间。B16、如 B15 所述的图像传感器,其中,全局速度阈值控制

单元适于经第一时钟控制信号线和第二时钟控制信号线耦接到所述像素采集电路,其中,第

15 一时钟控制信号和第二时钟控制信号是一组相位相反的时钟控制信号。B18、如 B15-17 中任

一项所述的图像传感器,其中,读出单元包括:行选择模块,适于对来自像素采集电路阵列

的行请求信号进行响应,还适于输出得到行响应的行地址信息;列选择模块,适于对来自像

素采集电路阵列的列请求信号进行响应,还适于输出得到列响应的列地址信息;以及读出控

制模块,适于控制行地址信息和列地址信息的输出。

20 此外,本领域的技术人员能够理解,尽管在此所述的一些实施例包括其它实施例中所包

括的某些特征而不是其它特征,但是不同实施例的特征的组合意味着处于本发明的范围之内

并且形成不同的实施例。例如,在下面的权利要求书中,所要求保护的实施例的任意之一都

可以以任意的组合方式来使用。

此外,所述实施例中的一些在此被描述成可以由计算机系统的处理器或者由执行所述功

25 能的其它装置实施的方法或方法元素的组合。因此,具有用于实施所述方法或方法元素的必

要指令的处理器形成用于实施该方法或方法元素的装置。此外,装置实施例的在此所述的元

素是如下装置的例子:该装置用于实施由为了实施该发明的目的的元素所执行的功能。

如在此所使用的那样,除非另行规定,使用序数词“第一”、“第二”、“第三”等等来描述

普通对象仅仅表示涉及类似对象的不同实例,并且并不意图暗示这样被描述的对象必须具有

30 时间上、空间上、排序方面或者以任意其它方式的给定顺序。

尽管根据有限数量的实施例描述了本发明,但是受益于上面的描述,本技术领域内的技

术人员明白,在由此描述的本发明的范围内,可以设想其它实施例。此外,应当注意,本说

明书中使用的语言主要是为了可读性和教导的目的而选择的,而不是为了解释或者限定本发

明的主题而选择的。因此,在不偏离所附权利要求书的范围和精神的情况下,对于本技术领

域的普通技术人员来说许多修改和变更都是显而易见的。对于本发明的范围，对本发明所做的公开是说明性的，而非限制性的，本发明的范围由所附权利要求书限定。

权 利 要 求 书

1、一种像素采集电路，包括：

光电探测模块，适于实时监测照射在其上的光信号，并输出相应的电信号；

5 触发生成模块，其第一输入端耦接到所述光电探测模块，其第一输出端耦接到接口逻辑模块，所述触发生成模块适于在所述电信号的变化频率超过预设频率阈值且所述电信号的幅值满足预定条件时，生成触发生成信号给接口逻辑模块；以及

接口逻辑模块，其第一输入端耦接到所述触发生成模块，其第二输入端经全局复位信号线与全局复位信号单元耦接，其第一输出端与所述触发生成模块耦接，所述接口逻辑模块适于在接收到触发生成信号时输出触发状态信号。

10 2、如权利要求 1 所述的像素采集电路，其中，所述触发生成模块包括：

预处理子模块，其输入端与所述光电探测模块的输出端耦接，适于对所述电信号进行预处理；

阈值比较子模块，其输入端与所述预处理子模块的输出端耦接，适于接收来自预处理子模块的电信号，且在所述电信号的幅值满足预定条件时，生成触发生成信号。

15 3、如权利要求 2 所述的像素采集电路，其中，所述预处理子模块包括：

初级放大子单元，适于对所述电信号进行初步处理；

速度阈值调节子单元，适于经第一时钟控制信号线和第二时钟控制信号线与全局速度阈值控制单元耦接，以根据所接收到的第一时钟控制信号和第二时钟控制信号，来生成预设频率阈值并判断所述电信号的变化频率是否超过该预设频率阈值。

20 4、如权利要求 3 所述的像素采集电路，其中，所述初级放大子单元包括：

第一电容（C1），其第一端连接到所述光电探测模块的输出端；

第二放大器（A2），其输入负极与第一电容（C1）的第二端连接，其输入正极连接固定电位；

25 第二电容（C2）和第一开关（K1），均并联在第二放大器（A2）的输入负极和输出端之间。

5、如权利要求 4 所述的像素采集电路，其中，所述速度阈值调节子单元包括：

第二晶体管（T2），其源极连接所述第二放大器（A2）的输入负极，其漏极接第三晶体管（T3）的源极；

第三晶体管 (T3)，其漏极连接所述第二放大器 (A2) 的输出端；

第三电容 (C3)，其第一端连接第二晶体管 (T2) 的漏极与第三晶体管 (T3) 的源极，其第二端连接地电位；

其中，第二晶体管 (T2) 的栅极经第一时钟控制信号线连接到全局速度阈值控制单元，

5 第四晶体管 (T3) 的栅极经第二时钟控制信号线连接到全局速度阈值控制单元。

6、如权利要求 4 所述的像素采集电路，其中，所述速度阈值调节子单元包括：

第二晶体管 (T2)，其源极连接第二放大器 (A2) 的输入负极，其漏极连接第三电容 (C3) 的第一端；

10 第三晶体管 (T3)，其源极连接第三电容 (C3) 的第二端，其漏极连接所述第二放大器 (A2) 的输出端；

第五晶体管 (T5)，其源极接地，其漏极连接第三电容 (C3) 的第一端；

第六晶体管 (T6)，其源极接地，其漏极连接第三电容 (C3) 的第二端；

第三电容 (C3)，串接在第二晶体管 (T2) 的漏极和第三晶体管 (T3) 的源极之间；

15 其中，第二晶体管 (T2) 和第六晶体管 (T6) 的栅极经第一时钟控制信号线连接到全局速度阈值控制单元，第三晶体管 (T3) 和第五晶体管 (T5) 的栅极经第二时钟控制信号线连接到全局速度阈值控制单元。

7、如权利要求 4-6 中任一项所述的像素采集电路，其中，在所述预处理子模块中，所述第一开关 (K1) 适于通过一个晶体管来实现。

20 8、如权利要求 3-7 中任一项所述的像素采集电路，其中，所述第一时钟控制信号和所述第二时钟控制信号是一组相位相反的时钟控制信号。

9、一种图像传感器，包括：

像素采集电路阵列，包括多个如权利要求 1-8 中任一项所述的像素采集电路，适于监测视场中的光强变化，并在光强变化满足一定条件时进入触发状态；

25 全局复位控制单元，适于发送全局复位信号给各像素采集电路，以初始化所述像素采集电路阵列；

全局速度阈值控制单元，适于发送第一时钟控制信号和第二时钟控制信号给各像素采集电路；以及

读出单元，适于响应处于触发状态的像素采集电路，并输出其对应的地址信息。

10、如权利要求 9 所述的图像传感器，其中，所述全局速度阈值控制单元包括：

频率调节模块，适于接收固定频率的参考时钟，并对所述参考时钟进行分频或倍频处理，以生成预定频率的时钟信号；

相位调节模块，适于接收所述时钟信号并生成两个相位相反的时钟信号；

5 幅值调节模块，适于对所述两个相位相反的时钟信号的幅值进行调整，并生成第一时钟控制信号和第二时钟控制信号。