

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年1月15日(15.01.2015)



(10) 国際公開番号

WO 2015/004708 A1

- (51) 国際特許分類:
G11C 16/02 (2006.01) G11C 16/06 (2006.01)
G11C 16/04 (2006.01)
- (21) 国際出願番号: PCT/JP2013/068604
- (22) 国際出願日: 2013年7月8日(08.07.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人: 株式会社 東芝 (KABUSHIKI KAISHA TOSHIBA) [JP/JP]; 〒1058001 東京都港区芝浦一丁目1番1号 Tokyo (JP).
- (72) 発明者: 馬 思博(MA Sibo); 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 吉原 正浩(YOSHIHARA Masahiro); 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP). 阿部 克巳(ABE Katsumi); 〒1058001 東京都港区芝浦一丁目1番1号 株式会社 東芝 知的財産部内 Tokyo (JP).
- (74) 代理人: 勝沼 宏仁, 外(KATSUNUMA Hirohito et al.); 〒1000005 東京都千代田区丸の内1丁目6番6号 日本生命丸の内ビル 協和特許法律事務所 Tokyo (JP).

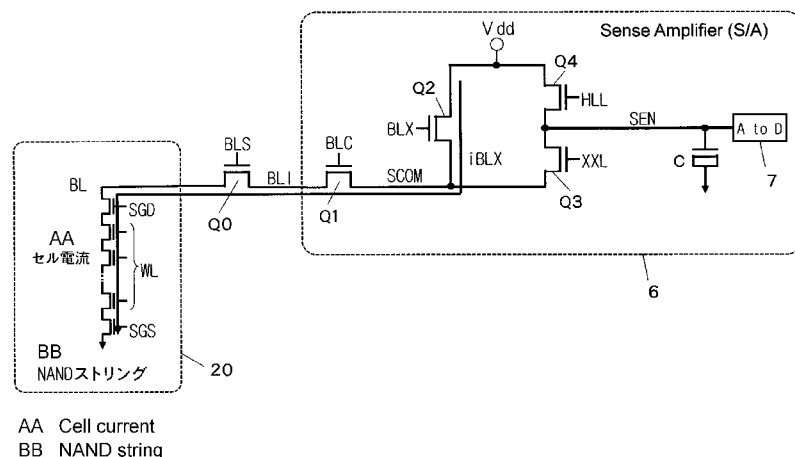
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: SEMICONDUCTOR STORAGE DEVICE, AND METHOD FOR READING STORED DATA

(54) 発明の名称: 半導体記憶装置および記憶データの読み出し方法



(57) Abstract: [Problem] To provide a semiconductor storage device with which it is possible to improve the reading properties of a sense amplifier. To also provide a method for reading stored data. [Solution] A semiconductor storage device is provided with a sense amplifier and a controller. The sense amplifier has a first transistor for clamping the voltage of a bit line, a second transistor disposed between a reference voltage node and a voltage node clamped by the first transistor, and a third transistor inserted between a charge/discharge node and the voltage node clamped by the first transistor. In a first operation mode, the controller turns on the first transistor and the second transistor, and turns off the third transistor. The controller turns on the third transistor in a second operation mode, and in a third operation mode, the controller turns on the first transistor, turns off the second transistor, turns on the third transistor and turns on a fourth transistor.

(57) 要約:

[続葉有]



WO 2015/004708 A1



〔課題〕 センスアンプの読み出し特性を向上させることが可能な半導体記憶装置および記憶データの読み出し方法を提供する。〔解決手段〕 半導体記憶装置は、センスアンプと、コントローラと、を備える。センスアンプは、ビット線の電圧をクランプする第1トランジスタと、第1トランジスタによりクランプされた電圧ノードと、基準電圧ノードとの間に設けられる第2トランジスタと、充放電ノードと第1トランジスタによりクランプされた電圧ノードとの間に介挿される第3トランジスタとを有する。コントローラは、第1動作モードでは、第1トランジスタおよび第2トランジスタをオンして、第3トランジスタをオフする。第2動作モードでは、第3トランジスタをオンさせ、第3動作モードでは、第1トランジスタをオン、第2トランジスタをオフ、第3トランジスタをオン、および第4トランジスタをオンする。