

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 6 月 8 日 (08.06.2023)



(10) 国际公布号
WO 2023/098031 A1

- (51) 国际专利分类号:
G06F 9/46 (2006.01)
- (21) 国际申请号: PCT/CN2022/099520
- (22) 国际申请日: 2022 年 6 月 17 日 (17.06.2022)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
202111441693.4 2021 年 11 月 30 日 (30.11.2021) CN
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 覃 国 (QIN, Guo); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (74) 代理人: 北京格罗巴尔知识产权代理事务所 (普通合伙) (BEIJING GLOBAL INTELLECTUAL PROPERTY LAW FIRM); 中国北京市东城区北三环东路 36 号 2 号楼 C1912 房间, Beijing 100013 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE,

(54) Title: DATA ACCESS METHOD AND COMPUTING DEVICE

(54) 发明名称: 数据访问方法及计算设备

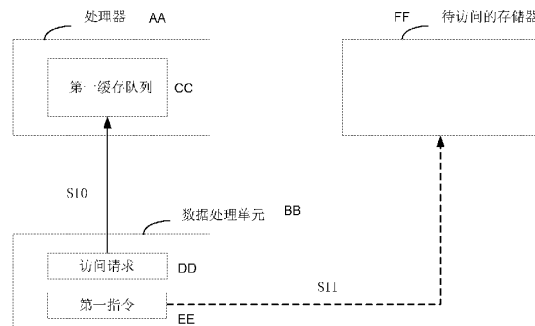


图 15

AA Processor
BB Data processing unit
CC First cache queue
DD Access request
EE First instruction
FF Memory to be accessed

(57) Abstract: The present application relates to a data access method and a computing device, and the method is performed by a data processing unit connected to a processor. According to the method, after the data processing unit writes an access request into a first cache queue of the processor, a first instruction is sent to a memory indicated by an identifier of the memory in a peripheral component interconnect express point-to-point transmission mode, the first instruction being used for instructing the memory to obtain the access request from the first cache queue and execute the access request. Wherein, the access request comprises an identifier of a memory to be accessed, the memory is connected to the processor and is not directly connected to the data processing unit, and the first instruction comprises location information of the access request in the first cache queue. Therefore, the data processing unit can directly access a memory on a host side without accessing the memory through a processor of the host, so that resources of the host are not occupied. Moreover, this access method can simplify the hardware connection mode and reduce the complexity of hardware design.

[见续页]

PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE,
SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本申请涉及一种数据访问方法及计算设备, 所述方法由连接处理器的数据处理单元来执行。根据该方法, 在数据处理单元将访问请求写入处理器的第一缓存队列后, 通过高速外围组件互联点对点传输方式向存储器的标识指向的存储器发送第一指令, 第一指令用于指示存储器从第一缓存队列获取访问请求并执行访问请求。其中, 访问请求包括待访问的存储器的标识, 存储器连接所述处理器且不直接连接所述数据处理单元, 第一指令包括访问请求在第一缓存队列中的位置信息。由此, 数据处理单元可以直接访问主机侧的存储器, 而无需通过主机的处理器对存储器进行访问, 从而不用占用主机的资源。并且, 这种访问方式可以简化硬件连接方式, 降低硬件设计的复杂度。