(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2005 年7 月14 日 (14.07.2005)

PCT

(10) 国際公開番号
WO 2005/064586 A1

(51) 国際特許分類[7]: G09G 3/36, 3/20

(21) 国際出願番号: PCT/JP2003/016739

(22) 国際出願日: 2003 年12 月25 日 (25.12.2003)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): テスト・リサーチ・ラボラトリーズ株式会社 (TEST RESEARCH LABORATORIES INC.) [JP/JP]; 〒851-0122 長崎県 長崎市 界2-9-17-901 Nagasaki (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 田中 義人 (TANAKA,Yoshito) [JP/JP]; 〒851-0122 長崎県 長崎市 界2-9-17-901 テスト・リサーチ・ラボラトリーズ株式会社内 Nagasaki (JP). 勝 満徳 (KATSU,Mitsunori) [JP/JP]; 〒851-0122 長崎県 長崎市 界2-9-17-901 テスト・リサーチ・ラボラトリーズ株式会社内 Nagasaki (JP).

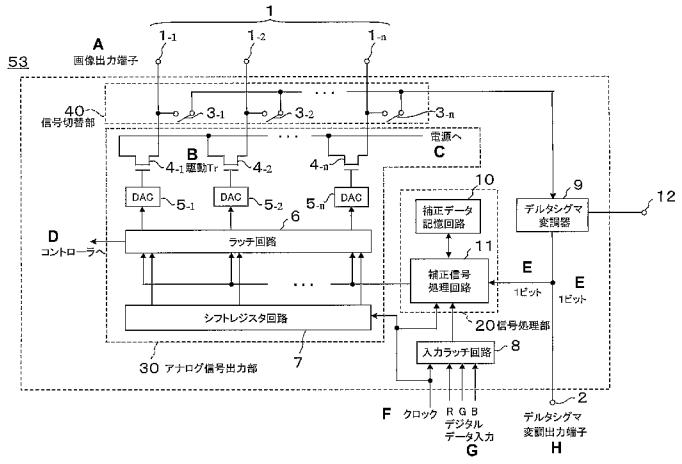
(74) 代理人: 橘 和之 (TACHIBANA,Kazuyuki); 〒350-1136 埼玉県 川越市 大字下新河岸８７番地６４ Saitama (JP).

(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

[続葉有]

(54) Title: DISPLAY DEVICE DRIVE DEVICE, DISPLAY DEVICE, AND DRIVE DEVICE OR DISPLAY DEVICE CHECK METHOD

(54) 発明の名称: 表示装置の駆動装置、表示装置、駆動装置または表示装置の検査方法



A...IMAGE OUTPUT TERMINAL
40...SIGNAL SWITCHING SECTION
B...DRIVE Tr
C...TO POWER SOURCE
D...TO CONTROLLER
6...LATCH CIRCUIT
7...SHIFT REGISTER CIRCUIT
30...ANALOG SIGNAL OUTPUT SECTION
10...CORRECTION DATA STORAGE CIRCUIT
11...CORRECTION SIGNAL PROCESSING CIRCUIT
20...SIGNAL PROCESSING SECTION
8...INPUT LATCH CIRCUIT
9...DELTA/SIGMA MODULATOR
E...1 BIT
F...CLOCK
G...RGB DIGITAL DATA INPUT
H...DELTA/SIGMA MODULATION OUTPUT TERMINAL

(57) Abstract: A display device drive device includes a signal processing section (20) for correcting an input digital image signal and outputting a digital corrected signal, an analog signal output section (30) for outputting an analog image signal to a plurality of image output terminals (1), a signal switching selection (40) for successively selecting an analog image signal from the analog signal output section (30), and a delta/sigma modulator (9) for delta/sigma-modulating the analog image signal selected by the signal switching section (40) and feedback-inputs the created 1-bit digital modulated signal to the signal processing section (20). The signal processing section (20) successively outputs initial output data V_{init0} to V_{initm}

[続葉有]

WO 2005/064586 A1

(84) 指定国 (広域): ARIPO 特許 (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

２文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

to the analog signal output section (30), receives a modulated signal for the initial output data V_{init0} to V_{initm} from the delta/sigma modulator (9) so as to calculate correction data. Thus, even if irregularities are caused in the non-linear electric characteristic between output terminals in the display drive LSI of ultra-multi-pin output, it is possible to sufficiently correct them with a high accuracy.

(57) 要約: 入力されたデジタル画像信号を補正してデジタル補正信号を出力する信号処理部２０と、複数の画像出力端子１にそれぞれアナログ画像信号を出力するアナログ信号出力部３０と、アナログ信号出力部３０からのアナログ画像信号を順次選択する信号切替部４０と、信号切替部４０によって選択されたアナログ画像信号をデルタシグマ変調し、生成した１ビットデジタル変調信号を信号処理部２０にフィードバック入力するデルタシグマ変調器９とを備え、信号処理部２０は、アナログ信号出力部３０へ初期出力データV_{init0}～V_{initm}を順次出力し、デルタシグマ変調器９から各初期出力データV_{init0}～V_{initm}に対応する変調信号を受け取って補正データを算出することにより、超多ピン出力の表示駆動ＬＳＩにおける各出力端子間に非線形な電気的特性のばらつきが生じても、それを十分かつ精度良く補正することができるようにする。