

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 10 月 17 日(17.10.2013)



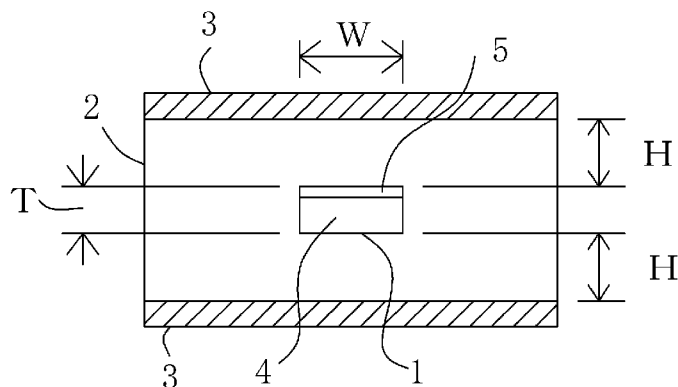
(10) 国際公開番号

WO 2013/153869 A1

- (51) 国際特許分類:
H05K 3/46 (2006.01) H05K 1/02 (2006.01)
- (21) 国際出願番号: PCT/JP2013/055318
- (22) 国際出願日: 2013 年 2 月 28 日(28.02.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-090516 2012 年 4 月 11 日(11.04.2012) JP
- (71) 出願人: 株式会社日本マイクロニクス (KA-BUSHIKI KAISHA NIHON MICRONICS) [JP/JP]; 〒1800004 東京都武蔵野市吉祥寺本町 2 丁目 6 番 8 号 Tokyo (JP).
- (72) 発明者: 井上 龍雄 (INOUE Tatsuo); 〒1800004 東京都武蔵野市吉祥寺本町 2 丁目 6 番 8 号 株式会社日本マイクロニクス内 Tokyo (JP). 菅井 孝安 (SUGAI Takayasu); 〒1800004 東京都武蔵野市吉祥寺本町 2 丁目 6 番 8 号 株式会社日本マイクロニクス内 Tokyo (JP). 工藤 俊之 (KUDO Toshiyuki); 〒1800004 東京都武蔵野市吉祥寺本町 2 丁目 6 番 8 号 株式会社日本マイクロニクス内 Tokyo (JP). 大森 利則 (OMORI Toshinori); 〒1800004 東京都武蔵野市吉祥寺本町 2 丁目 6 番 8 号 株式会社日本マイクロニクス内 Tokyo (JP).
- (74) 代理人: 須磨 光夫 (SUMA Mitsuo); 〒1050004 東京都港区新橋 5 丁目 19 番 15 号 A. D. T. A I H E I B L D G. 5 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: MULTILAYER WIRING BOARD, MANUFACTURING METHOD THEREFOR AND PROBE CARD

(54) 発明の名称: 多層配線基板とその製造方法並びにプローブカード



(57) Abstract: The invention addresses the problem of providing a multilayer wiring board, a manufacturing method therefor and a probe card, said multilayer wiring board making characteristic impedance adjustment easy and enabling use of a narrower pitch. In the multilayer wiring board, in which multiple wiring layers on a substrate are layered with insulation layers therebetween, wires formed in the wiring layers are two-layer-structure wires comprising a first layer and a second layer. The first layer is composed of a first electrically conductive material, and the second layer is composed of a second electrically conductive material that has a larger relative magnetic permeability than the first electrically conductive material. Instead of using wires composed of the first electrically conductive material only, said wires being of identical thickness to the wires of the two-layer structure, the problem is solved by using the two-layer structure to provide the multilayer wiring board, the manufacturing method therefor and the probe card, wherein the characteristic impedance of the wires is adjusted to a value near 50 ohms.

(57) 要約:

[続葉有]



WO 2013/153869 A1



特性インピーダンスの調整が容易で狭ピッチ化にも対応可能な多層配線基板とその製造方法並びにプローブカードを提供することを課題とし、基板上に複数の配線層が絶縁層を挟んで積層されている多層配線基板において、前記配線層に形成される配線が第一層と第二層とからなる二層構造の配線であり、前記第一層が第一の導電性材料で構成され、前記第二層が前記第一の導電性材料よりも比透磁率が大きな第二の導電性材料で構成されており、前記二層構造とすることにより、前記二層構造の配線と同一厚さの配線を前記第一の導電性材料だけで構成した場合よりも、前記配線の特性インピーダンスが50オームに近い値に調整されている多層配線基板とその製造方法並びにプローブカードを提供することによってこの課題を解決する。