

(12) 按照专利合作条约所公布的国际申请

更正本

(19) 世界知识产权组织
国际局



WIPO | PCT



(10) 国际公布号

WO 2025/039892 A9

(43) 国际公布日
2025 年 2 月 27 日 (27.02.2025)

(51) 国际专利分类号:
H01L 21/336 (2006.01)

(21) 国际申请号: PCT/CN2024/110317

(22) 国际申请日: 2024 年 8 月 7 日 (07.08.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202311047857.4 2023 年 8 月 18 日 (18.08.2023) CN

(71) 申请人: 北京北方华创微电子装备有限公司 (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) [CN/CN]; 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。

(72) 发明人: 赵晋荣 (ZHAO, Jinrong); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。 李佳阳 (LI, Jiayang); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。

杨光 (YANG, Guang); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。 董博宇 (DONG, Boyu); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。 袁福顺 (YUAN, Fushun); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。 赵万辉 (ZHAO, Wanhui); 中国北京市大兴区北京经济技术开发区文昌大道 8 号 100176 (CN)。

(74) 代理人: 北京天昊联合知识产权代理有限公司 (TEE & HOWE INTELLECTUAL PROPERTY ATTORNEYS); 中国北京市东城区东长安街 1 号东方广场东方经贸城西一办公楼 5 层 1, 6-12 室 100738 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN,

(54) Title: SEMICONDUCTOR DEVICE, OPTICAL DEVICE, AND MANUFACTURING METHOD FOR SEMICONDUCTOR STRUCTURE

(54) 发明名称: 半导体器件、光器件及半导体结构的制造方法

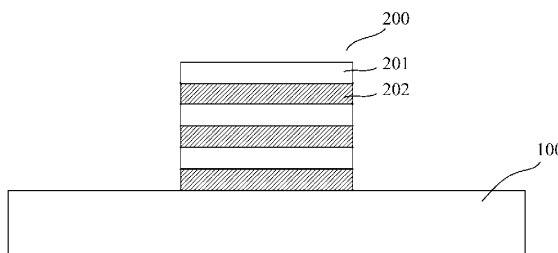


图 5

(57) Abstract: Disclosed in embodiments of the present application are a semiconductor device, an optical device, and a manufacturing method for a semiconductor structure. The manufacturing method comprises: forming a stack structure on a substrate, wherein the stack structure comprises functional layers and sacrificial layers which are alternately stacked, the functional layers and the sacrificial layers are made of the same material, the sacrificial layers are doped with n-type or p-type impurities, and the doping concentration of the sacrificial layers is greater than that of the functional layers; and selectively removing the sacrificial layers from the stack structure.

(57) 摘要: 本申请实施例公开一种半导体器件、光器件及半导体结构的制造方法, 其中该制造方法包括: 在衬底上形成叠层结构, 叠层结构包括交替堆叠的功能层和牺牲层, 功能层和牺牲层由相同材料构成, 牺牲层掺杂有 n 型或 p 型杂质, 且牺牲层的掺杂浓度大于功能层的掺杂浓度; 从叠层结构中选择性地去除牺牲层。

[见续页]

WO 2025/039892 A9

MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

- (84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

- (48) 更正本的公布日:

2025 年 7 月 31 日 (31.07.2025)

- (15) 更正内容:

见 2025 年 7 月 31 日 (31.07.2025) 公布的公告