明細書

半導体装置及びその製造方法、回路基板並びにフレキシブル基板

技術分野

本発明は、半導体装置及びその製造方法、回路基板並びにフレキシブル基板に関し、特に、半導体チップの能動面の上方にフレキシブル基板が配置される半導体装置及びその製造方法、回路基板並びにフレキシブル基板に関する。

背景技術

半導体装置の高密度実装を追求すると、ベアチップ実装が理想的である。しかしながら、ベアチップの状態では、品質の保証及び取り扱いが難しい。そこで、ベアチップをパッケージ化したものであって、パッケージサイズがベアチップのサイズに近い半導体装置として、例えば、国際公開ＷＯ９５／０８８５６号公報に記載される半導体装置が提案されている。

この半導体装置は次のようにして製造される。すなわち、半導体チップの能動面の上方にフレキシブル基板（基板ともいう）を配置する。このフレキシブル基板には、実装のための外部電極が設けられている。次に、フレキシブル基板に設けられたリードを切断しながら半導体チップの電極に接合し、半導体チップとフレキシブル基板との間にゲル状の樹脂を注入して半導体装置を得る。

この半導体装置によれば、パッケージ化したことで検査が確実に行えること、また、半導体チップとフレキシブル基板との間の樹脂が、半導体チップの能動面を覆うので品質の保証が可能であり、かつ、取り扱いも容易である。

ただし、上記技術によれば、リードを１本づつ切断して１本づつボンディング（いわゆる、シングル・ポイント・ボンディング）をしなければならない。全てのリードを同時に切断して接続しようとすると、フレキシブル基板を支持するものがなくなって、リードと電極との接合位置がずれてしまう。したがって、上記公報に記載の技術では全てのリードを一括接合する方式を採ることができない。従って量産性の点では一括接合（ギャング・ボンディング）に比べ劣る。

また、基板自体がフレキシブル性を有する故、基板の撓みに起因する諸問題が

解決されない。例えば、半導体チップと該基板との間にゲル状の樹脂を注入する際、撓みに起因した注入ムラが発生する可能性が充分にある。また、外部電極はフレキシブル基板上に位置するので、絶対的な位置固定がなされず、特に外部基板との接続時に支障をきたす可能性がある。

また、フレキシブル基板は、半導体チップを包囲するように配置される専用治具によって支持されるが、この治具を新たに用意しなければならない。

本発明は、上述したような課題を解決するものであり、その目的は、品質保証が可能で取り扱いも容易であって、更に製造時の信頼性に優れた半導体装置及びその製造方法、回路基板並びにフレキシブル基板を提供することにある。

また、更に、量産性に優れ、従前の製造装置をそのまま利用して製造可能な半導体装置及びその製造方法、回路基板並びにフレキシブル基板を提供することにある。

発明の開示

本発明に係る半導体装置の製造方法は、半導体チップに重なる領域を有するとともに外部電極の形成される外部電極形成部が前記重なる領域内に形成されたフレキシブル基板を用意する工程と、

前記半導体チップにおける電極を有する面及び前記フレキシブル基板における前記半導体チップの電極を有する前記面に相対向して配置される面の少なくともいずれか一方にギャップ保持部を設ける工程と、

それぞれの前記面を対向させて、前記ギャップ保持部を介在させた状態で前記半導体チップと前記フレキシブル基板とを配置して、前記フレキシブル基板に設けられた接合部と、前記半導体チップの前記電極とを接合する工程と、

を含む。

本発明によれば、上記のようなフレキシブル基板を用意することで、いわゆるチップサイズと同程度のパッケージが提供できる状態下にある。その状態において、半導体チップにおける電極を有する面と、フレキシブル基板における半導体チップの電極を有する面に相対向して配置される面、言い換えるとフレキシブル

基板において電極との接合部が位置する側の面と、が対向して配置される。少なくともいずれかの面には、ギャップ保持部が設けられる。そして、ギャップ保持部が介在した状態で、半導体チップとフレキシブル基板とが配置されるので、両者の間のギャップが確実に保たれる。したがって、ギャップを保持するための治具を改めて用意する必要がない。また、半導体チップとフレキシブル基板との組立工程以降、常にその両者には一定のギャップが保たれていることで、両者による不意な電気ショートは防止できる。また、ギャップ保持部を介在させた状態で、フレキシブル基板の接合部と、半導体チップの電極とが接合されるので、ギャップ保持部が接合時にはいわゆる支持軸となり、確実な接合が行われる。

また、前記ギャップ保持部を設ける工程にて形成される前記ギャップ保持部は、前記外部電極形成部に対応する領域を除く領域に設けられることが好ましい。言い換えると、外部電極の形成される外部電極形成部に対応する部位には、ギャップ保持部を設けないことである。このようにすれば、外部電極自体はギャップ保持部にて固定されないため移動し易く、熱応力を緩和し易くなる。

また、前記接合する工程では、前記接合部と前記電極とを一括にて接合することが、量産性の観点からは好ましい。なお、フレキシブル基板の撓みの問題は一括接合の際に最も生じやすいが、この点ギャップ保持部にてフレキシブル基板を保持した状態で接合されるので、フレキシブル基板の撓みの問題も効果的に防ぐことができる。

更に、前記半導体チップと前記フレキシブル基板との間に応力吸収層を形成する工程を含むことができる。

この応力吸収層は、半導体チップとフレキシブル基板との熱膨張係数の差による熱ストレスや、更には半導体チップと外部接続基板（実装基板）との熱膨張係数の差による熱ストレスを吸収する。また、ギャップ保持部を存在させた状態で応力吸収層を形成すれば、確実にギャップが保たれた状態で応力吸収層を形成することができ、容易にしかも確実に応力吸収層が形成できる。

また特に、前記応力吸収層は、少なくとも前記外部電極形成部に対応する領域に設けると、応力緩和が効果的になされることになる。

前記ギャップ保持部は、樹脂を印刷することによって設けることができる。例えば、スクリーン印刷の方法によって、ソルダレジストを印刷することで、ギャップ保持部を形成することができる。印刷の方法を用いる場合、既存の印刷装置を転用することができ、低コストにて製造することができるといった利点がある。

あるいは、前記ギャップ保持部は、インクジェット方式により樹脂を吐出させることにより設けることができる。ここで、インクジェット方式とは、プリンタに広く用いられている手法であり、例えば半導体チップの検査後に不良品に印を付けるときにも用いられる。ノズルを利用し、そのノズルから射出した微粒な樹脂を被対称物に吹き付ける方式である。なお、インクジェット方式による場合には、ヘッドが目詰まりしない材質の樹脂が用いられる。このインクジェット方式を用いれば、印刷の前工程である準備工程（例えば、インク、スキージや版のセット等）の多くが不要となり、印刷の方法よりも更に工程が簡略化できる。また、例えば半導体チップの能動面側に形成する場合であっても、能動面に機械的接触されることなく、ギャップ保持部を設けることができるので、半導体チップの能動面の保障といった観点からは好ましい。

特に、インクジェット方式を採用する場合に、前記ギャップ保持部は前記半導体チップにおける前記電極を有する面にのみ設けられることが好ましい。通常、インクジェット方式の場合には、ヘッドから被対象物までの位置精度が要求される。特に、半導体チップはリジットな基板からなるため、位置精度が出しやすいといった利点がある。また、インクジェット方式を採用する場合には、例えば不良の半導体チップを示す意味でその表面につけられるバッドマークをマーキングする装置を利用することもでき、既存の設備を転用することが可能となる。

また、前記応力吸収層は、モールド材の注入によって形成することができる。モールド材を注入することによって、半導体チップとフレキシブル基板とが重なり合って寒がれた領域を含めて応力吸収層を形成することができる。また、半導体チップとフレキシブル基板との間に確実に樹脂が行き渡ることで、半導体チップの表面とフレキシブル基板との隙間がなくなり、水分が溜まることを防止し、腐食を防止することができる。

前記樹脂として、熱硬化性の樹脂を用いることができる。あるいは、前記樹脂として、紫外線硬化性の樹脂を用いてもよい。

前記ギャップ保持部には、前記半導体チップと前記フレキシブル基板との間の応力を吸収する性質を有する部材が用いられて、且つ前記部材を前記半導体チップ及び前記フレキシブル基板の対向面に密着させることで応力吸収層が形成される。

この場合、前記ギャップ保持部は、前記半導体チップ及び前記フレキシブル基板の対向面両面に確実に密着させることで前記応力吸収層として形成される。

これによれば、ギャップ保持部が応力吸収層を兼ねることになるので、工程を簡略化することができる。

また、モールド材自体が高価であったので、これを不要にすることは低コスト化にもつながる。

前記ギャップ保持部は、熱可塑性であり、前記応力吸収層の形成工程は、前記ギャップ保持部に熱及び圧力を加える工程を含んでもよい。ギャップ保持部は、熱可塑性であることから、熱を加えることにより応力吸収層が形成される。また、完成品としての半導体装置において、ギャップ保持部は、加熱されたときに応力を吸収しやすくなる。

前記圧力を加える工程では、前記ギャップ保持部の加圧位置を徐々にずらして部分的な加圧が連続的に行われることが好ましい。

前記ギャップ保持部は、前記フレキシブル基板における前記半導体チップの電極を有する面に相対向して配置される面側にのみ設けられることが好ましい。

前記ギャップ保持部を設ける工程は、前記フレキシブル基板における前記半導体チップ側の面に設けられる配線パターンを形成する工程に含まれ、

前記配線パターンを形成する工程にて、所望の箇所をエッチングして１つの前記配線パターンに複数の凸部を形成してもよい。

これによれば、配線パターンを形成する工程において、ギャップ保持部を形成することができるので、工程を簡略化することができる。

前記フレキシブル基板における前記凸部に対応する位置に貫通孔が設けられ、

前記フレキシブル基板の前記配線パターンの設けられた面とは反対側の面に前記貫通孔を介して前記外部電極が設けられてもよい。

前記ギャップ保持部としての前記凸部の少なくとも前記半導体チップと対向する位置に絶縁樹脂を塗布してもよい。

以上の方法によって製造された半導体装置は、

電極を有する半導体チップと、

前記半導体チップ上において、前記半導体チップとは所定のギャップをあけて且つ重なるように配置されるとともに、前記重なった領域内に外部電極形成部が位置し、前記外部電極形成部と電気的に接続されており前記半導体チップの電極に接合される接合部を有するフレキシブル基板と、

前記外部端子形成部に対応する位置を除く位置に設けられるとともに前記ギャップを保持するためのギャップ保持部と、

を含む。

前記フレキシブル基板の前記重なった領域内には、前記半導体チップの能動領域が位置することが好ましい。この構造をとることにより、半導体チップの能動領域はフレキシブル基板にて保護されることとなり、部品点数を増やすことなく半導体チップの能動面の保護機能を付加させることができる。

更に、前記半導体チップと前記フレキシブル基板との間に位置する応力吸収層と、を含んでもよい。

更に、前記応力吸収層は、前記外部端子形成部に対応する位置に設けられてもよい。

特に、前記ギャップ保持部は、前記フレキシブル基板の配線パターンの少なくとも一部を用いて形成されてもよい。

特に、一つの前記配線パターンには複数の凸部が設けられ、前記複数の凸部のうち少なくとも一つは前記ギャップ保持部となり、他の凸部のうちの少なくとも一つは前記半導体チップの電極との接合部となることが好ましい。

前記フレキシブル基板における前記配線パターンの設けられた側とは反対側の、前記ギャップ保持部となる凸部の設けられた位置に相対する位置に外部電極が形

成されてもよい。

前記ギャップ保持部は樹脂からなり、前記応力吸収層を兼ねてもよい。ここで、前記樹脂は、熱可塑性の樹脂であってもよい。

また、回路基板には、上記半導体装置を搭載することができる。すなわち前記半導体装置が搭載された回路基板としては、上記のいずれかに記載の半導体装置が、前記半導体装置の外部電極形成部を介して電気的に接続されている。

また更に前記外部電極形成部上に形成された外部電極が直接基板の接続部に接続されてもよい。

一方、半導体装置に用いられるフレキシブル基板としては、

ベース部と、前記ベース部の一方の面に設けられる配線パターンと、を有するフレキシブル基板であって、

１つの前記配線パターンには複数の凸部が一体形成されるとともに、前記ベース部における前記複数の凸部の設けられた各々の位置に対応して、貫通孔が形成されてなる。

前記複数の凸部は、半導体チップの電極との接続部と、ギャップ保持部と、からなり、

前記ギャップ保持部に相当する前記凸部の表面には、絶縁層が設けられることが好ましい。

もしくは、半導体チップの電極に接合される接合部を有するフレキシブル基板であって、

前記接合部を有する側の前記接合部を除く位置に、樹脂からなるギャップ保持部が設けられたものであってもよい。前記ギャップ保持部は、熱可塑性の樹脂であってもよい。

図面の簡単な説明

図１は、第１実施形態に係る半導体装置の断面図であり、図２は、第２実施形態に係る半導体装置の断面図であり、図３は、第３実施形態に係る半導体装置の断面図であり、図４は、第４実施形態に係る半導体装置の製造工程を示す断面図

であり、図５は、第５実施形態に係る半導体装置の断面図であり、図６Ａ及び図６Ｂは、第６実施形態に係る半導体装置の平面図及び断面図であり、図７は、第７実施形態に係る半導体装置の断面図であり、図８は、第８実施形態に係る半導体装置の製造工程を示す断面図であり、図９Ａ～図９Ｃは、第９実施形態に係る半導体装置の製造工程を示す図であり、図１０は、第１０実施形態に係る半導体装置の断面図であり、図１１は、第１～第１０実施形態を適用して製造された半導体装置を実装した回路基板を示す図である。

発明を実施するための最良の形態

以下、本発明の好適な実施形態について図面を参照して説明する。

（第１実施形態）

図１は、第１実施形態に係る半導体装置を説明する断面図である。この半導体装置は、半導体チップ１０の表面側、すなわち能動面側をフレキシブル基板１２が覆うものである。したがって、パッケージの平面サイズはほぼチップサイズに近くなっている。

半導体チップ１０は、矩形の能動面１０ａの四辺の周辺部に複数の電極１４が設けられるペリフェラル型のものである。なお同図において、電極１４の端部が半導体チップ１０の端部と一致しているように書かれているが、実際には電極１４の端部は半導体チップ１０の端部よりも若干引き込まれた位置に配置されている。但し、同図のように電極が配置されている半導体チップでもパッケージとするときに問題はない。なお、本実施形態は、電極が能動面の一辺、二辺又は三辺にのみ設けられた半導体チップにも応用することができる。

能動面１０ａ上には、ギャップ保持材１６が配置されている。ギャップ保持材１６は、例えばソルダレジストにて形成されるが、熱硬化性又は紫外線硬化性の樹脂にて形成されてもよい。また、ギャップ保持材１６は、ボンディング時に外的エネルギー（熱、圧力等）が印加されても、ボンディング後には一定の形状を保持している性質があればこれ以外の材料で形成されてもよく、接着性の有無にもかかわらない。ギャップ保持材１６の高さは、実装される基板と半導体チップ

１０との応力を緩和させる構造の観点からいうと、高ければ高いほど好ましい。しかし、高ければ高いほど半導体装置としてみたときの外形寸法は当然大きくなってしまう。また、そのギャップ間に何らかの工夫が必要となる場合もある。例えば、半導体チップ１０の表面保護のため又は応力緩和のために、半導体チップ１０とフレキシブル基板１２（詳細は後述）との間に例えば樹脂等を注入する必要がある場合、その注入を妨げない程度で、且つ、ある程度のギャップを得るとなると、ギャップ保持材１６の高さは、１０～３０μm程度、特に２０～３０μm程度の範囲にすることが好ましい。

ギャップ保持材１６の上には、フレキシブル基板１２が取り付けられている。フレキシブル基板１２は、薄いフィルム状のベース部（一般的には２５～１２５μm厚程度）に５～３５μm程度の配線パターンが形成されたものであるため、たわみやすくて波状になったりカールしたりしやすい。本実施形態では、ギャップ保持材１６を半導体チップ１０とフレキシブル基板１２との間に介在させることで、たわみをなくしてフレキシブル基板１２を取り付けることができる。そして、フレキシブル基板１２のたわみをなくしつつ、フレキシブル基板１２と半導体チップ１０との間には均一なギャップが形成される。ギャップ保持材１６は、能動面１０ａとフレキシブル基板１２との間に所定の間隔をあけて、フレキシブル基板１２を支持するものである。

この点、国際公開ＷＯ９５／０８８５６号公報の技術では、リードをボンディングしながらフレキシブル基板の取り付けが行われる。この場合には、ギャップ保持材１６がないので、均一なギャップの形成が難しく、その結果、たわみをなくしてフレキシブル基板１２を取り付けることができない。従って、フレキシブル基板と半導体チップとの間に樹脂の注入できない領域が生じ得る。さらに、フレキシブル基板の位置がずれて、外部端子の位置ズレが生じ得る。

本実施形態では、ギャップ保持材１６が介在することで、たわみをなくして適正な位置にフレキシブル基板１２を取り付けることができる。このことによって、複数のリード２０の一括ボンディングが可能になる。なお、たわみをなくすという観点からは、フレキシブル基板１２のたわみの生じる位置にのみギャップ保持

材１６が設けられれば足りる。

また、ギャップ保持材１６は、フレキシブル基板１２の中央に設けられているので、応力吸収層２６を形成するため、および／または半導体チップの能動面保護のためのモールド材の注入を容易に行うことができる。あるいは、フレキシブル基板１２の端部にギャップ保持材１６を設ければ、フレキシブル基板１２のたわみをなくす効果が高められる。このように、フレキシブル基板１２と半導体チップの能動面１０ａとの間にギャップが形成されれば、ギャップ保持材１６の位置は限定されない。ただし、応力緩和を考慮するとなれば、ギャップ保持材１６は、外部電極２２の直下を避けることが好ましい。こうすることで、応力吸収層２６を外部電極２２の直下に形成して、熱ストレスの吸収を効果的に行うことができる。また、応力吸収層２６を広く形成するために、できるだけ少ない領域にギャップ保持材１６を設けることが好ましい。なお、ギャップ保持材１６を設ける領域は、フレキシブル基板１２のたわみやすさなどから決定される。例えば、フレキシブル基板１２が薄くてたわみやすいときには、外部電極２２の直下のみを避けて、その他の半導体チップの能動面全領域にギャップ保持材１６を設ける場合もあり得る。

フレキシブル基板１２は、半導体チップ１０の実装時には能動面１０ａよりもやや小さいか、あるいは同等の形状をなしている。また、フレキシブル基板１２は、ベース部１３上に配線パターン１８が形成されたものからなり、ベース部１３の外周から配線パターンが突出している。なお、配線パターン１８においてベース部外周から突出した部分をリード２０ということにする。配線パターン１８上には、外部電極２２が設けられている。なお、配線パターン１８において、外部電極２２が設けられる場所は外部電極形成部という。なお、本形態では外部電極形成部として配線パターン幅よりも若干広めの領域を確保した、いわゆるランドを用いた。ここで外部電極は半導体チップ１０を超えない範囲、すなわち半導体チップのエリア内に設けられる。エリア内に設けられるこの外部電極は少なくとも１つ以上で、最も多い場合には全ての外部電極が同エリア内に設けられる。本例では外部電極２２は、ボール状やペースト状のハンダを用いる。なお、外部

電極はハンダのみで形成する場合に加えて、その高さ精度を高めるための部材を用いる場合もある。例えば、銅や銀や金等、ハンダの溶融温度に対して現形状が維持される導電性部材、いい換えるとハンダの溶融温度を超える溶融温度を有する部材を用いてもよい。この場合外部基板との接合のためには、部材をボール状にしてその外周をハンダで覆ったり、実装される側の外部基板上に予めハンダを塗布したりすればよい。

リード２０は屈曲しており、そのリードの先端側は半導体チップ１０の電極と対向した状態の接合部２４として用いられる。すなわち、接合部２４は半導体チップ１０の電極１４に接合されている。

そして、フレキシブル基板１２と半導体チップ１０との間に、応力吸収層２６が形成されている。応力吸収層２６は、モールド材の注入によって形成される。したがって、半導体チップ１０の能動面１０ａの表面を覆って応力吸収層２６が形成されるので、能動面１０ａを保護する。そして、腐食を防止できる。また、応力吸収層２６は、電気的な絶縁性を有しており、半導体チップ１０の能動面１０ａと外部との電気的導通を防止できる。また、応力吸収層２６は、熱可塑性を有する。したがって、応力吸収層２６は、フレキシブル基板１２と半導体チップ１０との、熱膨張係数の差による熱ストレスを吸収することができる。

本実施形態では、ギャップ保持材１６と応力吸収層２６とが別個に形成されているので、それぞれに最適の材料を用いることができる。

ギャップ内でギャップ保持部材１６の専有面積が大きくなる場合には、ギャップ保持材１６に可撓性をもたせることで、応力吸収層２６と相乗効果でより信頼性が増す。

なお、同図では半導体チップ１０とベース部１３とが対向するように、半導体チップ側からみて半導体チップ１０、ベース部１３、配線パターン１８の構造になっているが、本例のようにギャップ保持部や応力吸収層といった電気的な絶縁特性を有する部材を設ければ、ベース部と配線パターンとを逆配置、すなわち半導体チップ１０と配線パターンとが対向するように設けてもよい。なおこの場合にはベース部に貫通孔を設けて配線パターンと外部電極２２とが電気的導通を図

れるようにしなければならない。

次に、上記半導体装置の製造方法を説明する。まず、配線パターン１８、リード２０及び外部電極２２が設けられたフレキシブル基板１２を用意する。なお、配線パターン１８及びリード２０は、この用意する段階で既に形成されてなければならないが、外部電極２２は必ずしもこの段階で設けておかねばならないわけではない。外部電極２２は、更にその後の工程、例えばフレキシブル基板と半導体チップとが接合された後に設けても構わない。ここで、リード２０は、図１に示すような屈曲した状態でなく、配線パターン１８から真っ直ぐに延びた状態でよい。また、配線パターン１８上は、外部電極２２が設けられる以外の領域にソルダレジストを塗っておき、外部との電気的絶縁を図っておくことが好ましい。また、このフレキシブル基板１２は、半導体装置として組み立てられた時に半導体チップの能動面側上方において重なる領域を有するように形成されている。特に、フレキシブル基板のベース部が重なる領域に位置している。更に、重なる領域のベース部上には、外部電極の形成される外部電極形成部が形成されている。この形態にすることで、半導体チップのエリア内に外部電極が形成できることになり、いわゆるチップ・サイズ／スケール・パッケージの基準に沿った形態となる。

フレキシブル基板１２にはギャップ保持材（ギャップ保持部）１６を設ける。詳しくは、フレキシブル基板における半導体チップの電極１４を有する面に対向する面、同図においてはフレキシブル基板１２における配線パターン１８が形成される面とは反対側の面に、ギャップ保持材１６を設ける。言い換えると、ギャップ保持材１６は、リード２０における電極１４との接合部２４の接合面が位置される側の面に設けられる。ギャップ保持材１６の形成は、スクリーン印刷又はインクジェット方式によって、樹脂を塗布又は吐出して行われる。もしくはギャップ保持は貼り付けにて設けても良い。樹脂は、ソルダレジストや熱硬化性又は紫外線硬化性のものが用いられ、必要に応じて加熱又は紫外線の照射が行われる。ソルダレジストにてギャップ保持材１６を形成するときには、フレキシブル基板１２にソルダレジストを塗る工程と連続して、ギャップ保持材１６の形成工程を

行うことができる。このことで作業の円滑化を図ることができる。ここで、フレキシブル基板１２に塗られるソルダレジストは、リード２０の電気的並びに機械的な保護として保護膜の役割を担うものとなる。

なお、ギャップ保持材１６はフレキシブル基板１２側に設けなくとも、半導体チップ側に設けても良いし、また両側にそれぞれ設けても良い。なお、半導体チップ側にギャップ保持材１６を設ける場合には、インクジェット方式を用いた方が好ましい。理由は、インクジェット方式であれば、印刷方式のように半導体チップ表面に直接ふれるということなく、ギャップ保持材１６を設けることができる。また、半導体チップは位置精度の要求に答えられ易い点から、インクジェット方式を用いることが好ましい。つまり、インクジェット方式では、ノズルと被対象物（ここでは半導体チップ）との距離を正確に設定する必要があり、その意味からするとリジットな基板からなる半導体チップには好的な手法である。また、インクジェット方式の場合、一般的に不良の半導体チップに対してマーキングを行うマーキング装置を利用することもでき、汎用の技術並びに装置を利用することで設備投資を抑えることができ、コスト削減において非常に利点がある。

また、ギャップ保持材１６を形成する工程において、ギャップ保持剤１６は外部電極２２に対応する領域を除いた位置に形成している。

次に、半導体チップ１０の上に、ギャップ保持材１６を介してフレキシブル基板１２を載置する。そして、リード２０を曲げながら、その接合部２４を半導体チップ１０の電極１４に接合する。ここで、フレキシブル基板１２には、複数のリード２０が設けられており、全てのリード２０を一括して電極１４にボンディングする。このボンディングには、汎用の装置が用いられる。なお、複数のリードを一括してボンディングする方法は、周知であるので詳しい説明を省略する。なお、量産性の観点からは一括してボンディング（いわゆる、ギャング・ボンディング）することが好ましいが、必ずしも一括してボンディングしなければならないわけではなく、シングル・ポイント・ボンディングを用いることでも良い。

そして、半導体チップ１０とフレキシブル基板１２との間に、モールド材を注入する。詳しくは、フレキシブル基板１２に図示しない穴を形成しておくか、あ

るいは、隣合うリード２０の間の隙間を利用して、モールド材を注入する。モールド材は、ゲル状であってもよいが、ある程度固化することが好ましい。完成品としての半導体装置において、モールド材は、応力吸収層２６となる。また、応力吸収層２６を設ける場合には、少なくとも外部電極２２の直下には位置させることが好ましい。

このように、本実施形態によれば、ギャップ保持材１６によって、半導体チップ１０とフレキシブル基板１２との間にギャップを設けることができる。このギャップは、応力吸収層２６を形成するためのものである。そして、ギャップを設けるために、専用の設備を準備する必要がない。また、汎用の装置を用いて複数のリード２０を一括してボンディングすることができる。

なお、本例のように半導体チップ側に予めギャップ保持材を設けておく場合に、図１に示す第１実施形態にて用いたフレキシブル基板１２をそのまま用いても良い。

（第２実施形態）

図２は、第２実施形態に係る半導体装置を示す図である。同図に示す半導体装置は、ギャップ保持材１１６、１１７及び応力吸収層１２６に特徴を有する。これ以外の構成は、図１に示す半導体装置と同様であるので同一符号を付して説明を省略する。

つまり、図２において、フレキシブル基板１２の端部にはギャップ保持材１１７が設けられている。これによって、フレキシブル基板１２の端部が支持されるので、フレキシブル基板１２の中央に設けられるギャップ保持材１１６を小さくすることもできる。なお、ギャップ保持材１１６を最大限用いるとすると、配置可能な最大領域は外部電極直下の領域を除く全ての領域となる。従って、ギャップ保持材１１６と１１７とは各々各部位毎に別体となるように用いても良いが、例えば最大領域に配置するような場合には、むしろその各部位が一体になる（図示しないが、一部を除いてつながっている）ようにしてもよい。すなわち該当個所、つまり外部電極直下に相当する位置のみに穴が配置されるように形成してあってもよい。

こうして、外部電極２２の真下の領域に、応力吸収層１２６を形成することができ、熱ストレスの吸収を効果的に行うことができる。また、本実施形態では、フレキシブル基板１２の端部から突出するリード２０が屈曲しており、フレキシブル基板１２の端部にはギャップ保持材１１７が設けられている。したがって、リード２０を屈曲させるときに、その応力をギャップ保持材１１７によって支持させることができ、リード２０のボンディング工程を良好に行うことができる。なお、リード２０に対して屈曲させるような外圧力がかかる場合には、特にベース部の端部にはギャップ保持材１１７を設けた方がよい。但し、リード２０を屈曲させるものでなくとも、フレキシブル基板に対して例えばボンディング時に外圧力がかかる場合にはギャップ保持材１１７を設けておいた方が、より信頼性はえられる。

図２は、第２実施形態に係る半導体装置を示す図であるが、その製造方法については、そのほとんどが第１実施形態にて説明した方法と何らかわらない。すなわち、ギャップ保持材を設ける領域が増えたことによるギャップ保持材の形成方法のみ若干変更があるだけである。ギャップ保持材１１６及び１１７は一括形成しても、分割形成しても問題はない。また連続的（つながった状態）に形成されても、断続的にその部位毎に存在するように形成してもよい。

（第３実施形態）

図３は、第３実施形態に係る半導体装置を示す図である。同図に示す半導体装置は、図１に示す半導体装置の変形例であり、同一の構成には同一符号を付して説明を省略する。

図３において、フレキシブル基板２１２における能動面１０ａ側の面には、配線パターン２１８が形成されている。フレキシブル基板２１２には、貫通孔２１２ａが形成されており、この貫通孔２１２ａを介して配線パターン２１８から反対側に外部電極２２２が突出するように形成されている。フレキシブル基板２１２の端部からは、リード２２０が突出している。リード２２０は、図１に示すリード２０よりも緩やかな角度で屈曲して電極１４に接続されている。

本実施形態においても、フレキシブル基板２１２と能動面１０ａとの間に応力

吸収層２２６が設けられて、熱ストレスを吸収するようになっている。また、本実施形態によれば、応力吸収層２２６が設けられる側に配線パターン２１８が形成されているので、応力吸収層２２６によって配線パターン２１８が保護される。これによって、配線パターン２１８の保護膜の形成を省略することができる。なお、ギャップ保持材の設けられる位置は、他の形態にて説明する何れのものに対応させてもよい。

この製造方法については、そのほとんどが第１実施形態にて説明した方法と何らかわらない。この製法における第１の実施形態との相違点は、フレキシブル基板が若干形状の異なるものを用意する点、並びにフレキシブル基板の半導体チップに相対向させる面を図１に図示した方向とは反対に配置した点である。

（第４実施形態）

図４は、第４実施形態に係る半導体装置の製造工程を示す断面図である。本実施形態で用いられる半導体チップ３０は、図１の半導体チップ１０と同様のもので電極３２を有する。本実施形態では、半導体チップ３０の能動面３０ａに、ギャップ保持材３４が予め設けられている。すなわち、スクリーン印刷又はインクジェット方式によって、樹脂を塗布又は吐出して、フレキシブル基板のリード２２０との接続前までに、半導体チップ３０にギャップ保持材３４を設けておく。

そして、フレキシブル基板３６を、ギャップ保持材３４を介して半導体チップ３０上に載置し、モールド材の注入によって応力吸収層（図示せず）を形成して、半導体装置を製造する。

ここで、フレキシブル基板３６は、ベース部３７における半導体チップ３０側の面に配線パターン３８が設けられてなる。そして、配線パターン３８には、外部電極としてのハンダバンプ４０が設けられている。ハンダバンプ４０は、ベース部３７に形成された貫通孔３６ａから、ベース部３７における半導体チップ３０側の面の反対面に突出する。なおハンダバンプ４０は、必ずしもこの段階で設けなければならないというわけではなく、これ以降の工程、例えば凸部４２と電極３２との接合が終わった後に行っても良い。配線パターン３８は、半導体チップ３０の電極３２に対応する位置に、凸部４２が形成されている。この凸部４２

は、配線パターン３８をエッチングして形成される。但し、凸部形成法はエッチングにこだわる必要はなく、エッチング以外にも例えば転写バンプ法でバンプを形成したり、各種周知の方法を用いて形成すればよい。この凸部４２は、接合部として、半導体チップ３０の電極３２にボンディングされる。このとき同図に示すようにフレキシブル基板、特に配線パターンは曲がることなくほぼ一直線上に配置される。従って、配線パターン３８に外的ストレス（外的応力）がかからず、クラック等入りにくくなることで信頼性の向上を図ることができる。

そして、凸部４２と電極３２との接合を妨げないように、ギャップ保持材３４の高さは、凸部４２及び電極３２の高さの合計とほぼ同じか、それ以下になっている。また、凸部は配線パターン３８側に設けなくとも良く、その場合には半導体チップ３０の電極３２上にバンプを形成することで対応しても良い。

本実施形態によれば、配線パターン３８が、ベース部３７における半導体チップ３０側の面に設けられている。言い換えると、ベース部３７と半導体チップ３０との間に、配線パターン３８が設けられている。したがって、配線パターン３８をソルダレジストなどで覆わなくても、ギャップ保持材３４並びにモールド材（樹脂）からなる応力吸収層（図示せず）によって、電気的絶縁が図られる。

また、本実施形態では、半導体チップ３０に直接ギャップ保持材３４が設けられる。上述したように、ギャップ保持材３４は、印刷等により設けられるので、能動面３０ａに密着する。したがって、能動面３０ａとギャップ保持材３４との間に隙間が形成されない。そして、能動面３０ａが応力吸収層で覆われると、能動面３０ａの電極３２以外の領域が全て樹脂で覆われ、水が溜まる領域がなくなり、湿度系の信頼性が向上する。

本実施形態の変形例として、フレキシブル基板３６にギャップ保持材３４を予め設けておいてもよい。この場合には、フレキシブル基板３６に形成される配線パターン３８に保護膜を形成する工程、例えばソルダレジストを印刷する工程で、ソルダレジストを用いてギャップ保持材３４を形成することができる。特に、本実施形態のフレキシブル基板３６は、半導体チップ３０の能動面３０ａ側に配線パターン３８が形成されるので、配線パターン３８の保護膜に凸部を形成するだ

けで、ギャップ保持材３４を形成することができる。

なお、本例のように半導体チップ側に予めギャップ保持材を設けておく場合に、図１に示す第１実施形態にて用いたフレキシブル基板１２、すなわち配線パターンが外側に位置する基板をそのまま用いてもよい。

（第５実施形態）

図５は、第５実施形態に係る半導体装置を示す図である。同図に示す半導体装置は、図４に示す工程により製造された半導体装置とは、ギャップ保持材の位置が異なり、それ以外では同一の構成であるので同一符号を付して説明を省略する。

すなわち、図５において、ギャップ保持材１３４は、ハンダバンプ４０の真下を避けた位置に設けられている。具体的には、フレキシブル基板３６の端部よりに設けられている。こうすることで、応力吸収層１３５をハンダバンプ４０の真下に設けることができる。そして、ハンダバンプ４０に加えられた熱ストレスを、ハンダバンプ４０の真下において吸収することができる。

（第６実施形態）

図６Ａは、第６実施形態に係る半導体装置を示す平面図であり、図６Ｂは、図６ＡのＢ－Ｂ線断面図である。

この半導体装置において、半導体チップ３００の中央には、千鳥状に複数の電極３０２が設けられている。また、フレキシブル基板３１０には、半導体チップ３００の能動面３００ａ側に配線パターン３１２が形成されている。配線パターン３１２には、電極３０２に接合される凸部３１４が形成されるとともに、フレキシブル基板３１０に形成された貫通孔３１０ａを介して外部電極３２０が形成されている。

本実施形態においても、フレキシブル基板３１０と能動面３００ａとの間に、ギャップ保持材３３０を介して、応力吸収層３４０が設けられている。詳しくは、ギャップ保持材３３０は、外部電極３２０の真下を避けて設けられているので、外部電極３２０の真下には応力吸収層３４０が形成される。こうして、熱ストレスを効果的に吸収することができる。

なお、複数行かつ複数列で電極が配列された、いわゆるアレイ型の半導体チッ

プにも、本実施形態と同様に本発明を適用することができる。

（第７実施形態）

図７は、第７実施形態に係る半導体装置を示す図である。同図に示す半導体チップ３００には、図６Ａ及び図６Ｂに示すものと同様に、能動面３００ａに千鳥状に複数の電極３０２が設けられている。また、図７に示すフレキシブル基板３５０には、能動面３００ａとは反対側に配線パターン３５２が形成されており、配線パターン３５２上に外部電極３５４が形成されている。また、フレキシブル基板３５０には、電極３０２の付近において、穴３５０ａが形成されており、この穴３５０ａの内側にリード３５６が突出するようになっている。このリード３５６は、屈曲形成されて電極３０２にボンディングされる。

本実施形態においても、フレキシブル基板３５０と能動面３００ａとの間に、ギャップ保持材３６０を介して、応力吸収層３７０が設けられている。詳しくは、ギャップ保持材３６０は、外部電極３５４の真下を避けて設けられているので、外部電極３５４の真下には応力吸収層３７０が形成される。こうして、熱ストレスを効果的に吸収することができる。また、ボンディング性を向上させるべく、図２に示すようにギャップ保持材３６０を穴３５０ａ側においてその端部にまで配置することが好ましい。

（第８実施形態）

図８は、第８実施形態に係る半導体装置の製造工程を示す断面図である。同図において、完成品としての半導体装置は、半導体チップ５０、フレキシブル基板５４及び応力吸収層６９を有する。半導体チップ５０は、図１の半導体チップ１０と同様であり、電極５２を有する。

フレキシブル基板５４は、ベース部５６と、これに設けられる配線パターン５８とを有する。配線パターン５８には、図４の実施形態と同様に、ハンダバンプ６４が設けられている。なお、このハンダバンプ６４を設けるために、ベース部には開口部が設けられ、配線をそのまま利用してのパッド領域５８ａが形成されている。このパッド領域５８ａは外部電極を設けるため一般的にはパターン幅よりも大きくなるように形成されている。配線パターン５８は、図４の実施例と同

様に、フレキシブル基板５４の裏面側に設けられているので、外部に露出せず保護されるようになっている。

配線パターン５８には、複数の凸部６０、６２が形成されている。凸部６０は、半導体チップ５０の電極５２との接合部として用いられる。具体的には、ベース部５６に形成されたツール穴５６ａに、ボンディングツール６８を挿入して、全ての凸部６０と電極５２とのボンディングが一括して行われる。このボンディングツール６８として、汎用の装置を用いることができる。このとき同図に示すようにフレキシブル基板５４、特に配線パターン５８は曲がることなくほぼ一直線上に配置される。従って、配線パターン５８に外的ストレス（外的応力）がかからず、クラック等入りにくくなることで信頼性の向上が図れる。

凸部６２は、配線パターン５８のパッド領域５８ａにおいて、ハンダバンプ６４とは反対側の面に設けられている。パッド領域５８ａが比較的広いので、凸部６２も大きく形成することができる。もっとも、大きさを考慮しなければ、パッド領域５８ａ以外の位置に凸部６２を形成してもよい。この場合には、ハンダバンプ６４の直下に応力吸収層６９を設けることができるので、熱ストレスの吸収を効果的に行うことができる。なお、凸部６２は配線パターン５８に一体形成でも、別体形成でもよいことは既に示した前実施形態と同様である。

そして、凸部６２の表面に、能動面５０ａとの電気的絶縁を図るためにソルダレジスト６６が塗布されている。ソルダレジスト６６は、凸部６２の表面から多少はみだしてもよい。なお、凸部６０、６２は、配線パターン５８の表面をエッチングして形成される。したがって、接合部としての凸部６０を形成するときに、エッチング工程を増やさずに、凸部６２を同時に形成することができる。

凸部６２及びソルダレジスト６６を設けたことで、半導体チップ５０の能動面５０ａと、フレキシブル基板５４との間にギャップを形成することができる。言い換えると、凸部６２とソルダレジスト６６とにギャップ保持材としての機能を持たせている。そして、このギャップにモールド材を注入して、応力吸収層６９を設けることができる。また、凸部６０と電極５２との接合を妨げないように、凸部６２及びソルダレジスト６６の合計の高さは、凸部６０及び電極５２の合計

の高さとほぼ等しいか、それ以下となっている。

上記半導体装置の製造方法を説明すると、まず、凸部６０、６２を有する配線パターン５８を有するフレキシブル基板５４を用意する。凸部６０及び６２は既に述べたように一体か別体かは問わない。但し、凸部６２の方の表面には絶縁処理がなされなければならない。次に、半導体チップ５０上にフレキシブル基板５４を載置して、凸部６０と電極５２とをボンディングする。そして、フレキシブル基板５４と半導体チップ５０との間に、モールド材を注入して応力吸収層６９を形成して、半導体装置を得ることができる。なお、ハンダバンプ６４の形成時は、電極５２と凸部６０との接合（ボンディング）時よりも前か、それとも後かは問わない。但し、ボンディング時よりも前にハンダバンプを形成した場合には、同図に示す如く、ボンディングツールはハンダバンプを避けた形状にしなければならない。

本実施形態によれば、専用の治具が不要となり、汎用の組立装置にて実装組立工程を行うことができ、製造コストの上昇を抑えることができる。

（第９実施形態）

図９Ａ～図９Ｃは、第９実施形態に係る半導体装置の製造工程を示す図である。

半導体チップ７０は、能動面７０ａに電極７２を有する従来通りのものである。フレキシブル基板７４は、ベース部７６に配線パターン７８が設けられてなる。ベース部７６には貫通孔８０が形成されている。貫通孔８０は、外部電極としてのハンダバンプを設けるためのものである。ハンダバンプは、図４及び図８に示すものと同様であるため説明及び図示を省略する。

配線パターン７８には、電極７２との接合部としての凸部８２が形成されている。この凸部８２も、エッチングにより形成される。

本実施形態において特徴的なことは、フレキシブル基板７４に介在層８４が設けられていることである。なお、本例ではフレキシブル基板７４に介在層８４が設けられているが、半導体チップ側に予め介在層８４を設けても良い。

この介在層８４は、可とう性の接着剤を、フレキシブル基板７４の配線パターン７８に塗布して設けられる。あるいは、予め介在層８４をテープ状に形成して

から、配線パターン７８に貼り付けてもよい。または、一方の面のみに接着性を有するテープを介在層として用い、このテープの他方の面に蒸着などによって配線パターンを形成してもよい。

介在層８４は、ギャップ保持部及び応力吸収層としての機能を果たす。つまり、介在層８４がギャップを保持する部材であるとともに、そのまま熱ストレスを吸収する部材となる。応力吸収層としては、可とう性を有する組成でしかも熱可塑性や熱硬化性を有する、例えばポリイミド等であることが好ましい。

また、介在層８４は、配線パターン７８の凸部８２の付近を避けて設けられている。したがって、介在層８４が凸部８２を覆ってしまうことを避けられる。こうして、凸部８２と電極７２との間に介在層８４が介在することによるボンディング不良を防ぐことができる。

そして、図９Ａに示すように、半導体チップ７０の能動面７０ａの上方に、フレキシブル基板７４を配置する。詳しくは、電極７２の上に、配線パターン７８の凸部８２が位置するように、フレキシブル基板７４を配置する。次に、図９Ｂに示すように、半導体チップ７０上にフレキシブル基板７４を載置する。そして、治具８６によって、フレキシブル基板７４の上から、介在層８４を加圧及び加熱する。加圧されることで、介在層８４は半導体チップ７０の能動面７０ａに密着する。さらに、介在層８４は、熱可塑性であるときには、加熱されることで密着性が向上する。

ここで、治具８６は既に周知のように接触面が平坦に形成されたツールを用いても良いが、一方、図９Ｂに示すように、フレキシブル基板７４との接触面が曲面となるように設けても良い。したがって、転がすように治具８６を押しつけると、加圧位置が徐々にずれて部分的な加圧が連続的に行われる。これによって、介在層８４と能動面７０ａとの間の空隙が押し出される。そして、空隙がなくなることで、気泡を取り除くことができるとともに、水分が溜まらないようになる。

次に、図９Ｃに示すように、ボンディングツール８８を用いて、凸部８２と電極７２とをボンディングする。このボンディングツール８８としては接合部のみを一括圧着でき、その他の部分は非接触の構造となっている。本例でのボンディ

ングツール８８は断面形状が凹形状となっており、同ツール８８の凸部分は２辺に設けられている例である。なお、ツールの凸部分はボンディング位置にあわせて設ければ良く、例えば４辺全体に設けられたり、この限りではない。

また、本実施形態では、先に、凸部８２と電極７２とを位置決めして、介在層８４が半導体チップ７０に接着されているので、ボンディング作業が容易になる。もっとも、ボンディング作業の難易を考慮しなければ、凸部８２と電極７２とを位置決めして、ボンディングを行ってから、介在層８４を半導体チップ７０に接着してもよい。

こうして製造された半導体装置によれば、介在層８４が応力吸収層としての機能を果たすので、あえて応力緩和層としてのモールド材を注入する必要はない。ただし、接合部の保護を目的として例えば配線パターン７８の凸部８２付近に積極的にモールド材を注入しても構わない。高価なモールド材の省略により低コスト化を図ることができる。しかも、モールド材を注入しないので、能動面７０ａ上に空隙が生じる可能性が低くなり歩留まりが向上する。

（第１０実施形態）

図１０は、第１０実施形態に係る半導体装置を説明する図である。同図に示す半導体装置は、図９Ｃに示す半導体装置の変形例であり、同一の構成には同一符号を付して説明を省略する。

すなわち、図１０に示すように、フレキシブル基板７４に設けられる介在層１８４は、外部電極１８３の真下にのみ設けられている。介在層１８４は、図９Ｃに示す介在層８４と同様に、接着剤にて構成される。したがって、介在層１８４は、フレキシブル基板７４と能動面７０ａとの間にギャップを形成して両者を接着する。ただし、介在層１８４は、図９Ｃに示すものよりも小さいため、接着力に劣る。

そこで、フレキシブル基板７４と能動面７０ａとの間には、樹脂１８５が注入されている。樹脂１８５は、フレキシブル基板７４と能動面７０ａとを接着し、能動面７０ａを水分から保護するものである。したがって、樹脂１８５は、応力吸収に必要な性質を備えていなくてもよい。

本実施形態によれば、介在層１８４によって、フレキシブル基板７４と能動面７０ａとが多少なりとも接着されるので、両者の間にギャップを形成して、フレキシブル基板７４を半導体チップ７０に取り付けることができる。また、樹脂１８５によって、フレキシブル基板７４と能動面７０ａとが接着されるとともに、能動面７０ａが水分から保護される。こうして、介在層１８４を設ける領域を小さくしながらも、十分な応力吸収が可能になる。

そして、図１１は、上記第１～第１０実施形態を適用して製造された半導体装置１１０を実装した回路基板１００を示す。

本発明は、上記実施形態に限定されるものではなく、種々の変形が可能である。特に、フレキシブル基板は、フィルムキャリアテープを用いて構成することが好ましい。そして、フィルムキャリアテープに一体的に複数の半導体装置を製造して、取り扱い性を向上させることが好ましい。この場合、ＴＡＢ（Tape･Automated･Bonding）技術に対応する汎用のＩＬＢ（Inner･Lead･Bonding）ラインにて、半導体装置の実装組立工程を行うことができる。

なおフィルムキャリアテープを用いる場合には、その製造工程上、フレキシブル基板、特にベース部は半導体チップの能動面よりもやや大きくせざるを得ない場合もある。各フレキシブル基板はフィルムキャリアテープとして一体となっており、最終的には切り離されるが、それまでの間の吊り部が必要となる。この吊り部は通常最後に切り離されるが、切断装置の精度上、一般的に半導体装置の界面にての切断はかなり困難が伴うためである。なお、この場合、半導体チップの全ての方向について大きくしなくても、例えば、４方向のうち、対向する二方向については半導体チップ幅よりも広く形成するが、他の二方向は半導体チップ幅よりも狭く形成し、幅の広く形成した側に吊り部を設けるといったことでもよい。

また、上記実施形態は、いわゆるファン・イン型の半導体装置であるが、これに限定されるものではなく、外部電極を半導体チップの外周側にも設けたファン・イン／アウト型の半導体装置に、本発明を適用してもよい。

さらに、図１～図９Ｃは断面図であるため、リードが２方向に配設されている状態が示されているが、実際には複数方向から配線パターンが配置されている。

なお、２方向から配線パターンを配置することを妨げない。

また、上記の各種実施形態では、バンプをフレキシブル基板に形成したが、金バンプをチップ側に設ける等、既に周知の各種バンプ形成技術を用いて半導体チップ側にバンプを設けても良い。

請求の範囲

1． 半導体チップに重なる領域を有するとともに外部電極の形成される外部電極形成部が前記重なる領域内に形成されたフレキシブル基板を用意する工程と、

前記半導体チップにおける電極を有する面及び前記フレキシブル基板における前記半導体チップの電極を有する前記面に相対向して配置される面の少なくともいずれか一方にギャップ保持部を設ける工程と、

それぞれの前記面を対向させて、前記ギャップ保持部を介在させた状態で前記半導体チップと前記フレキシブル基板とを配置して、前記フレキシブル基板に設けられた接合部と、前記半導体チップの前記電極とを接合する工程と、

を含む半導体装置の製造方法。

2． 請求項1記載の半導体装置の製造方法において、

前記ギャップ保持部を設ける工程にて形成される前記ギャップ保持部は、前記外部電極形成部に対応する領域を除く領域に設けられる半導体装置の製造方法。

3． 請求項1又は請求項2記載の半導体装置の製造方法において、

更に前記半導体チップと前記フレキシブル基板との間に応力吸収層を形成する工程を含む半導体装置の製造方法。

4． 請求項3記載の半導体装置の製造方法において、

前記応力吸収層は、少なくとも前記外部電極形成部に対応する領域に設けられる半導体装置の製造方法。

5． 請求項1記載の半導体装置の製造方法において、

前記ギャップ保持部は、樹脂を印刷することによって設けられる半導体装置の製造方法。

6． 請求項1記載の半導体装置の製造方法において、

前記ギャップ保持部は、インクジェット方式により樹脂を吐出させることにより設けられる半導体装置の製造方法。

7． 請求項6記載の半導体装置の製造方法において、

前記ギャップ保持部は、前記半導体チップにおける前記電極を有する面にのみ

設けられる半導体装置の製造方法。

８．　請求項３記載の半導体装置の製造方法において、

前記応力吸収層は、モールド材の注入によって形成される半導体装置の製造方法。

９．　請求項５から請求項７のいずれかに記載の半導体装置の製造方法において、前記樹脂には、熱硬化性又は紫外線硬化性を有する樹脂を用いる半導体装置の製造方法。

１０．　請求項１記載の半導体装置の製造方法において、

前記ギャップ保持部には、前記半導体チップと前記フレキシブル基板との間の応力を吸収する性質を有する部材が用いられて、且つ前記部材を前記半導体チップ及び前記フレキシブル基板の対向面に密着させることで応力吸収層が形成される半導体装置の製造方法。

１１．　請求項１０記載の半導体装置の製造方法において、

前記ギャップ保持部は、熱可塑性であり、

前記応力吸収層の形成工程は、前記ギャップ保持部に熱及び圧力を加える工程を含む半導体装置の製造方法。

１２．　請求項１１記載の半導体装置の製造方法において、

前記圧力を加える工程では、前記ギャップ保持部の加圧位置を徐々にずらして部分的な加圧が連続的に行われる半導体装置の製造方法。

１３．　請求項１記載の半導体装置の製造方法において、

前記ギャップ保持部は、前記フレキシブル基板における前記半導体チップの電極を有する面に相対向して配置される面側にのみ設けられる半導体装置の製造方法。

１４．　請求項１３記載の半導体装置の製造方法において、

前記ギャップ保持部を設ける工程は、前記フレキシブル基板における前記半導体チップ側の面に設けられる配線パターンを形成する工程に含まれ、

前記配線パターンを形成する工程にて、所望の箇所をエッチングして１つの前記配線パターンに複数の凸部を形成する半導体装置の製造方法。

１５．　請求項１４記載の半導体装置の製造方法において、

前記フレキシブル基板における前記凸部に対応する位置に貫通孔が設けられ、前記フレキシブル基板の前記配線パターンの設けられた面とは反対側の面に前記貫通孔を介して前記外部電極が設けられる半導体装置の製造方法。

１６．　請求項１５記載の半導体装置の製造方法において、

前記ギャップ保持部としての前記凸部の少なくとも前記半導体チップと対向する位置に絶縁樹脂を塗布する工程を含む半導体装置の製造方法。

１７．　電極を有する半導体チップと、

前記半導体チップ上において、前記半導体チップとは所定のギャップをあけて且つ重なるように配置されるとともに、前記重なった領域内に外部電極形成部が位置し、前記外部電極形成部と電気的に接続されており前記半導体チップの電極に接合される接合部を有するフレキシブル基板と、

前記外部端子形成部に対応する位置を除く位置に設けられるとともに前記ギャップを保持するためのギャップ保持部と、

を含む半導体装置。

１８．　請求項１７記載の半導体装置において、

前記フレキシブル基板の前記重なった領域内には、前記半導体チップの能動領域が位置してなる半導体装置。

１９．　請求項１７記載の半導体装置において、

更に、前記半導体チップと前記フレキシブル基板との間に位置する応力吸収層を含む半導体装置。

２０．　請求項１９記載の半導体装置において、

前記応力吸収層は、前記外部端子形成部に対応する位置に設けられてなる半導体装置。

２１．　請求項１７記載の半導体装置において、

前記ギャップ保持部は、前記フレキシブル基板の配線パターンの少なくとも一部を用いてなる半導体装置。

２２．　請求項２１記載の半導体装置において、

１つの前記配線パターンには複数の凸部が設けられ、前記複数の凸部のうち少なくとも一つは前記ギャップ保持部となり、他の凸部のうちの少なくとも一つは前記半導体チップの電極との接合部となる半導体装置。

２３．　請求項２２記載の半導体装置において、

前記フレキシブル基板における前記配線パターンの設けられた側とは反対側の、前記ギャップ保持部となる凸部の設けられた位置に相対する位置に外部電極が形成されてなる半導体装置。

２４．　請求項１７記載の半導体装置において、

前記ギャップ保持部は樹脂からなり、応力吸収層を兼ねる半導体装置。

２５．　請求項２４記載の半導体装置において、

前記樹脂は、熱可塑性の樹脂からなる半導体装置。

２６．　請求項１７乃至請求項２５のいずれかに記載の半導体装置と、前記半導体装置の外部電極形成部を介して電気的に接続されることにより前記半導体装置が搭載された回路基板。

２７．　請求項２６記載の回路基板において、

前記半導体装置との接続部を有し、

前記半導体装置の前記外部電極形成部上に形成された外部電極が直接前記接続部に接続されることにより、前記半導体装置が搭載された回路基板。

２８．　ベース部と、前記ベース部の一方の面に設けられる配線パターンと、を有するフレキシブル基板であって、

１つの前記配線パターンには複数の凸部が一体形成されるとともに、前記ベース部における前記複数の凸部の設けられた各々の位置に対応して、貫通孔が形成されてなるフレキシブル基板。

２９．　請求項２８項記載のフレキシブル基板において、

前記複数の凸部は、半導体チップの電極との接続部と、ギャップ保持部と、からなり、

前記ギャップ保持部に相当する前記凸部の表面には、絶縁層が設けられてなるフレキシブル基板。

３０．　半導体チップの電極に接合される接合部を有するフレキシブル基板であって、

前記接合部を有する側の前記接合部を除く位置に、樹脂からなるギャップ保持部が設けられてなるフレキシブル基板。

３１．　請求項３０記載のフレキシブル基板であって、

前記ギャップ保持部は、熱可塑性の樹脂からなるフレキシブル基板。

FIG. 1

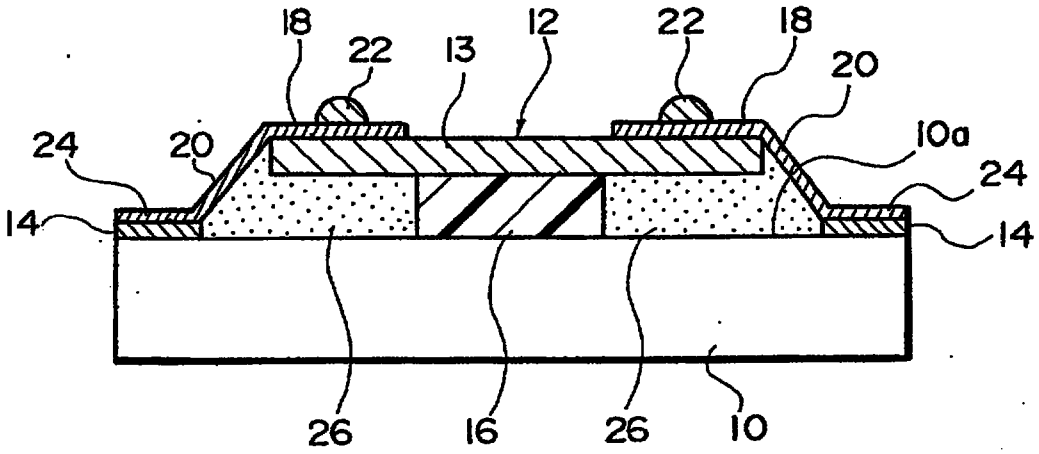


FIG. 2

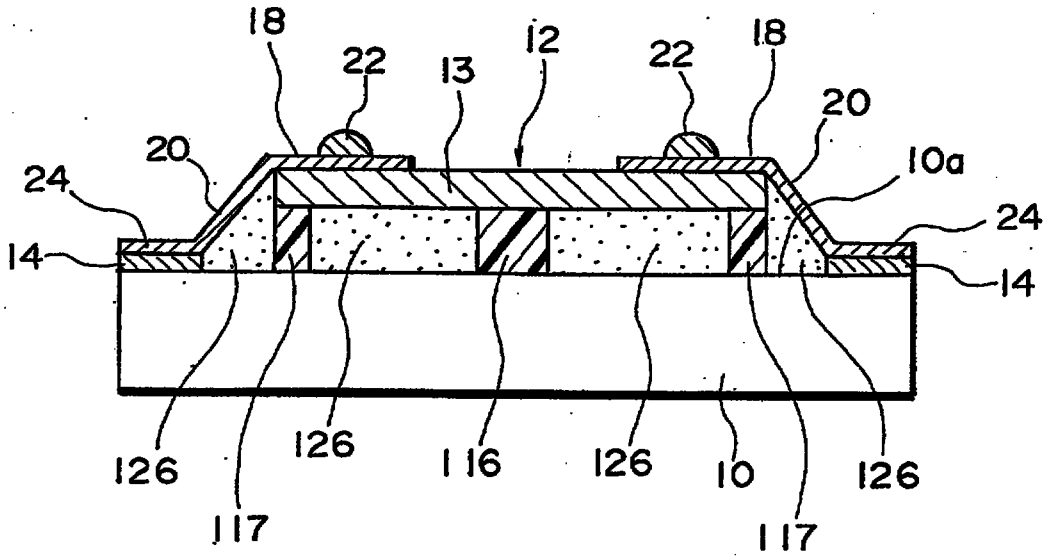

18
22
13
12
22
18
20
20
10a
24
24
14
14
126
126
116
126
10
126
117
117

FIG. 3

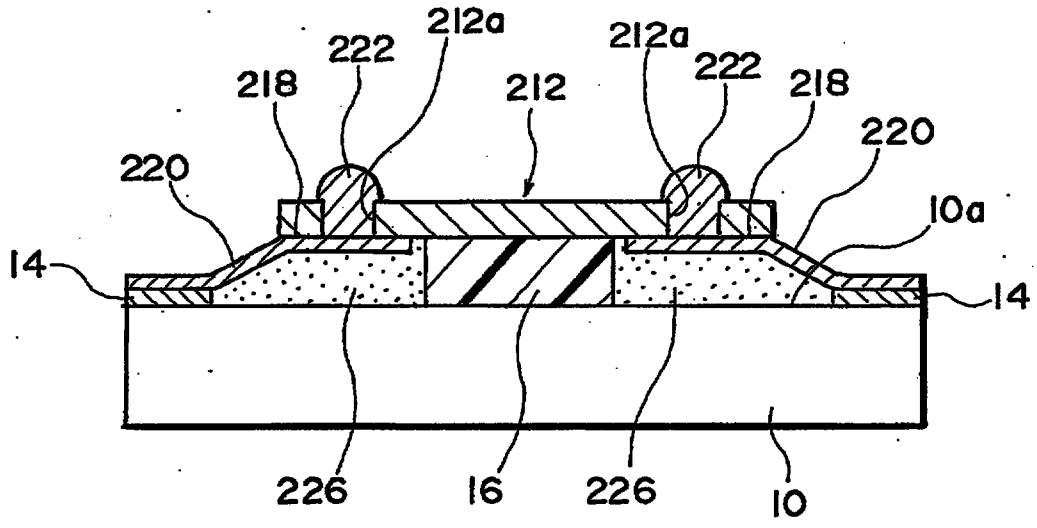


FIG. 4

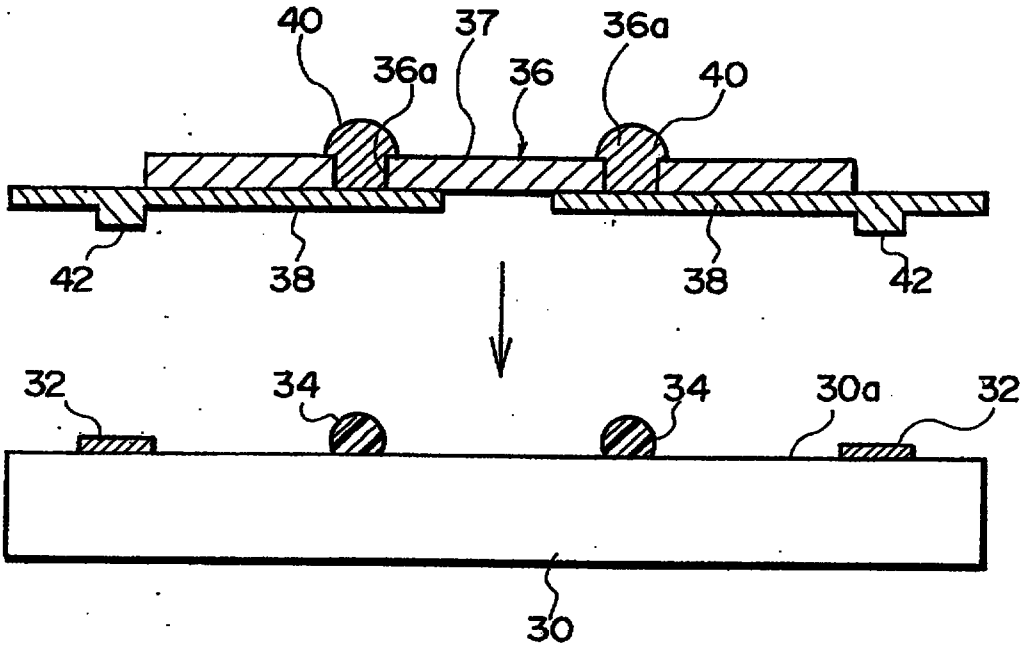


FIG. 5

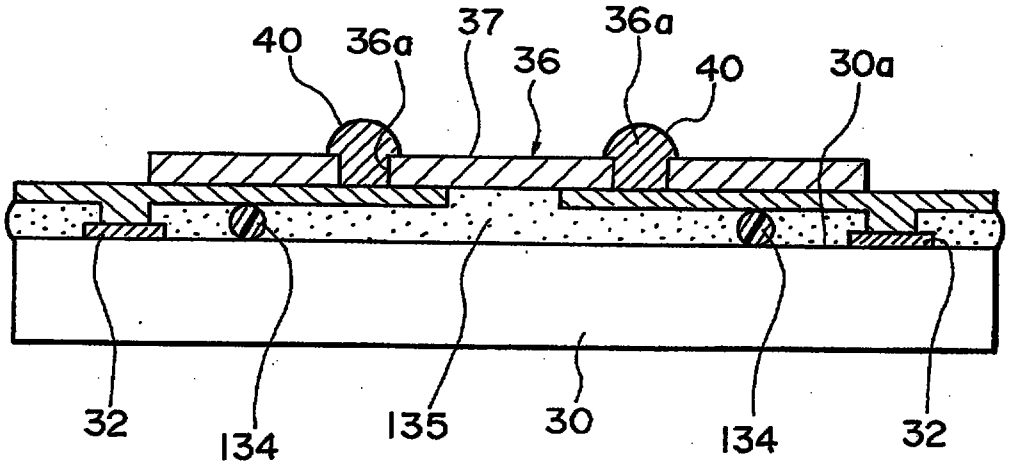


FIG.6A

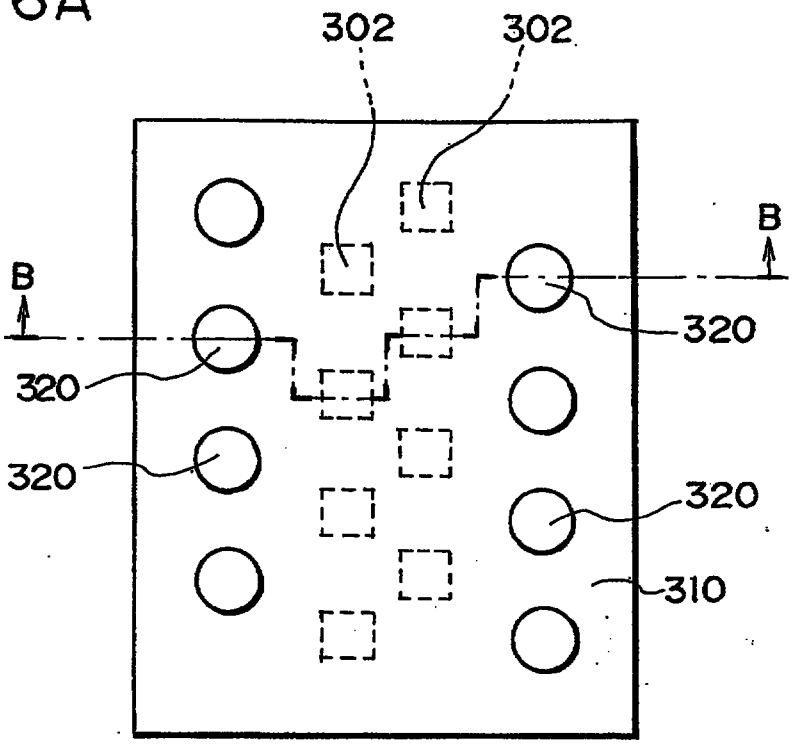

302
302
B
B
320
320
320
320
310

FIG.6B

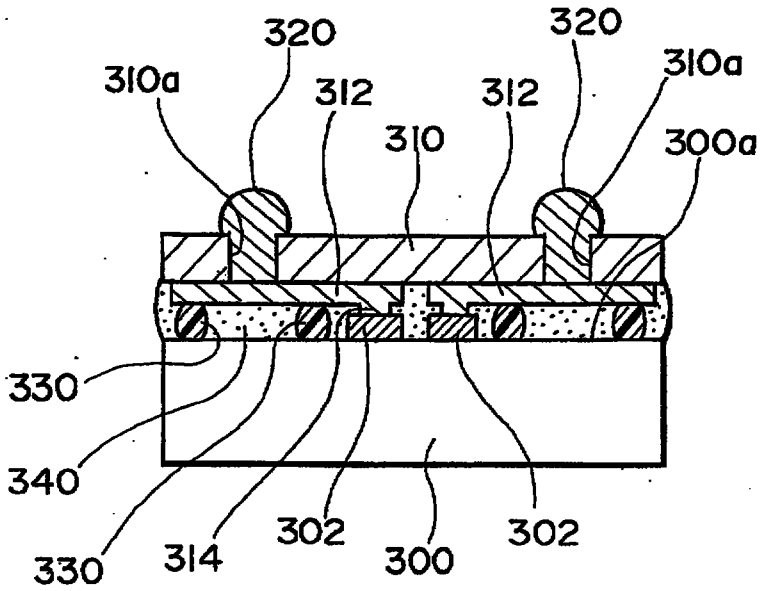

320
320
310a
312
312
310a
310
300a
330
340
330
314
302
300
302

FIG. 7

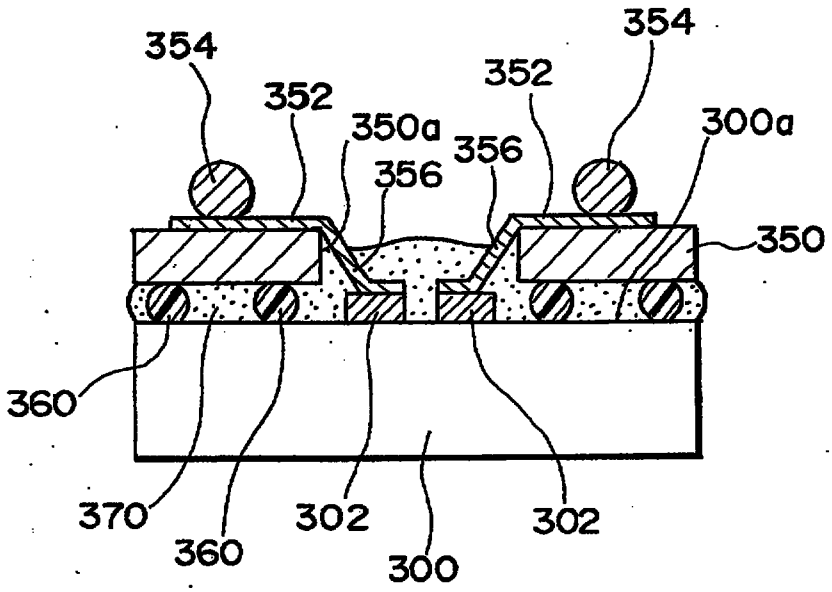


FIG. 8

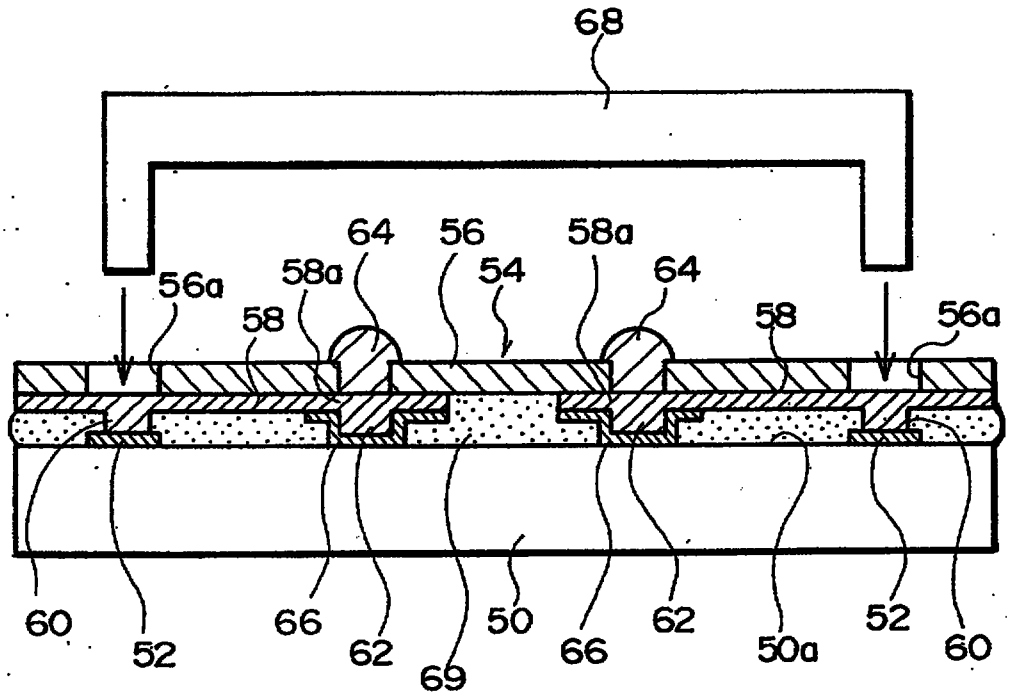


FIG.9A

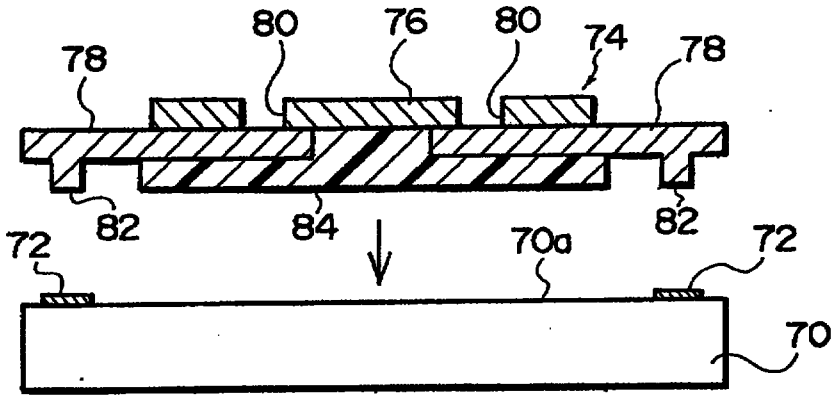


FIG.9B

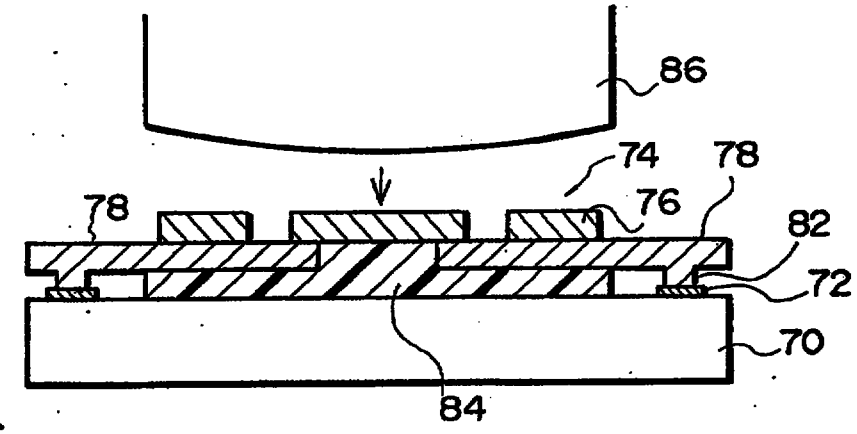


FIG.9C

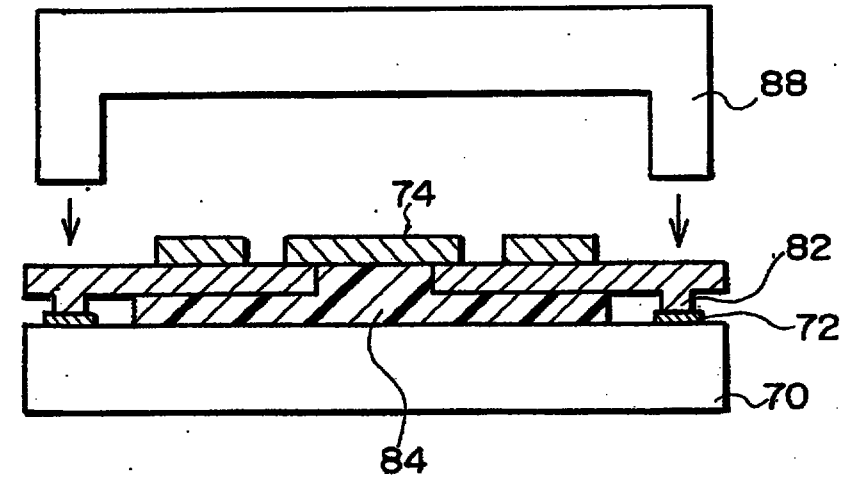


FIG. 10

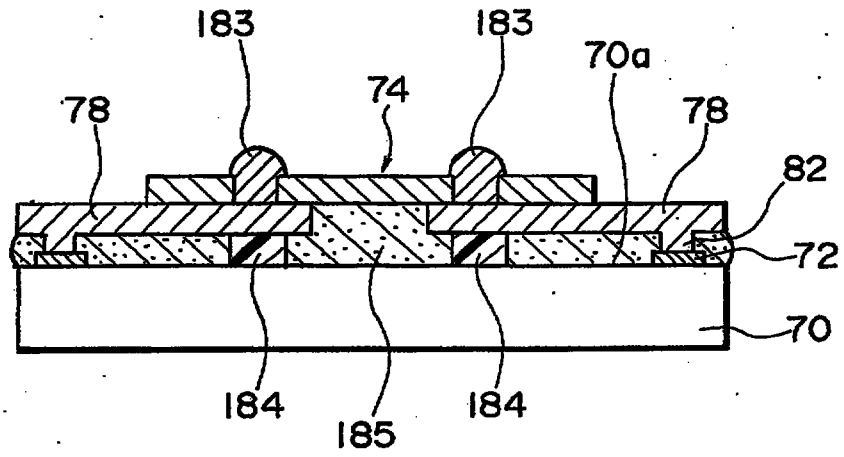
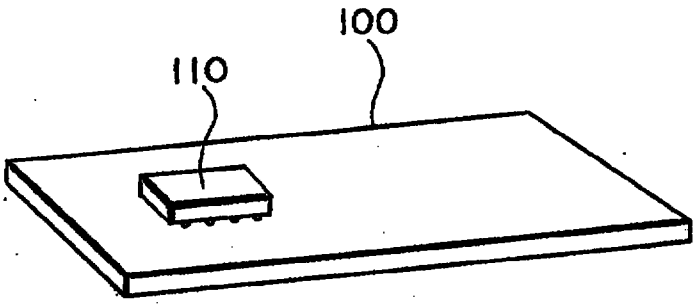


FIG.11



SEMICONDUCTOR DEVICE, METHOD OF MAKING THE SAME, CIRCUIT BOARD, AND FLEXIBLE SUBSTRATE

Technical Field

This invention relates to a semiconductor device, a method of making the same, a circuit board, and a flexible substrate, and, in particular, to a semiconductor device, a method of making the same, a circuit board, and a flexible substrate in which a flexible substrate is disposed above an active surface of a semiconductor chip.

Background of Art

If high-density mounting of semiconductor devices is pursued, bare-chip mounting would be ideal. However, quality assurance and handling are difficult in the bare chip state. To that end, a semiconductor device has been proposed in which a bare chip is packaged to form a package of a size that is close to the size of the bare chip, as disclosed in, for example, International Publication WO95/08856.

This semiconductor device is made as described below. A flexible substrate (abbreviated to substrate) is disposed above the active surface of a semiconductor chip. External electrodes for mounting are provided on this flexible substrate. Leads provided on the flexible substrate are then connected to electrodes of the semiconductor chip while being cut, and a resin in gel form is injected between the semiconductor chip and the flexible substrate to complete the semiconductor device.

With this semiconductor device, inspections can be done

reliably in the packaged state, it is possible to ensure product quality because the resin between the semiconductor chip and the flexible substrate covers the active surface of the semiconductor chip, and handling is also easy.

However, with this technique, the leads must be cut one by one and bonded one by one (single-point bonding). If an attempt is made to cut and connect all of the leads at the same time, the support of the flexible substrate disappears and therefore the connection positions of the leads and the electrodes are placed at different positions. This means that the technique disclosed in the above Publication cannot be applied to a batch connection method for all of the leads. This is inferior to batch connections (gang bonding) from the mass production viewpoint.

In addition, since the substrate itself is flexible, various problems caused by flection of the substrate cannot be solved. For example, when the resin in gel form is injected between the semiconductor chip and the substrate, there is a strong possibility that the injection will be uneven, because of this flection. In addition, the external electrodes are positioned on the top of the flexible substrate, so that it is not possible to fix the positions thereof absolutely, and difficulties are likely to occur, particularly during the connection to the external substrate.

In addition, a flexible substrate has to be held by a special jig positioned so as to surround the semiconductor chip, and that jig must be prepared anew.

The present invention was devised in order to solve the above described problems and its objective is to prepare a

semiconductor device, a method of making the same, a circuit board, and a flexible substrate that are easy to assure the quality and easy to handle, and are extremely reliable during fabrication.

This invention further provides a semiconductor device, a method of making the same, a circuit board, and a flexible substrate that have superlative mass production capabilities and enable the use of existing fabrication devices without modification in the fabrication thereof.

Disclosure of Invention

A method of making a semiconductor device in accordance with this invention comprises:

a step of preparing a flexible substrate that has a region overlapping a semiconductor chip, the flexible substrate having external electrode formation portions where external electrodes are formed, the external electrode formation portions are formed within the overlapped region;

a step of providing a gap preservation member on at least one of a surface having electrodes of the semiconductor chip and a surface of the flexible substrate that is disposed facing the surface having electrodes of the semiconductor chip; and

a step of arranging the semiconductor chip and the flexible substrate with surfaces thereof facing one another, in a state in which the gap preservation member is interposed therebetween, and connecting connection portions formed on the flexible substrate to the electrodes of the semiconductor chip.

With this invention, the preparation of the above-described flexible substrate makes it possible to provide a package that is of the same size as the chip. In this state, a surface of a semiconductor chip having electrodes is arranged so as to face a surface of a flexible substrate that is disposed facing that surface of the semiconductor chip having electrodes, in other words, a surface of the flexible substrate on a side on which connection portions to electrodes are positioned. A gap preservation member is provided on at least one of these surfaces. Since the semiconductor chip and the flexible substrate are arranged with the gap preservation member therebetween, a gap can be guaranteed reliably between the two components. This makes it unnecessary to provide a jig for preserving this gap. Since this constant gap is held between the two components from the step of assembling the semiconductor chip and the flexible substrate onward, unexpected electrical short between the two components can be prevented. In addition, the connection portions of the flexible substrate and the electrodes of the semiconductor chip are connected together in a state in which the gap preservation member is interposed therebetween, so that the gap preservation member acts as a support shaft during the connection, enabling reliable connection.

The gap preservation member formed during the step of providing the gap preservation member is preferably provided within a region that excludes a region corresponding to the external electrode formation portion. In other words, the gap preservation member is not provided in a part corresponding to the external electrode formation portion for the formation of

external electrodes. This ensures that the external electrodes can move readily because they are not fixed by the gap preservation member, thus facilitating the relief of thermal stresses.

The batch connection of the connection portions and the electrodes during this connection step is also preferable from the viewpoint of mass production. Note that the problem of flection of the flexible substrate is most likely to occur during the batch connection, but since the connection is performed in a state in which the flexible substrate is held by the gap preservation member, this makes it possible to prevent the problem of flection of the flexible substrate.

In addition, the method could further comprise a step of forming a stress absorption layer between the semiconductor chip and the flexible substrate.

This stress absorption layer absorbs thermal stresses caused by the difference in coefficients of thermal expansion between the semiconductor chip and the flexible substrate, and also thermal stresses caused by the difference in coefficients of thermal expansion between the semiconductor chip and an external connection substrate (a mounting substrate). In addition, if the stress absorption layer is formed in the state in which the gap preservation member is interposed, the stress absorption layer can be formed in a state in which the gap is reliably held, and thus the stress absorption layer can be formed easily and also reliably.

Stress relief is particularly effective if the stress absorption layer is provided in at least a region corresponding to the external electrode formation portion.

The gap preservation member could be provided by printing a resin. For example, this gap preservation member could be formed by using a screen-printing method to print a solder resist. If a printing method is used, an existing printing device could be adapted therefor, which is advantageous because it makes it possible to reduce the costs of fabrication.

Alternatively, the gap preservation member could be provided by the ejection of a resin by an ink-jet method. The ink-jet method in such a case is a method that is widely used in printers, for printing marks on defective products after semiconductor chips have been inspected, for example. In this method, a nozzle is used, and fine particles of resin ejected from that nozzle are blown towards the object to be printed. Note that a resin that does not clog the head should be used with this ink-jet method. If such an ink-jet method is used, many of the preparation steps that are required before printing (such as setting the ink, squeegee, or plate) become unnecessary, enabling a further shortening of the process than the printing method. Since the gap preservation member can be provided with no mechanical contact with the active surface, even if it is formed on the active surface side of the semiconductor chip, for example, this is preferable from the viewpoint of security of the active surface of the semiconductor chip.

When an ink-jet method is used, it is particularly preferable that the gap preservation member is provided only on the surface of the semiconductor chip that has the electrodes. Positional accuracy between the head and the

object to be printed is usually required with an ink-jet method. A semiconductor chip is particularly useful as regards positional accuracy, because it has a rigid substrate. In addition, if an ink-jet method is employed, it is possible to use a device that puts bad marks on a surface to indicate a defective semiconductor chip, thus enabling the adaptation of existing equipment therefor.

The stress absorption layer could be formed by injecting a molding material. Injection of a molding material makes it possible to form the stress absorption layer in a region that is enclosed by the overlapping semiconductor chip and flexible substrate. In addition, the resin can be spread reliably between the semiconductor chip and the flexible substrate, ensuring that there are no voids between the surface of the semiconductor chip and the flexible substrate, preventing the accumulation of moisture, and also preventing corrosion.

A thermosetting resin could be used as this resin. Alternatively, an ultraviolet-setting resin could be used as this resin.

A material having properties of absorbing stresses between the semiconductor chip and the flexible substrate could be used as the gap preservation member, and the material also forms a stress absorption layer by hermetically sealing the opposing surfaces of the semiconductor chip and the flexible substrate.

In such a case, the gap preservation member is also formed as a stress absorption layer by hermetically and reliably sealing the two opposing surfaces of the semiconductor chip and the flexible substrate.

This configuration makes it possible to shorten the process, because the gap preservation member also functions as a stress absorption layer.

Since molding materials are expensive, making their use unnecessary leads to a reduction in costs.

The gap preservation member could also have thermoplastic properties, and the step of forming a stress absorption layer could comprise a step of applying heat and pressure to the gap preservation member. Since this gap preservation member has thermoplastic properties, the application of heat thereto forms a stress absorption layer. The gap preservation member also makes it easy for the completed semiconductor device to absorb stresses when heat is applied thereto.

During the step of applying pressure, it is preferable that the position at which pressure is applied to the gap preservation member is gradually shifted, to perform a sequence of local pressure applications.

This gap preservation member is preferably provided only on a surface of the flexible substrate disposed towards the surface of the semiconductor chip that has electrodes.

The step of providing the gap preservation member preferably comprises a step of forming a wiring pattern that is provided on a semiconductor chip side of the flexible substrate, wherein a plurality of protrusions is formed on the wiring pattern during the step of forming the wiring pattern, by etching predetermined locations.

This makes it possible to form the gap preservation member during the step of forming the wiring pattern, thus enabling a shortening of the process.

The configuration could be such that through holes are provided in the flexible substrate at positions corresponding to the protrusions, and the external electrodes are provided through the through holes on a surface opposite to the surface of the flexible substrate on which the wiring pattern is provided.

An insulating resin could be painted onto positions of the protrusions acting as the gap preservation member corresponding at least to the semiconductor chip.

A semiconductor device that has been made by the above described method comprises:

a semiconductor chip having electrodes;

a flexible substrate disposed over and overlapping the semiconductor chip with a predetermined gap therebetween, the flexible substrate having external electrode formation portions within the overlapping region, the flexible substrate having connection portions electrically connected to the external electrode formation portions, the connection portions connected to the electrodes of the semiconductor chip; and

a gap preservation member provided at a position which excludes a position corresponding to the external electrode formation portions, the gap preservation member preserving the gap.

The active region of the semiconductor chip is preferably positioned within the overlapping region of the flexible substrate. This configuration makes it possible to add a function of protecting the active surface of the semiconductor chip without increasing the number of components, by causing the active region of the semiconductor chip to be protected by

the flexible substrate.

In addition, a stress absorption layer could be positioned between the semiconductor chip and the flexible substrate.

Furthermore, the stress absorption layer could be provided in a position corresponding to the external electrode formation portion.

In particular, this gap preservation member could be formed by using at least part of the wiring pattern of the flexible substrate.

It is particularly preferable that a plurality of protrusions are provided in the wiring pattern, at least one of the plurality of protrusions forms the gap preservation member, and at least one of the rest of the protrusions forms a connection portion to an electrode of the semiconductor chip.

External electrodes could be formed on a side of the flexible substrate, the side of the flexible substrate being opposite to a side where the wiring pattern is formed, the external electrodes formed corresponding to a position where the at least one of the protrusions as the gap preservation member is formed.

The gap preservation member could be formed of resin and also function as the stress absorption layer. In such a case, the resin could be a thermoplastic resin.

It is possible to mount the above described semiconductor device on a circuit board. In other words, in a circuit board on which the above semiconductor device is mounted, any of the above described semiconductor devices is electrically

connected thereto by external electrode formation portions of the semiconductor device.

In addition, external electrodes that are formed on this external electrode formation portion could be connected directly to connecting portions of the circuit board.

A flexible substrate used in a semiconductor device is a flexible substrate comprising:

a base portion; and

a wiring pattern provided on one surface of the base portion, the wiring pattern having a plurality of protrusions formed integrally thereon, the base portion having through holes formed therein, each of the through holes corresponding to a position at which each of the plurality of protrusions are provided.

The plurality of protrusions preferably form connection portions to electrodes of the semiconductor chip and also a gap preservation member and an insulating layer is preferably provided on a surface of the protrusions corresponding to the gap preservation member.

Alternatively, the flexible substrate could comprise:

connection portions, the connection portions connected to electrodes of a semiconductor chip; and

a gap preservation member made of resin, the gap preservation member provided on a side where the connection portions are provided, the gap preservation member provided at a position that excludes the connection portions. The gap preservation member could be made from a thermoplastic resin.

Brief Description of Drawings

Fig. 1 is a cross-sectional view of a semiconductor device in accordance with a first embodiment, Fig. 2 is a cross-sectional view of a semiconductor device in accordance with a second embodiment, Fig. 3 is a cross-sectional view of a semiconductor device in accordance with a third embodiment, Fig. 4 is a cross-sectional view of a method of making a semiconductor device in accordance with a fourth embodiment, Fig. 5 is a cross-sectional view of a semiconductor device in accordance with a fifth embodiment, Figs. 6A and 6B are a plan view and a cross-sectional view of a semiconductor device in accordance with a sixth embodiment, Fig. 7 is a cross-sectional view of a semiconductor device in accordance with a seventh embodiment, Fig. 8 is a cross-sectional view of a semiconductor device in accordance with an eighth embodiment, Figs. 9A to 9C are views showing steps in the process of making a semiconductor device in accordance with a ninth embodiment, Fig. 10 is a cross-sectional view of a semiconductor device in accordance with a tenth embodiment, and Fig. 11 shows a circuit board on which a semiconductor device made in accordance with any one of the first to tenth embodiments is mounted.

Best Mode for Carrying Out the Invention

Preferred embodiments of this invention are described below with reference to the drawings.

(First Embodiment)

Fig. 1 is a cross-sectional view through a semiconductor device in accordance with a first embodiment of this invention. This semiconductor device is covered with a

flexible substrate 12 on a surface side, that is, an active surface side, of a semiconductor chip 10. Therefore, the plan-view size of the package is substantially close to the chip size.

The semiconductor chip 10 is of a peripheral type wherein a plurality of electrodes 14 are provided around four peripheral edge portions of a rectangular active surface 10a. Note that the end portions of the electrodes 14 are drawn in this figure as matching the end portions of the semiconductor chip 10, but in practice the end portions of the electrodes 14 would be disposed at positions that are slightly retracted from the end portions of the electrodes 14. However, there would be no problem on packaging the semiconductor chip on which is disposed electrodes as shown in this figure. It should be noted that this embodiment could equally well be applied to a semiconductor chip in which the electrodes are provided on only one, two, or three of the edges of the active surface.

A gap preservation member 16 is disposed above the active surface 10a. The gap preservation member 16 is formed of a material such as solder resist, but it could also be formed of a thermosetting or ultraviolet-setting resin. The gap preservation member 16 could be formed of another material, irrespective of its adhesiveness, provided it has the property of maintaining a consistent shape after bonding, even if external energy (such as heat or pressure) is applied thereto during the bonding. The height of the gap preservation member 16 is preferably as tall as possible, from the viewpoint of a structure capable of relieving the stresses between the

substrate to be mounted and the semiconductor chip 10. However, if the height is too great, the external dimensions of the completed semiconductor device will naturally increase. In addition, some form of contrivance may necessary for this gap. If it is necessary to inject resin or the like between the semiconductor chip 10 and the flexible substrate 12 in order to protect the outer surface of the semiconductor chip 10 or provide stress relief (details will be given later), for example, the height of the gap preservation member 16 is preferably within the range of about 10 to 30 μm, more preferably within the range of 20 to 30 μm, to ensure that this injection is not obstructed and also to obtain a gap of a certain degree.

The flexible substrate 12 is attached on the gap preservation member 16. Since the flexible substrate 12 is designed to have a wiring pattern of approximately 5 to 35 μm thick on a thin-film base portion (generally of a thickness of approximately 25 to 125 μm), it bends easily into a wavy shape, so it easily curls. In this embodiment, the presence of the gap preservation member 16 between the semiconductor chip 10 and the flexible substrate 12 makes it possible to attach the flexible substrate 12 without its bending. It also ensures that a uniform gap is formed between the flexible substrate 12 and semiconductor chip 10, while ensuring that the flexible substrate 12 does not bend. The gap preservation member 16 keeps a predetermined space between the active surface 10a and the flexible substrate 12, and supports the flexible substrate 12.

In this respect, the technique disclosed in International

Publication WO95/08856 relates to the attachment of a flexible substrate during the bonding to the leads. There is no gap preservation member 16 in that case, so it is difficult to form a uniform gap and thus it is not possible to attach the flexible substrate 12 without it bending. This means that a region is formed between the flexible substrate and the semiconductor chip where it is not possible to inject resin. In addition, this shifts the flexible substrate, causing the external electrodes to be shifted.

In this embodiment, the intervention of the gap preservation member 16 makes it possible to attach the flexible substrate 12 at the correct position, without its bending. This also makes it possible to do batch-bonding of a plurality of leads 20. Note that it is sufficient to provide the gap preservation member 16 only at a position where the flexible substrate 12 might bend, from the point of view of preventing it from bending.

The provision of the gap preservation member 16 in the center of the flexible substrate 12, makes it easy to inject a molding material, to form a stress absorption layer 26 and/or protect the active surface of the semiconductor chip. Alternatively, if the gap preservation member 16 is provided at an end portion of the flexible substrate 12, that would increase the effect of preventing bending in the flexible substrate 12. There are therefore no limits on the position of the gap preservation member 16, provided that a gap is formed between the flexible substrate 12 and the active surface 10a of the semiconductor chip. It should be noted, however, that if stress relief is to be considered, it is preferable that

the gap preservation member 16 avoids the region directly below the external electrodes 22. This ensures that the stress absorption layer 26 is formed below the external electrode 22, which is effective for absorbing thermal stresses. It is also preferable that the gap preservation member 16 is provided over as small a region as possible, to ensure that a wide stress absorption layer 26 is formed. Note that the region in which the gap preservation member 16 is provided is determined from factors such as the ease of flection of the flexible substrate 12. For example, if the flexible substrate 12 is thin and easy to bend, the gap preservation member 16 could avoid only the regions directly under the external electrodes 22 and could be provided over the entire remainder of the active surface of the semiconductor chip.

The flexible substrate 12 is either slightly smaller than the active surface 10a of the semiconductor chip 10 when mounted, or it is of the same shape. The flexible substrate 12 is designed to have a wiring pattern 18 on a base portion 13, with the wiring pattern protruding from the outer periphery of the base portion 13. Note that the portions of the wiring pattern 18 that protrude from the outer periphery of the base portion are called the leads 20. The external electrodes 22 are provided on the wiring pattern 18. Note that a location on the wiring pattern 18 where the external electrodes 22 are provided is called an external electrode formation portion. Note also that with this embodiment a region that is slightly wider than the width of the wiring pattern is ensured as this external electrode formation portion, to be used as lands. These external electrodes in this case are provided within a

range that does not exceed the semiconductor chip 10, in other words, they lie within the area of the semiconductor chip. At least one of these external electrodes is provided within this area; at most all of the external electrodes are provided within this area. In this example, solder in ball or paste form is used as the external electrodes 22. Note that, in addition to forming the external electrodes of solder alone, a material that improves the height accuracy thereof could be used. For example, a conductive material such as copper, silver, gold, or the like that maintains its shape at the melting temperature of solder, in other words, a material that has a melting temperature greater than that of solder, could be used therefor. To enable the connection to the external substrate in this case, the material could be formed into balls with its outer peripheries covered in solder, or the solder could be applied beforehand on the side to be mounted of the external substrate.

The leads 20 are bent and the tips of these leads are used as connection portions 24 facing the electrodes of the semiconductor chip 10. In other words, the connection portions 24 are connected to the electrodes 14 of the semiconductor chip 10.

The stress absorption layer 26 is then formed between the flexible substrate 12 and the semiconductor chip 10. The stress absorption layer 26 is formed by injection of a molding material. This formation of the stress absorption layer 26 over the outer surface of the active surface 10a of the semiconductor chip 10 protects the active surface 10a. It can also prevent corrosion. The stress absorption layer 26 also

has electrical insulating properties, which makes it possible to prevent electrical conduction between the active surface 10a of the semiconductor chip 10 and the exterior. The stress absorption layer 26 also has thermoplastic properties. This means that the stress absorption layer 26 can absorb any thermal stresses caused by the difference in the coefficients of thermal expansion of the flexible substrate 12 and the semiconductor chip 10.

The gap preservation member 16 and the stress absorption layer 26 are formed separately in this embodiment, so the optimal materials can be used for each of them.

If the surface area occupied by the gap preservation member 16 becomes large in the gap, giving flexibility to the gap preservation member 16 increases the reliability, the stress absorption layer 26 multiplying the effect.

Note that this figure shows a structured of the semiconductor chip 10, the base portion 13 and the wiring pattern 18, seen from the semiconductor chip side, in such a manner that the semiconductor chip 10 and the base portion 13 face each other. However, the provision of a material having electrical insulation properties such as the gap preservation member or the stress absorption layer, as in this example, enables the base portion and the wiring pattern to be reversed, in other words, the semiconductor chip 10 and the wiring pattern to be provided facing each other. Note further that in this case, through holes must be provided in the base portion, to allow electrical conduction between the wiring pattern and the external electrodes 22.

The description now turns to the method of making the

above described semiconductor device. First of all, the flexible substrate 12 provided with the wiring pattern 18, the leads 20, and the external electrodes 22 is prepared. Note that the wiring pattern 18 and the leads 20 must be already formed at this stage, but this does not mean it is absolutely necessary that the external electrodes 22 have been formed at this stage. The external electrodes 22 could equally well be provided in a subsequent step, such as after the connection of the flexible substrate to the semiconductor chip. In this case, the leads 20 could be in a state in which they extend straight outward from the wiring pattern 18, not in the curved state shown in Fig. 1. It is preferable that solder resist is then applied to the regions on the wiring pattern 18 where the external electrodes 22 are not to be provided, to ensure electrical insulation from the outside. This flexible substrate 12 is formed in such a manner as to have an overlapping region above the active surface side of a semiconductor chip when it is assembled therewith as a semiconductor device. In particular, the base portion of the flexible substrate is positioned in an overlapping region. External electrode formation portions for the formation of external electrodes are formed above the base portion of this overlapping region. This configuration conforms to a standard called the chip size/scale package, which makes it possible to form the external electrodes within the area of the semiconductor chip.

The gap preservation material (gap preservation member) 16 is provided on the flexible substrate 12. More specifically, the gap preservation material 16 is provided on

a surface of the flexible substrate facing the surface of the semiconductor chip having the electrodes 14, which in this figure is the surface on the opposite side of the flexible substrate 12 from the surface on which the wiring pattern 18 is formed. In other words, the gap preservation material 16 is provided on the surface on which are positioned the connection surfaces of the connection portions 24 of the leads 20 that connect to the electrodes 14. The fabrication of the gap preservation material 16 is done by painting or ejecting a resin by a screen-printing or ink-jet method. Alternatively, the gap maintenance could be provided by adhesion. Solder resist or a thermosetting or ultraviolet-setting resin is used as the resin, and, if necessary, it is exposed to heat or ultraviolet rays. If the gap preservation material 16 is formed of solder resist, a step of forming the gap preservation material 16 can be performed continuously before or after the step of applying the solder resist to the flexible substrate 12. This makes it possible to smooth the work. In this case, the solder resist applied to the flexible substrate 12 also acts as a protective film that protects the leads 20 both electrically and mechanically.

Note that the gap preservation material 16 need not be provided on the side of flexible substrate 12; it could be provided on the side of the semiconductor chip; or it could equally well be provided on both sides. Note also that if the gap preservation material 16 is provided on the semiconductor chip side, it is preferable to use an ink-jet method therefor. This is because application by an ink-jet method makes it possible to provide the gap preservation material 16, without

requiring the direct contact with the outer surface of the semiconductor chip, as in a printing method. An ink-jet method is also preferable from the viewpoint of ease of meeting the requirement for positional accuracy of the semiconductor chip. That is to say, it is necessary to accurately set the distance between the nozzle and the object to be printed (in this case, the semiconductor chip) if an ink-jet method is used, so from this sense it is a useful method for a semiconductor chip that is formed from a rigid substrate. The ink-jet method is also extremely advantageous in reducing costs, in that it enables the use of a marking device which is generally used for adding markings to defective semiconductor chips and it makes it possible to restrain installation costs by using ordinary techniques and devices.

During the step of forming the gap preservation material 16, the gap preservation material 16 is formed at a position that excludes the region corresponding to the external electrodes 22.

The flexible substrate 12 is then placed on the semiconductor chip 10, with the gap preservation material 16 therebetween. The connection portions 24 are connected to the electrodes 14 of the semiconductor chip 10, while the leads 20 are bent. In this case, a plurality of the leads 20 are provided on the flexible substrate 12, and all of the leads 20 are bonded to the electrodes 14 in a batch. An ordinary device is used for this bonding. Note that various methods of bonding a plurality of leads in a batch are well known, so detailed description thereof is omitted. Note also that it is preferable to use batch bonding (called "gang bonding") from

the viewpoint of mass productivity, but this does not mean that only batch bonding can be used; single-point bonding could also be used.

A molding material is then injected between the semiconductor chip 10 and the flexible substrate 12. More specifically, the molding material is injected into either holes (not shown in the figure) formed in the flexible substrate 12 or by using gaps between adjacent leads 20. The molding material could be in a gel form but it preferably tends to be hardened to a certain degree. In the completed semiconductor device, this molding material forms the stress absorption layer 26. If this stress absorption layer 26 is provided, it may be preferably provided at a position at least directly below the external electrodes 22.

In this manner, this embodiment ensures that a gap can be provided by the gap preservation material 16 between the semiconductor chip 10 and the flexible substrate 12. This gap is for forming the stress absorption layer 26. The preparation for exclusive equipment is unnecessary to provide this gap. In addition, a plurality of leads 20 can be bonded in a batch by using an ordinary device.

Note that if a gap preservation material is provided beforehand on the semiconductor chip side, as in this example, the flexible substrate 12 can be used in the first embodiment shown in Fig. 1.

(Second Embodiment)

Fig. 2 is a view showing a semiconductor device in accordance with a second embodiment. The semiconductor device shown in this figure is characterized in having gap

preservation materials 116 and 117 and a stress absorption layer 126. Other components are similar to those of the semiconductor device of Fig. 1, so they are given the same reference numbers and further description thereof is omitted.

The gap preservation materials 117 are provided at end portions of the flexible substrate 12 in Fig. 2. This ensures that the end portions of the flexible substrate 12 are supported, so that the gap preservation material 116 provided at the center of the flexible substrate 12 can be made smaller. Note that if the gap preservation material 116 is used to the maximum, the maximum possible disposition region thereof is all the regions that excludes the regions directly below the external electrodes. Therefore, separate gap preservation materials 116 and 117 can be used at each location, but when they are disposed over the maximum size of region, the parts thereof could be made integral (connected except parts thereof, although this is not shown in the figure). In other words, the configuration could be such that holes are formed at corresponding locations, that is, only at positions that correspond to regions directly below the external electrodes.

This makes it possible to form the stress absorption layer 126 in the regions directly underneath the external electrodes 22, enabling a more efficient absorption of stresses. In this embodiment, the leads 20 that extend from the end portions of the flexible substrate 12 are bent, and the gap preservation materials 117 are provided at the end portions of the flexible substrate 12. Therefore, when the leads 20 are being bent, the resultant stresses can be taken

by the gap preservation materials 117 and thus the step of bonding the leads 20 can be performed satisfactorily. Note that, if external pressure will be applied to the leads 20 so as to bend them, it is better to provide the gap preservation materials 117 at the end portions of the base portion in particular. However, if external pressure is applied to the flexible substrate during bonding, for example, even if the leads 20 are not bent thereby, providing the gap preservation materials 117 ensures greater reliability.

Fig. 2 is a view showing a method of making a semiconductor device in accordance with the second embodiment and its making method is substantially the same as that described in the first embodiment. In other words, the method of making the gap preservation material is changed slightly by the increase in regions over which the gap preservation materials are provided. There would be no problem whether the gap preservation materials 116 and 117 are formed together or separately. In addition, they could be formed continuously (in a connected state) or discontinuously at individual locations.

(Third Embodiment)

Fig. 3 is a view showing a semiconductor device in accordance with a third embodiment. The semiconductor device shown in this figure is a variant of the semiconductor device shown in Fig. 1, so the same components are given the same reference numbers and further description thereof is omitted.

In Fig. 3, a wiring pattern 218 is formed on an active surface 10a side of a flexible substrate 212. Through holes 212a are formed in the flexible substrate 212, and external electrodes 222 are formed protruding, through the through

holes 212a, from the wiring pattern 218 to its opposite side. Leads 220 protrude from end portions of the flexible substrate 212. These leads 220 are bent at a gentler angle than the leads 20 of Fig. 1, and are connected to the electrodes 14.

A stress absorption layer 226 is also provided in this embodiment between the flexible substrate 212 and the active surface 10a in such a manner that thermal stresses are absorbed thereby. Since the wiring pattern 218 is formed on the side on which the stress absorption layer 226 is provided in this embodiment, the wiring pattern 218 is protected by the stress absorption layer 226. This makes it possible to omit the step of forming a protective film for the wiring pattern 218. Note that the positions at which the gap preservation material is provided could correspond to any of the positions described with reference to the other embodiments.

The fabrication method thereof is substantially the same as that described with reference to the first embodiment. This fabrication method differs from that of the first embodiment in that a flexible substrate of a slightly different shape is prepared and the surface thereof that faces the semiconductor chip is disposed opposite to the direction shown in Fig. 1.

(Fourth Embodiment)

Fig. 4 is a cross-sectional view of a method of making a semiconductor device in accordance with a fourth embodiment. The semiconductor chip 30 used in this embodiment is similar to the semiconductor chip 10 of Fig. 1 and has electrodes 32. In this embodiment, gap preservation materials 34 are provided beforehand on an active surface 30a of the semiconductor chip 30. In other words, resin is applied or ejected thereonto by

screen-printing or an ink-jet method, to form the gap preservation materials 34 on the semiconductor chip 30 before the connection to the leads 220 of the flexible substrate.

A flexible substrate 36 is then placed on the semiconductor chip 30, with the gap preservation materials 34 therebetween, and a stress absorption layer (not shown in the figure) is formed by the injection of a molding material to make the semiconductor device.

In this case, the flexible substrate 36 is provided with a wiring pattern 38 on a surface of its base portion 37 on the semiconductor chip 30 side. Solder bumps 40 are then provided as external electrodes on the wiring pattern 38. The solder bumps 40 project from through holes 36a formed in the base portion 37 to the surface opposite to the surface on the semiconductor chip 30 side. Note that this does not mean that the solder bumps 40 must be provided at this stage; they could equally well be provided at a later stage, such as after the connection of protrusion 42 to the electrodes 32 has ended. The protrusions 42 are formed in the wiring pattern 38 at positions corresponding to the electrodes 32 of the semiconductor chip 30. These protrusions 42 are formed by etching the wiring pattern 38. It should be noted, however, that it is not necessary to insist on etching as the protrusion formation method; known methods other than etching could be used therefor, such as the formation of bumps by a transcribing bump method. These protrusions 42 act as connection portions to be bonded to the electrodes 32 of the semiconductor chip 30. In this case, the flexible substrate shown in this figure, particularly the wiring pattern thereof,

is disposed in substantially a straight line with no bending. This ensures that no external stresses are exerted on the wiring pattern 38, making it possible to design for an improvement in reliability wherein cracking or the like is unlikely to occur.

The height of the gap preservation materials 34 is substantially the same as or less than the total height of the protrusions 42 and the electrodes 32, such that the connections between the protrusions 42 and the electrodes 32 are not impeded. The protrusions need not be provided on the wiring pattern 38 side; this case could be dealt with, forming bumps on the electrodes 32 of the semiconductor chip 30.

In this embodiment, the wiring pattern 38 is provided on the semiconductor chip 30 side of the base portion 37. In other words, the wiring pattern 38 is provided between the base portion 37 and the semiconductor chip 30. This ensures electrical insulation by a stress absorption layer (not shown in the figure) formed by the gap preservation materials 34 together with a molding material (resin), even if the wiring pattern 38 is not covered by solder resist or the like.

In this embodiment, the gap preservation materials 34 are provided in direct contact with the semiconductor chip 30. As described above, the gap preservation materials 34 are provided by means such as printing, so they adhere to the active surface 30a. Therefore, no gap is formed between the active surface 30a and the gap preservation materials 34. If the active surface 30a is covered by the stress absorption layer, all of the region of the active surface 30a apart from the electrodes 32 can be covered by resin, so there are no

regions into which water can collect, improving the humidity-related reliability thereof.

As a variation of this embodiment, the gap preservation materials 34 could be provided beforehand on the flexible substrate 36. In such a case, the gap preservation materials 34 could be formed by using solder resist during a step of forming a protective film on the wiring pattern 38 formed on the flexible substrate 36, such as a step of printing solder resist thereon. In particular, the gap preservation materials 34 can be formed by simply forming protrusions in the protective film of the wiring pattern 38, because the flexible substrate 36 of this embodiment has a wiring pattern 38 formed on its side towards the active surface 30a of the semiconductor chip 30.

Note that when gap preservation materials are provided beforehand on the semiconductor chip side, as in this example, the flexible substrate 12 used in the first embodiment of Fig. 1, in other words, a substrate in which the wiring pattern is placed on the outer side, can be used without modification.

(Fifth Embodiment)

Fig. 5 is a view showing a semiconductor device in accordance with a fifth embodiment. The semiconductor device shown in this figure has gap preservation materials at positions that differ from those of the semiconductor device made by the process shown in Fig. 4, but it otherwise has the same configuration, so that similar components are given the same reference numbers and further description thereof is omitted.

In Fig. 5, gap preservation materials 134 are provided at

positions that avoid the regions directly below the solder bumps 40. More specifically, they are provided close to the end portions of the flexible substrate 36. This configuration makes it possible to provide a stress absorption layer 135 directly below the solder bumps 40. Thermal stresses applied to the solder bumps 40 can be absorbed directly below the solder bumps 40.

(Sixth Embodiment)

Fig. 6A is a plan view of a semiconductor device in accordance with a sixth embodiment and Fig. 6B is a cross-sectional view taken along the line B-B in Fig. 6A.

In this semiconductor device, a plurality of the electrodes 302 is provided in a zigzag pattern at the center of a semiconductor chip 300. A wiring pattern 312 is formed on a flexible substrate 310 on a side facing an active surface 300a of the semiconductor chip 300. Protrusions 314 to be connected to the electrodes 302 are formed in the wiring pattern 312, and also external electrodes 320 are formed through a plurality of through holes 310a that are formed in the flexible substrate 310.

In this embodiment too, a stress absorption layer 340 is provided between the flexible substrate 310 and the active surface 300a, with gap preservation materials 330 therebetween. More specifically, the gap preservation materials 330 are provided to avoid the regions directly below the external electrodes 320, so that the stress absorption layer 340 can be formed directly below the external electrodes 320. Thus thermal stresses can be efficiently absorbed. Note that this invention can be applied to an array type

semiconductor chip in which the electrodes are arranged in an array of a plurality of lines and a plurality of columns, in a similar manner to that of this embodiment.

(Seventh Embodiment)

Fig. 7 is a view showing a semiconductor device in accordance with a seventh embodiment. The semiconductor chip 300 shown in this figure is provided with a plurality of electrodes 302 in a zigzag pattern on the active surface 300a, in a similar manner to that shown in Figs. 6A and 6B. A wiring pattern 352 is formed on a flexible substrate 350 on the side opposite to the active surface 300a, and external electrodes 354 are formed on the wiring pattern 352. Holes 350a are formed in the flexible substrate 350 in the vicinity of the electrodes 302, with leads 356 protruding into the interior of these holes 350a. These leads 356 are formed bent and are bonded to the electrodes 302.

In this embodiment too, a stress absorption layer 370 is provided between the flexible substrate 350 and the active surface 300a, with gap preservation materials 360 therebetween. More specifically, the gap preservation materials 360 are provided to avoid the regions directly below the external electrodes 354, so that the stress absorption layer 370 can be formed directly below the external electrodes 354. It is preferable that a gap preservation material 360 is disposed on the side of and to the end portion of a hole 350a, as shown in Fig. 2, to improve the bonding efficiency.

(Eighth Embodiment)

Fig. 8 is a cross-sectional view of a method of making a semiconductor device in accordance with an eighth embodiment.

In this figure, a semiconductor device that is a completed product has a semiconductor chip 50, a flexible substrate 54, and a stress absorption layer 69. The semiconductor chip 50 is similar to the semiconductor chip 10 of Fig. 1 and has electrodes 52.

The flexible substrate 54 has a base portion 56 and a wiring pattern 58 provided thereon. Solder bumps 64 are provided on the wiring pattern 58, in a similar manner to the embodiment of Fig. 4. Note that, in order to provide these solder bumps 64, aperture portions are formed in the base portion, and pad regions 58a are formed by using the wiring as is. These pad regions 58a are generally formed to be slightly larger than the pattern width, to provide the external electrodes. The wiring pattern 58 is provided on the rear surface side of the flexible substrate 54, in a manner similar to that of the embodiment of Fig. 4, so that it is not exposed to the exterior and is thus protected.

A plurality of protrusions 60 and 62 are formed in the wiring pattern 58. The protrusions 60 are used as connection portions with the electrodes 52 of the semiconductor chip 50. More specifically, a bonding tool 68 is inserted into tool holes 56a formed in the base portion 56, and all of the protrusions 60 are bonded to the electrodes 52 in a batch. An ordinary device could be used as this bonding tool 68. In this case, the flexible substrate 54, particularly the wiring pattern 58, is disposed in substantially a straight line, without any bending, as shown in the figure. This ensures that no external stresses are exerted on the wiring pattern 58, making it possible to design for an improvement in reliability

wherein cracking or the like is unlikely to occur.

The protrusions 62 are formed in the pad regions 58a of the wiring pattern 58, on the surface thereof opposite to the solder bumps 64. Since the pad regions 58a are comparatively wide, the protrusions 62 can also be formed to be large. Even so, if size is not a consideration, the protrusions 62 could be formed at positions other than the pad regions 58a. In such a case, the stress absorption layer 69 could be provided directly below the solder bumps 64, so that thermal stresses can be efficiently absorbed thereby. Note that the protrusions 62 could be formed integrally with the wiring pattern 58 or separately therefrom, in a similar manner to that described above with reference to the previous embodiments.

Solder resist 66 is then applied over the outer surfaces of the protrusions 62, to ensure electrical insulation from the active surface 50a. The solder resist 66 could extend slightly beyond the outer surfaces of the protrusions 62. Note that the protrusions 60 and 62 are formed by etching the outer surface of the wiring pattern 58. Therefore, when the protrusions 60 are formed as connection portions, the protrusions 62 can be formed at the same time, without increasing the number of etching steps.

The provision of the protrusions 62 and the solder resist 66 makes it possible to form a gap between the active surface 50a of the semiconductor chip 50 and the flexible substrate 54. In other words, the protrusions 62 and the solder resist 66 functions as a gap preservation material. A molding material can be injected into this gap to form the stress absorption layer 69. The total height of the protrusions 62

and the solder resist 66 is substantially the same as or the less than the total height of the protrusions 60 and the electrodes 52, such that the connections between the protrusions 60 and the electrodes 52 are not impeded.

The method of making the above described semiconductor device is described. First of all, the flexible substrate 54 having the wiring pattern 58 which has the protrusions 60 and 62 is prepared. The protrusions 60 and 62 could be either integral therewith or separate therefrom, as previously mentioned. Note, however, that an insulation process must be performed on the outer surfaces of the protrusions 62. The flexible substrate 54 is then placed on the semiconductor chip 50, and the protrusions 60 and the electrodes 52 are bonded together. A molding material is injected between the flexible substrate 54 and the semiconductor chip 50 to form the stress absorption layer 69, enabling the completion of the semiconductor device. Note that it does not matter whether the solder bumps 64 are formed before or after the connection (bonding) of the electrodes 52 and the protrusions 60. However, if the solder bumps are formed before the bonding, the bonding tool must be shaped to avoid the solder bumps, as shown in the figure.

This embodiment makes it unnecessary to use an exclusive jig and enables the mounting and assembly steps by ordinary assembly devices, restraining any increase in fabrication costs.

(Ninth Embodiment)

Figs. 9A to 9C a view showing a method of making semiconductor device in accordance with a ninth embodiment.

A semiconductor chip 70 is a conventional one having electrodes 72 on an active surface 70a thereof. A flexible substrate 74 is provided with a wiring pattern 78 on a base portion 76 thereof. Through holes 80 are formed in the base portion 76. The through holes 80 are for the provision of solder bumps acting as external electrodes. These solder bumps are formed in the same manner as that illustrated in Figs. 4 and 8, so further description and illustration thereof are omitted.

Protrusions 82 are formed in the wiring pattern 78 as connection portions to the electrodes 72. These protrusions 82 are also formed by etching.

The characteristic feature of this embodiment is the provision of an intervening layer 84 on the flexible substrate 74. Note that in this example the intervening layer 84 is provided on the flexible substrate 74, but the intervening layer 84 could also be provided beforehand on the semiconductor chip side.

This intervening layer 84 is provided by applying a flexible adhesive to the wiring pattern 78 of the flexible substrate 74. Alternatively, the intervening layer 84 could be previously formed as a tape that is then affixed to the wiring pattern 78. Alternatively, a tape having adhesive properties on only one surface thereof could be used as the intervening layer, and the wiring pattern could be formed by vapor deposition or the like on the other surface of the tape.

The intervening layer 84 fulfills the functions of a gap preservation member and a stress absorption layer. In other words, the intervening layer 84 is of a material that

preserves a gap and it is also of a material that absorbs thermal stresses in itself. It is preferable that as a stress absorption layer the material thereof has a composition comprising flexibility and moreover has thermoplastic or thermosetting properties, such as a polyimide.

The intervening layer 84 is provided to avoid the vicinity of the protrusions 82 of the wiring pattern 78. Therefore, the intervening layer 84 is prevented from covering up the protrusions 82. This ensures that bonding defects can be prevented by the intervention of the intervening layer 84 between the protrusions 82 and the electrodes 72.

The flexible substrate 74 is then placed above the active surface 70a of the semiconductor chip 70, as shown in Fig. 9A. More specifically, the flexible substrate 74 is disposed, positioning the protrusions 82 of the wiring pattern 78 on the electrodes 72. Next, the flexible substrate 74 is mounted onto the semiconductor chip 70, as shown in Fig. 9B. Pressure and heat are then applied to the intervening layer 84 from above the flexible substrate 74 by a jig 86. The application of pressure enables the intervening layer 84 to adhere to the active surface 70a of the semiconductor chip 70. If the intervening layer 84 has thermoplastic properties, the application of heat improves the adhesion.

In this case, the jig 86 could be a tool having a contact surface that is formed to be flat, as already known in the art, or it could have a contact surface to the flexible substrate 74 that is curved, as shown in Fig. 9B. Therefore, when this jib 86 is pressed down in such a manner that it rotates, the position at which pressure is applied is

gradually shifted, to perform a sequence of local pressure applications. This ensures that any voids between the intervening layer 84 and the active surface 70a are pushed outward. Removal of such voids makes it possible to remove air bubbles and also prevents the accumulation of moisture.

Next, a bonding tool 88 is used to bond the protrusions 82 and the electrodes 72, as shown in Fig. 9C. The configuration of this bonding tool 88 is such that the connection portions alone can be pressed into a connected state in a batch, but other portions thereof are not touched. In this example, the cross-sectional shape of the bonding tool 88 is indented, with protruding portions of the tool 88 provided along two sides thereof. Note that the protruding portions of this tool could be provided in accordance with the bonding positions, such as along all four sides thereof, but it is not limited thereto.

This embodiment facilitates the bonding work by first positioning the protrusions 82 and the electrodes 72, then attaching the intervening layer 84 to the semiconductor chip 70. If facilitation of the bonding work is not taken into consideration, however, the sequence could be such that the protrusions 82 and the electrodes 72 are positioned, the bonding is performed, and then the intervening layer 84 is attached to the semiconductor chip 70.

In accordance with the thus made semiconductor device, since the intervening layer 84 fulfills the function of a stress absorption layer, it is not necessary to inject a molding material as a stress relief layer. Note, however, that molding material could be injected deliberately in the

vicinity of the protrusions 82 of the wiring pattern 78, with the objective of protecting the connection portions. The omission of this expensive molding material makes it possible to reduce costs. In addition, since no molding material is injected, the possibility of voids being created on the active surface 70a is reduced, increasing the yield.

(Tenth Embodiment)

Fig. 10 is a view showing a semiconductor device in accordance with a tenth embodiment. The semiconductor device shown in this figure is a variant of the semiconductor device shown in Fig. 9C, so the same components are given the same reference numbers and further description thereof is omitted.

In other words, intervening layers 184 that are provided on the flexible substrate 74 are only provided directly below external electrodes 183. The intervening layers 184 is formed of an adhesive, in the same manner as the intervening layer 84 of Fig. 9C. Therefore, the intervening layers 184 form gaps between the flexible substrate 74 and the active surface 70a, connecting the two. Note, however, that since the intervening layers 184 are smaller than that of Fig. 9C, the adhesion thereof is lessened.

In this case, resin 185 is injected between the flexible substrate 74 and the active surface 70a. The resin 185 connects the flexible substrate 74 and the active surface 70a and protects the active surface 70a from moisture. Therefore, the resin 185 need not be provided with properties necessary for stress absorption.

In accordance with this embodiment, the intervening layers 184 connect the flexible substrate 74 and the active

surface 70a, if only slightly, so that gaps are formed between the two components and the flexible substrate 74 can be attached to the semiconductor chip 70 thereby. The flexible substrate 74 and the active surface 70a are also connected by the resin 185 and also the active surface 70a is protected from moisture thereby. Even although the regions on which the intervening layers 184 are provided are small, they can provide sufficient stress absorption.

Fig. 11 shows a circuit board 100, on which a semiconductor device 110 made by applying one of the above described first to tenth embodiments, is mounted.

This invention is not to be taken as limited to the above described embodiments, but various modifications thereto are possible. In particular, it is preferable that the flexible substrate is formed by using a film carrier tape. It is also preferable that a plurality of semiconductor devices are made integrally on this film carrier tape, to improve handling. In such a case, the process of mounting and assembling the semiconductor device can be performed on an ordinary ILB (Inner Lead Bonding) line that corresponds to TAB (Tape Automated Bonding) technique.

Note that if a film carrier tape is used, it may happen that the fabrication process can not prevent the flexible substrate, particularly the base portion thereof, from being larger than the active surface of the semiconductor chip; because each flexible substrate, which is integrated with one another into a film carrier tape and will be eventually cut apart from one another, requires suspension portions in the meantime; and because usually, these suspension portions will

eventually be cut away, but the accuracy of the cutting device may cause difficulties, cutting the boundary surfaces of the semiconductor chips. Note that, in such a case, the flexible substrate could be formed wider than the width of the semiconductor chip in two facing directions out of four directions and narrower than the width of the semiconductor chip in the other two directions, with the suspension portions provided on its wider sides, even if it is not formed larger in all directions of the semiconductor chip.

The above embodiments were described with reference to the so-called fan-in type of semiconductor device, but this invention is not limited thereto and it can also be applied to a fan-in/out type of semiconductor device wherein external electrodes are also provided along the outer periphery of the semiconductor chip.

In addition, since Figs. 1 to 9C are cross-sectional views, they show leads disposed in two directions, but in practice the wiring pattern could be disposed in a plurality of directions.

In the above described embodiments, bumps were formed on a flexible substrate, but other well-known bump formation techniques could be used to provide bumps on the semiconductor chip side, such as providing gold bumps on the chip side.

Claims

1. A method of making a semiconductor device, comprising:

a step of preparing a flexible substrate that has a region overlapping a semiconductor chip, said flexible substrate having external electrode formation portions where external electrodes are formed, said external electrode formation portions are formed within said overlapped region;

a step of providing a gap preservation member on at least one of a surface having electrodes of said semiconductor chip and a surface of said flexible substrate that is disposed facing said surface having electrodes of said semiconductor chip; and

a step of arranging said semiconductor chip and said flexible substrate with surfaces thereof facing one another, in a state in which said gap preservation member is interposed therebetween, and connecting connection portions formed on said flexible substrate to said electrodes of said semiconductor chip.

2. The method of making a semiconductor device as defined in claim 1, wherein said gap preservation member formed during said step of providing said gap preservation member is provided within a region that excludes a region corresponding to said external electrode formation portions.

3. The method of making a semiconductor device as defined in claim 1 or claim 2, further comprising a step of forming a stress absorption layer between said semiconductor chip and said flexible substrate.

* C L M S *

4. The method of making a semiconductor device as defined in claim 3, wherein said stress absorption layer is provided in at least a region corresponding to said external electrode formation portions.

5. The method of making a semiconductor device as defined in claim 1, wherein said gap preservation member is provided by printing a resin thereon.

6. The method of making a semiconductor device as defined in claim 1, wherein said gap preservation member is provided by ejecting a resin in an ink-jet method.

7. The method of making a semiconductor device as defined in claim 6, wherein said gap preservation member is provided only on said side having said electrodes of said semiconductor chip.

8. The method of making a semiconductor device as defined in claim 3, wherein said stress absorption layer is formed by injecting a molding material.

9. The method of making a semiconductor device as defined in any one of claims 5 to 7, wherein said resin has a thermosetting or ultraviolet-setting property.

10. The method of making a semiconductor device as defined in claim 1, wherein said gap preservation member has a property of absorbing stress between said semiconductor chip and said flexible substrate, and said gap preservation member adhering to said semiconductor chip and said facing surface of said flexible substrate to form a stress absorption layer.

11. The method of making a semiconductor device as defined in claim 10, wherein said gap preservation member has

thermoplastic property, and said step of forming a stress absorption layer comprises a step of applying heat and pressure to said gap preservation member.

12. The method of making a semiconductor device as defined in claim 11, wherein during said step of applying pressure, a position at which pressure is applied to said gap preservation member is gradually shifted, to perform a sequence of local pressure applications.

13. The method of making a semiconductor device as defined in claim 1, wherein said gap preservation member is provided only on said surface of said flexible substrate disposed facing said surface having said electrodes of said semiconductor chip.

14. The method of making a semiconductor device as defined in claim 13, wherein said step of providing said gap preservation is included in a step of forming a wiring pattern that is provided on said surface of said flexible substrate facing said semiconductor chip, and a plurality of protrusions are formed on said wiring pattern by etching predetermined locations during said step of forming said wiring pattern.

15. The method of making a semiconductor device as defined in claim 14, wherein through holes are formed in said flexible substrate at positions corresponding to said protrusions, and said external electrodes are provided through said through holes on a surface of said flexible substrate opposite to said surface on which said wiring pattern is provided.

16. The method of making a semiconductor device as defined in claim 15, further comprising a step of painting an

insulating resin onto at least positions of said protrusions facing said semiconductor chip, said protrusions acting as said gap preservation member.

17. A semiconductor device comprising:

a semiconductor chip having electrodes;

a flexible substrate disposed over and overlapping said semiconductor chip with a predetermined gap therebetween, said flexible substrate having external electrode formation portions within said overlapping region, said flexible substrate having connection portions electrically connected to said external electrode formation portions, said connection portions connected to said electrodes of said semiconductor chip; and

a gap preservation member provided at a position which excludes a position corresponding to said external electrode formation portions, said gap preservation member preserving said gap.

18. The semiconductor device as defined in claim 17, wherein an active region of said semiconductor chip is positioned within said overlapping region of said flexible substrate.

19. The semiconductor device as defined in claim 17, further comprising a stress absorption layer positioned between said semiconductor chip and said flexible substrate.

20. The semiconductor device as defined in claim 19, wherein said stress absorption layer is provided in said position corresponding to said external electrode formation portions.

21. The semiconductor device as defined in claim 17,

wherein at least part of a wiring pattern of said flexible substrate is used as said gap preservation member.

22. The semiconductor device as defined in claim 21, wherein said wiring pattern has a plurality of protrusions, at least one of said protrusions is said gap preservation member, and at least one of the rest of said protrusions is one of said connection portions to one of said electrodes of said semiconductor chip.

23. The semiconductor device as defined in claim 22, further comprising external electrodes formed on a side of said flexible substrate, said side of said flexible substrate being opposite to a side where said wiring pattern is formed, said external electrodes formed corresponding to a position where said at least one of said protrusions as said gap preservation member is formed.

24. The semiconductor device as defined in claim 17, wherein said gap preservation member is formed of resin and also acts as a stress absorption layer.

25. The semiconductor device as defined in claim 24, wherein said resin is a thermoplastic resin.

26. A circuit board comprising the semiconductor device as defined in any one of claims 17 to 25, wherein said semiconductor device is mounted and electrically connected through said external electrode formation portions of said semiconductor device.

27. The circuit board as defined in claim 26, further comprising connecting portions to said semiconductor device, wherein said semiconductor device is mounted thereon by a direct connection between said connecting portions and

* C L M S *

external electrodes formed on said external electrode formation portions of said semiconductor device.

28. A flexible substrate comprising:

a base portion; and

a wiring pattern provided on one surface of said base portion, said wiring pattern having a plurality of protrusions formed integrally thereon, said base portion having through holes formed therein, each of said through holes corresponding to a position at which each of said plurality of protrusions are provided.

29. The flexible substrate as defined in claim 28, wherein said protrusions form connection portions to electrodes of a semiconductor chip and a gap preservation member, and an insulating layer is provided on a surface of one of said protrusions as said gap preservation member.

30. A flexible substrate comprising:

connection portions, said connection portions connected to electrodes of a semiconductor chip; and

a gap preservation member made of resin, said gap preservation member provided on a side where said connection portions are provided, said gap preservation member provided at a position that excludes said connection portions.

31. The flexible substrate as defined in claim 30, wherein said gap preservation member is made from a thermoplastic resin.

!This Sheet Has Been Replaced



THIS SHEET HAS BEEN REPLACED

Abstract

This is a semiconductor device, a method of the same, a circuit board, and a flexible substrate that are easy to handle, enable quality assurance, and also enable batch connection of a flexible substrate to the electrodes of a semiconductor chip. A gap preservation member 16 is provided on a surface, of a flexible substrate 12, on which connection portions 24 to electrodes 14 of a semiconductor chip 10 are disposed. The semiconductor chip 10 and the flexible substrate 12 are arranged in a state in which the gap preservation member 16 is interposed therebetween. The connection portions 24 provided on the flexible substrate 12 are connected to the electrodes 14 of the semiconductor chip 10, and a molding material is injected to provide a stress absorption layer 26.

This Sheet Has Been Replaced



FIG. 1

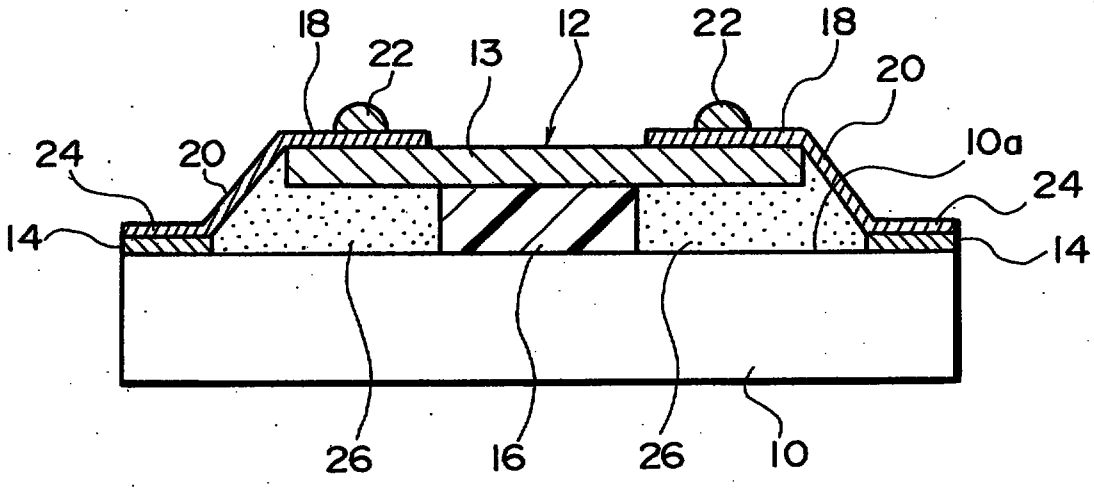


FIG. 2

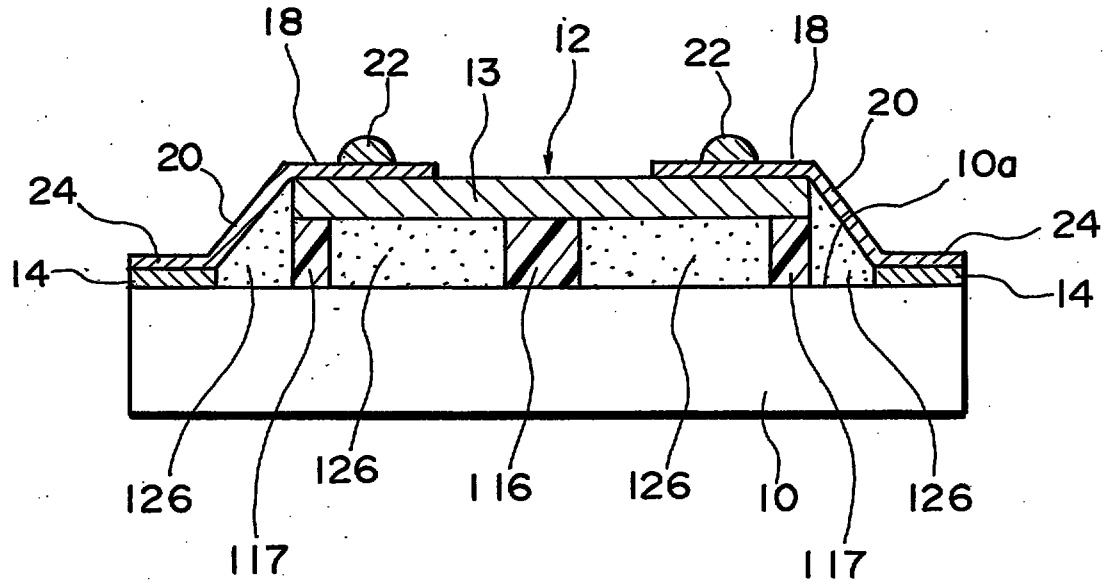

18
22
13
12
22
18
20
20
10a
24
24
14
14
126
126
116
126
10
126
117
117

FIG. 3

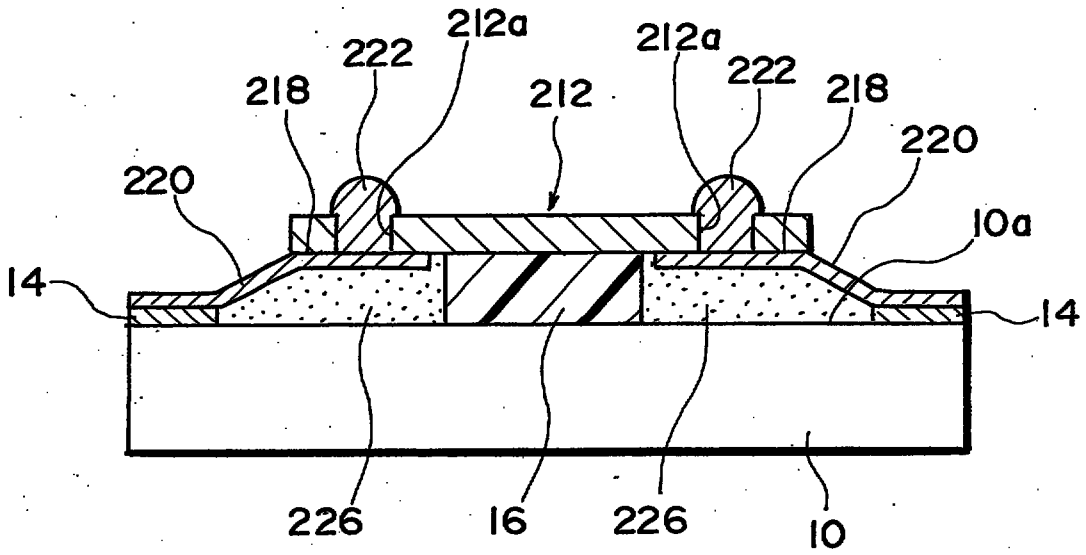


FIG. 4

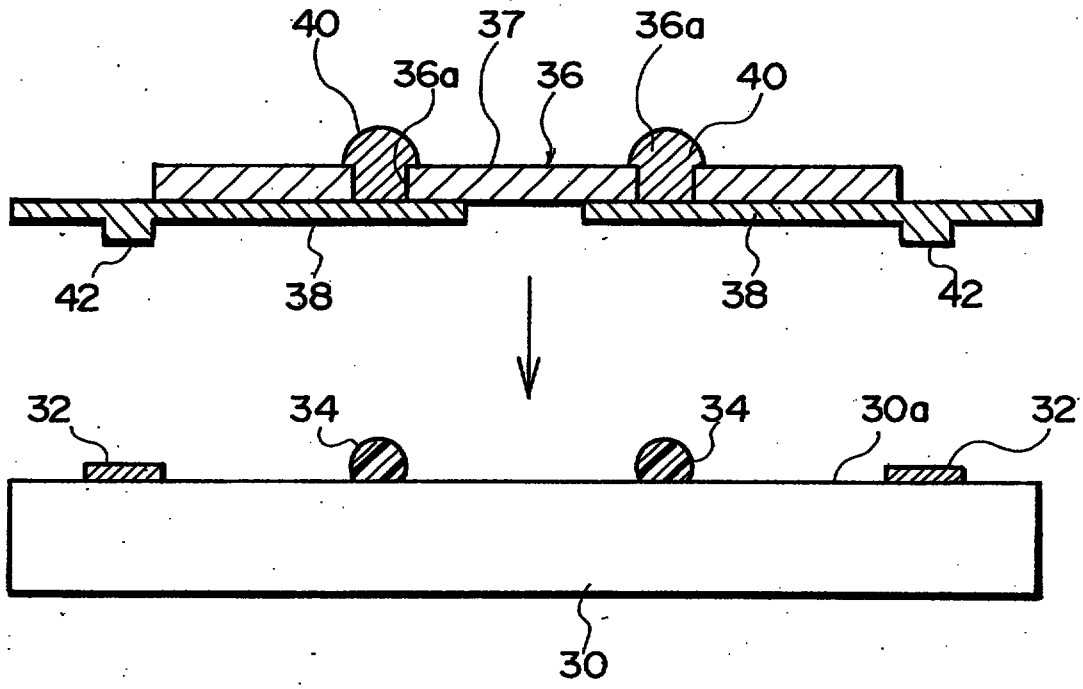


FIG. 5

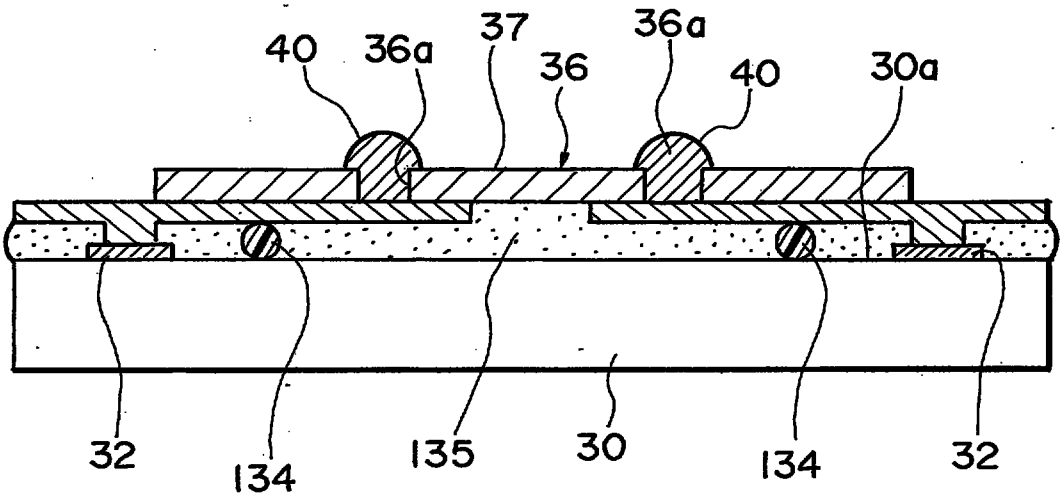


FIG.6A

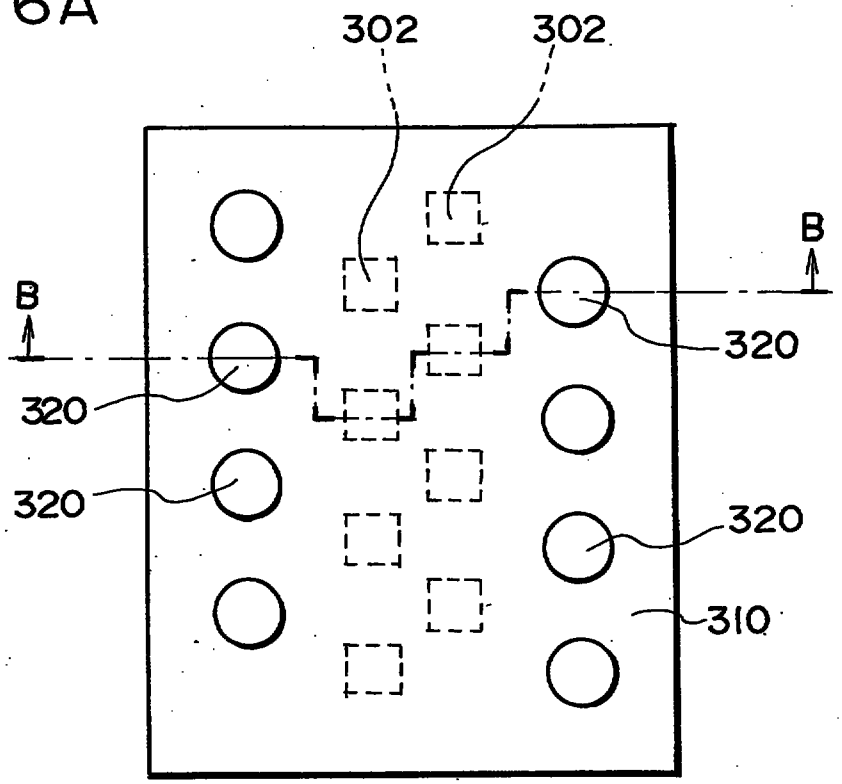

302
302
B
B
320
320
320
320
310

FIG.6B

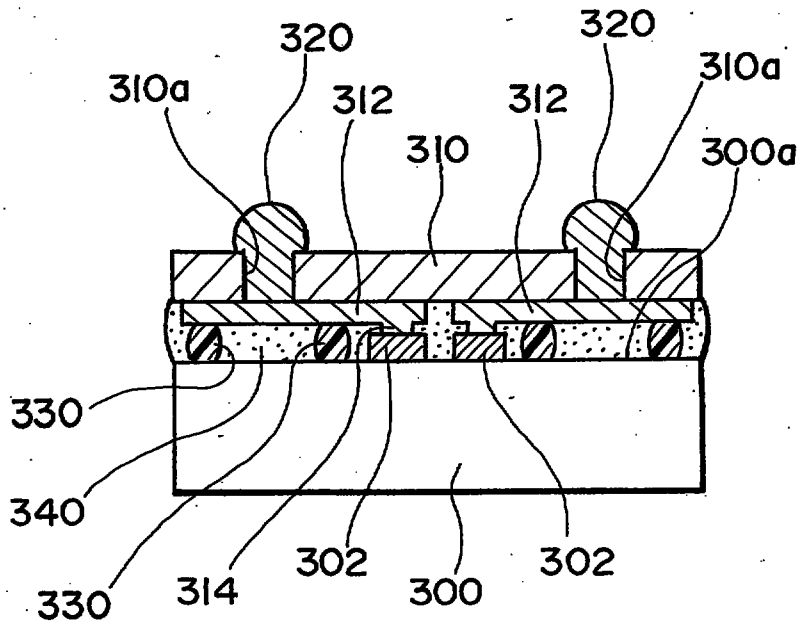

320
320
310a
310a
312
312
310
300a
330
340
330
314
302
300
302

FIG. 7

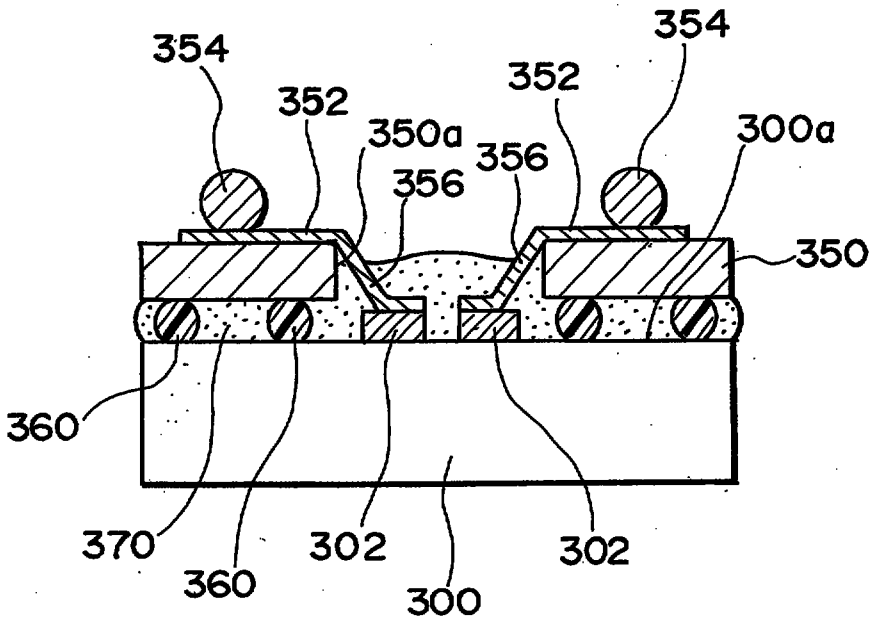


FIG. 8

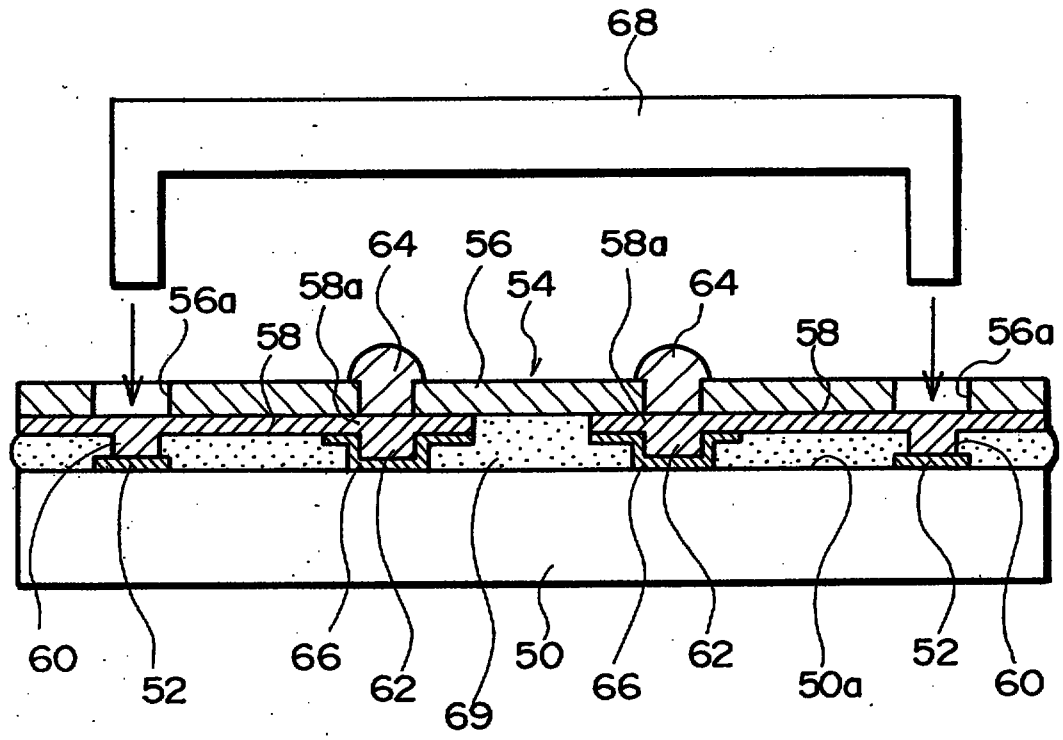


FIG.9A

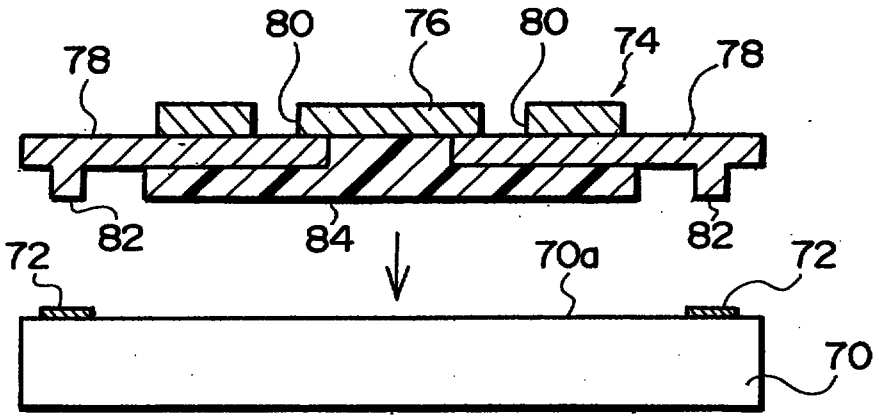


FIG.9B

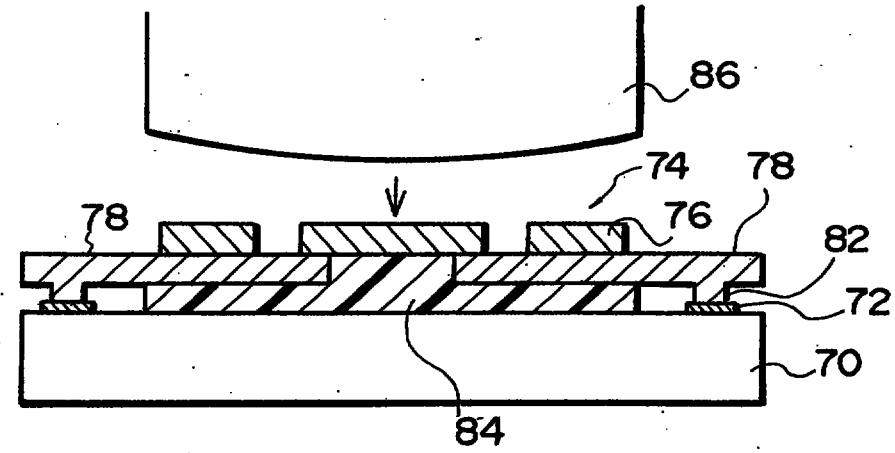


FIG.9C

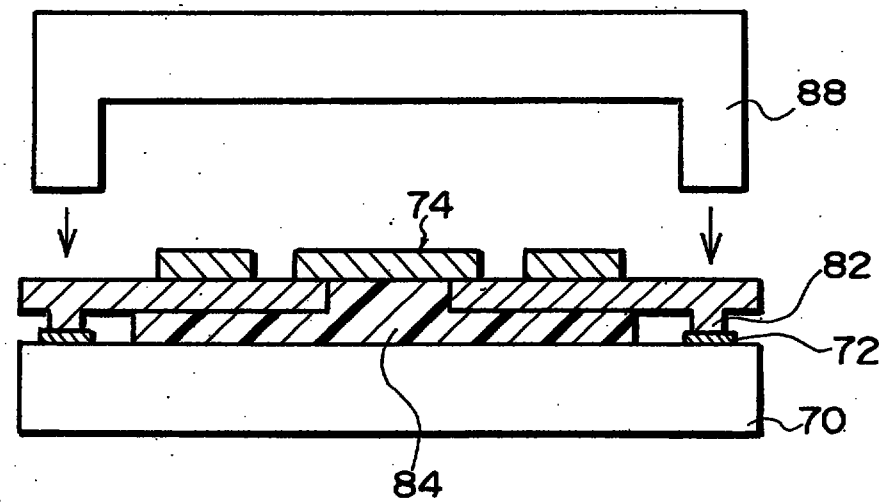


FIG. 10

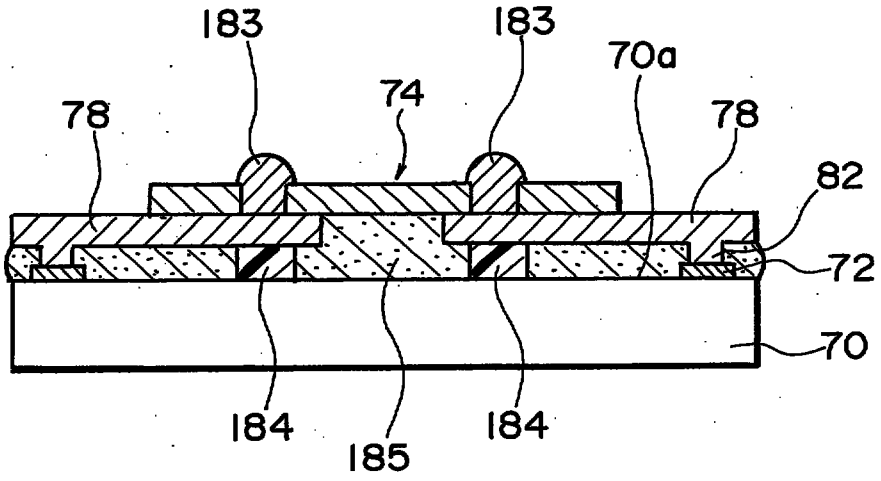
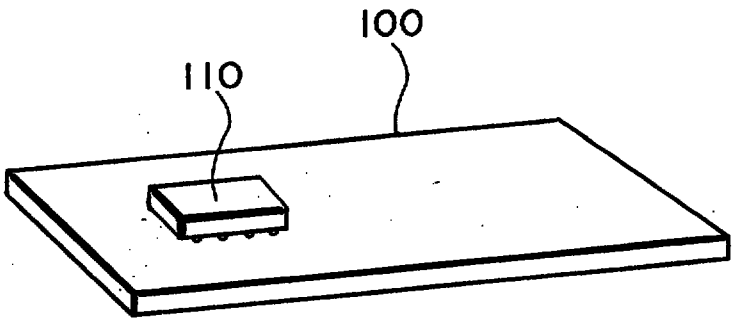


FIG. 11



AUSTRALIAN PATENT OFFICE
SEARCH REPORT

Application No.
SG 9803217-0

Box III **TEXT OF THE ABSTRACT (Continuation of item 5 of the first sheet)**

IPOS
19 APR 1999

A semiconductor device which can be guaranteed for quality and can be handled easily, and in which the electrodes of a semiconductor chip can be joined collectively to a flexible substrate. A method for manufacturing the semiconductor device, a circuit board comprising the semiconductor device and a flexible substrate have also been disclosed. A gap preservation member (16) is provided on a surface of a flexible substrate (12) on which connection portions (24) to electrodes (14) of a semiconductor chip (10) are disposed. The semiconductor chip (10) and the flexible substrate (12) are arranged in a state in which the gap preservation member (16) is interposed therebetween. The connection portions (24) provided on the flexible substrate (12) are connected to the electrodes (14) of the semiconductor chip (10) and a molding material is injected to provide a stress absorption layer (26).

REPLACEMENT SHEET
19 APR 1999

external electrodes formed on said external electrode formation portions of said semiconductor device.

28. A flexible substrate comprising:

connection portions, said connection portions connected to electrodes of semiconductor chip; and

a gap preservation member made of resin, said gap preservation member provided on a side where said connection portions are provided, said gap preservation member provided at a position that excludes said connection portions.

29. The flexible substrate as defined in claim 30, wherein said gap preservation member is made from a thermoplastic resin.



REPLACEMENT SHEET
20 AUG 1999

9803217-0
20/8/99

9803217-0
IPOS

世界知的所有権機関
国際事務局

PCT

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類6
H01L 23/12, 21/60, 21/56

A1

(11) 国際公開番号 WO98/18164

(43) 国際公開日 1998年4月30日(30.04.98)

(21) 国際出願番号 PCT/JP97/03459

(22) 国際出願日 1997年9月29日(29.09.97)

(30) 優先権データ
特願平8/297530 1996年10月17日(17.10.96) JP

(71) 出願人（米国を除くすべての指定国について）
セイコーエプソン株式会社
(SEIKO EPSON CORPORATION)[JP/JP]
〒163-08 東京都新宿区西新宿2丁目4番1号 Tokyo, (JP)
(72) 発明者；および
(75) 発明者／出願人（米国についてのみ）
橋元伸晃(HASHIMOTO, Nobuaki)[JP/JP]
〒392 長野県諏訪市大和3丁目3番5号
セイコーエプソン株式会社内 Nagano, (JP)
(74) 代理人
弁理士 井上 一, 外(INOUE, Hajime et al.)
〒167 東京都杉並区荻窪五丁目26番13号
荻窪TMビル2階 Tokyo, (JP)

(81) 指定国 AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, CA, CH, CN, CU, CZ, DE, DK, EE, ES, FI, GB, GE, GH, HU, ID, IL, IS, JP, KE, KG, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, UA, UG, US, UZ, VN, YU, ZW, ARIPO特許 (GH, KE, LS, MW, SD, SZ, UG, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧州特許 (AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), OAPI特許 (BF, BJ, CF, CG, CI, CM, GA, GN, ML, MR, NE, SN, TD, TG).

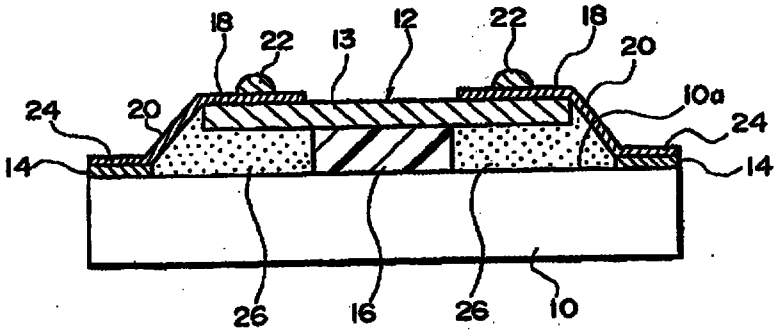
添付公開書類
国際調査報告書

(54)Title: SEMICONDUCTOR DEVICE, METHOD FOR MANUFACTURING THE SAME, CIRCUIT BOARD, AND FLEXIBLE SUBSTRATE

(54)発明の名称 半導体装置及びその製造方法、回路基板並びにフレキシブル基板

(57) Abstract

A semiconductor device which can be guaranteed for quality and can be handled easily and in which the electrodes of a semiconductor chip can be joined collectively to a flexible substrate, a method for manufacturing the semiconductor device, a circuit board, and a flexible substrate. A gap holding member (16) is provided on the surface of the flexible substrate (12) on which a joining section (24) which joins the substrate (12) to the electrodes (14) of the semiconductor chip (10) is positioned and the member (16) is interposed between the chip (10) and a substrate (12). Then, the joining section (24) on the substrate (12) is joined to the electrodes (14) of the chip (10) and a stress absorbing layer (26) is formed by injecting a moulding material into the space between the substrate (2) and the chip (10).



（５７）要約

品質保証が可能で取り扱いも容易であって、かつ、フレキシブル基板と半導体チップの電極とを一括接合することができる半導体装置及びその製造方法、回路基板並びにフレキシブル基板である。フレキシブル基板１２における半導体チップ１０の電極１４との接合部２４が配置される面にギャップ保持材１６を設け、ギャップ保持材１６を介在させた状態で半導体チップ１０とフレキシブル基板１２とを配置し、フレキシブル基板１２に設けられた接合部２４と半導体チップ１０の電極１４とを接合し、モールド材を注入して応力吸収層２６を設ける。

ＰＣＴに基づいて公開される国際出願のパンフレット第一頁に掲載されたＰＣＴ加盟国を同定するために使用されるコード（参考情報）

AL	アルバニア	FI	フィンランド	LT	リトアニア	SN	セネガル
AM	アルメニア	FR	フランス	LU	ルクセンブルグ	SZ	スワジランド
AT	オーストリア	GA	ガボン	LV	ラトヴィア	TD	チャード
AU	オーストラリア	GB	英国	MC	モナコ	TG	トーゴー
AZ	アゼルバイジャン	GE	グルジア	MD	モルドヴァ	TJ	タジキスタン
BA	ボスニア・ヘルツェゴビナ	GH	ガーナ	MG	マダガスカル	TM	トルクメニスタン
BB	バルバドス	GN	ガンビア	MK	マケドニア旧ユーゴスラヴィア共和国	TR	トルコ
BE	ベルギー	GR	ギリシャ	ML	マリ	TT	トリニダッド・トバゴ
BF	ブルキナ・ファソ	HU	ハンガリー	MN	モンゴル	UA	ウクライナ
BG	ブルガリア	ID	インドネシア	MR	モーリタニア	UG	ウガンダ
BJ	ベナン	IE	アイルランド	MW	マラウイ	US	米国
BR	ブラジル	IL	イスラエル	MX	メキシコ	UZ	ウズベキスタン
BY	ベラルーシ	IS	アイスランド	NE	ニジェール	VN	ヴィエトナム
CA	カナダ	IT	イタリア	NL	オランダ	YU	ユーゴースラヴィア
CF	中央アフリカ	JP	日本	NO	ノルウェー	ZW	ジンバブエ
CG	コンゴー共和国	KE	ケニア	NZ	ニュージーランド		
CH	スイス	KG	キルギスタン	PL	ポーランド		
CI	コートジボアール	KP	北朝鮮	PT	ポルトガル		
CM	カメルーン	KR	韓国	RO	ルーマニア		
CN	中国	KZ	カザフスタン	RU	ロシア連邦		
CU	キューバ	LC	セントルシア	SD	スーダン		
CZ	チェッコ	LI	リヒテンシュタイン	SE	スウェーデン		
DE	ドイツ	LK	スリランカ	SG	シンガポール		
DK	デンマーク	LR	リベリア	SI	スロヴェニア		
EE	エストニア	LS	レソト	SK	スロヴァキア		
ES	スペイン	LT	リトアニア	SL	シエラ・レオーネ		