

明 細 書

発明の名称： 部品内蔵基板の製造方法、及び、部品内蔵基板

技術分野

[0001] 本発明は、部品内蔵基板の製造方法、及び、部品内蔵基板に関するものである。

文献の参照による組み込みが認められる指定国については、2023年4月4日に日本国に出願された特願2023-60745に記載された内容を参照により本明細書に組み込み、本明細書の記載の一部とする。

背景技術

[0002] ICチップ等の電子部品に形成された導体層のパッドと配線付き基材のパッドとが導電性ペーストからなる貫通電極によって接続された多層配線板が知られている（例えば、特許文献1（段落[0074]～[0075]、図10）参照）。この多層配線板では、電子部品の絶縁層の開口から導体層のランド部を露出させつつ、当該導体層においてランド部以外の部分は絶縁層で覆われており、ランド部の表面は絶縁層の表面よりも低くなっている（例えば、特許文献1（段落[0087]～[0088]、図12（a）～図12（c）参照）。

[0003] この多層配線板の製造工程では、接着剤及び導電性ペーストをこれらの硬化温度以下で加熱することで、電子部品を配線付き基材に仮止めする。そして、この配線付き基材に、他の配線付き基材、スペーサ、及び、支持基板を積層した後に、当該積層体を一括して加熱圧着する。この加熱圧着により、接着剤の硬化と導電性ペーストの硬化が行われる（例えば、特許文献1（段落[0077]～[0082]、図5（f）及び図11（a）～図11（b））参照）。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2007/043639号

発明の概要

発明が解決しようとする課題

[0005] 上記の多層配線板では、基材への電子部品の仮止めに接着剤と導電性ペーストのタック性を利用しており、導電性ペーストを電子部品の導体層に押圧していないため、導電性ペーストに含有される導電性粒子が導体層に十分に接触していない状態で加熱圧着工程に進み、当該導電性ペーストが硬化している場合がある。また、導体層のランド部の表面が絶縁層の表面よりも低いため、導電性ペーストとランド部との接触よりも先に接着剤と絶縁層とが接触し、加熱圧着工程において当該接着剤が導電性ペーストとランド部との間に流入してしまう場合がある。このため、上記の多層配線板では、電子部品の導体層と貫通電極との電氣的接続の信頼性が劣る場合がある、という問題がある。

[0006] 本発明が解決しようとする課題は、電子部品と基板との電氣的な接続の信頼性の向上を図ることが可能な部品内蔵基板の製造方法、及び、部品内蔵基板を提供することである。

課題を解決するための手段

[0007] [1] 本発明の態様1は、電子部品と、前記電子部品を収容可能な第1の開口を有する内側基板と、導電性ペーストが充填された貫通孔を備えた第1の外側基板と、第2の外側基板と、を準備する第1の工程と、前記電子部品を前記第1の外側基板に仮固定する第2の工程と、前記第1の開口に前記電子部品を挿入しつつ、前記第1の外側基板と前記第2の外側基板の間に前記内側基板を挟むように、前記第1及び第2の外側基板と前記内側基板を相互に重ね合わせる第3の工程と、前記第1及び第2の外側基板と前記内側基板を加熱しながら押圧することで、前記第1及び第2の外側基板と前記内側基板を相互に固定する第4の工程と、を備え、前記電子部品は、電極パッドが配置された第1の主面を有する部品本体と、第2の開口を有し、前記部品本体に対して前記第1の主面側に配置された第1の絶縁層と、前記第2の開口を覆うように前記第1の絶縁層上に配置され、前記電極パッドに電氣的に接

続された第1の配線層と、を備え、前記第2の工程は、前記導電性ペーストを前記第1の配線層に接触させた状態で、前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法である。

[0008] [2] 本発明の態様2は、態様1の部品内蔵基板の製造方法において、前記第1の配線層は、前記第2の開口内に配置された凹部と、前記第1の絶縁層上に配置された凸部と、を備え、前記第2の工程は、押圧方向に沿って視た場合に前記導電性ペーストを前記凸部及び前記凹部に重複させた状態で、前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法であってもよい。

[0009] [3] 本発明の態様3は、態様1又は2の部品内蔵基板の製造方法において、前記第1の配線層は、前記第2の開口内に配置された凹部と、前記第1の絶縁層上に配置された凸部と、を備え、前記凹部は、前記導電性ペーストの外径よりも小さな内径を有しており、前記第2の工程は、前記導電性ペーストを、前記凸部において前記凹部の外縁に隣接する部分と全周に亘って接触させることを含む部品内蔵基板の製造方法であってもよい。

[0010] [4] 本発明の態様4は、態様2又は3の部品内蔵基板の製造方法において、前記電子部品は、第3の開口を有し、前記部品本体と前記第1の絶縁層との間に介在する第2の絶縁層と、前記第3の開口を覆うように前記第2の絶縁層上に配置され、前記電極パッドに電氣的に接続された第2の配線層と、を備え、前記第1の絶縁層は、前記第2の配線層の一部を前記第2の開口に対向させつつ前記第2の配線層を覆うように前記第2の絶縁層に積層され、前記第1の配線層は、前記第2の開口を介して前記第2の配線層と接続されている部品内蔵基板の製造方法であってもよい。

[0011] [5] 本発明の態様5は、態様4の部品内蔵基板の製造方法において、前記第2の絶縁層は、前記第3の開口が前記電極パッドと対向するように前記部品本体に積層されている部品内蔵基板の製造方法であってもよい。

[0012] [6] 本発明の態様6は、態様1～5のいずれか一つの部品内蔵基板の製造方法において、前記第1の外側基板は、電気絶縁性を有する基材と、前記

基材の第2の主面に配置された第3の配線層と、前記基材の第3の主面に配置された接着剤と、を備え、前記貫通孔は、前記基材及び前記接着剤を貫通していると共に前記第3の配線層で閉塞されており、前記導電性ペーストは、前記第3の配線層に接触しており、前記第2の工程は、前記導電性ペーストを前記第1の配線層に接触させた状態で、前記接着剤を加熱しながら前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法であってもよい。

[0013] [7] 本発明の態様7は、電子部品と、前記電子部品が実装されている第1の外側基板と、前記電子部品を収容した第1の開口を有していると共に、前記第1の外側基板に重ねられた内側基板と、前記電子部品を覆うように、前記内側基板に重ねられた第2の外側基板と、を備え、前記電子部品は、電極パッドが配置された第1の主面を有する部品本体と、第2の開口を有し、前記部品本体に対して前記第1の主面側に配置された第1の絶縁層と、前記第2の開口を覆うように前記第1の絶縁層上に配置され、前記電極パッドに電氣的に接続された第1の配線層と、を備え、前記第1の配線層は、前記第2の開口内に配置された凹部と、前記第1の絶縁層上に配置された凸部と、を備え、前記第1の外側基板は、前記第1の配線層の接続された導電性ペーストビアを備え、前記導電性ペーストビアは、前記凸部及び前記凹部に接続されている部品内蔵基板である。

[0014] [8] 本発明の態様8は、態様7の部品内蔵基板において、前記凹部は、前記導電性ペーストビアの外径よりも小さな内径を有しており、前記導電性ペーストビアは、前記凸部において前記凹部の外縁に隣接する部分と全周に亘って接続されている部品内蔵基板であってもよい。

[0015] [9] 本発明の態様9は、態様7又は8の部品内蔵基板において、前記電子部品は、第3の開口を有し、前記部品本体と前記第1の絶縁層との間に介在する第2の絶縁層と、前記第3の開口を覆うように前記第2の絶縁層上に配置され、前記電極パッドに電氣的に接続された第2の配線層と、を備え、前記第1の絶縁層は、前記第2の配線層の一部を前記第2の開口に対向させ

つつ前記第2の配線層を覆うように前記第2の絶縁層に積層され、前記第1の配線層は、前記第2の開口を介して前記第2の配線層と接続されている部品内蔵基板であってもよい。

[0016] [10] 本発明の態様10は、態様9の部品内蔵基板において、前記第2の絶縁層は、前記第3の開口が前記電極パッドと対向するように前記部品本体に積層されている部品内蔵基板であってもよい。

[0017] [11] 本発明の態様11は、態様7～10のいずれか一つの部品内蔵基板において、前記第1の外側基板は、電気絶縁性を有する絶縁基材と、前記絶縁基材の第2の主面に配置された第3の配線層と、前記絶縁基材の第3の主面に配置された接着層と、を備え、前記部品内蔵基板は、前記絶縁基材及び前記接着層を貫通していると共に前記第3の配線層で閉塞された貫通孔を有しており、前記導電性ペーストビアは、前記貫通孔内に配置され、前記第3の配線層に接続されている部品内蔵基板であってもよい。

発明の効果

[0018] 本発明によれば、電子部品と第1の外側基板を仮固定する際に、導電性ペーストを電子部品の第1の配線層に接触させた状態で電子部品と第1の外側基板を押圧するので、導電性ペーストの導電性粒子を電子部品の第1の配線層に十分に接触させた状態で第4の工程に進み、当該導電性ペーストを硬化させることができる。また、本発明によれば、電子部品の第1の配線層が、第2の開口内に配置された凹部に加えて、第1の絶縁層上に配置された凸部を備え、導電性ペーストビアが凸部及び凹部に接続されているので、電子部品を第1の外側基板に仮固定する際に導電性ペーストと凸部とを最初に接触させることができる。このため、本発明では、電子部品と第1の外側基板との電氣的接続の信頼性の向上を図ることができる。

図面の簡単な説明

[0019] [図1]図1は、本発明の実施形態における部品内蔵基板を示す断面図である。
[図2]図2は、本発明の実施形態における電子部品の再配線構造を示す断面図であり、図1のII部の拡大図である。

[図3]図3は、本発明の実施形態における導電性ペーストビアと導電層の凹部との位置関係を示す図であり、図2のIII-IIIに沿った断面図である。

[図4]図4は、本発明の実施形態における部品内蔵基板の製造方法を示すフローチャートである。

[図5]図5(a)～図5(e)は、本発明の実施形態における電子部品の再配線構造の形成方法を示す断面図であり、図4のステップS10の詳細を示す図である。

[図6]図6(a)～図6(e)は、本発明の実施形態における内側基板の形成方法を示す断面図であり、図4のステップS20の詳細を示す図である。

[図7]図7(a)～図7(e)は、本発明の実施形態における外側基板の形成方法を示す断面図であり、図4のステップS30の詳細を示す図である。

[図8]図8(a)～図8(b)は、本発明の実施形態における部品内蔵基板の形成方法を示す断面図であり、図8(a)は、図4のステップS40を示す図であり、図8(b)は、図4のステップS50を示す図である。

[図9]図9(a)～図9(d)は、図4のステップS40及びS60の詳細を示す図であり、図8(a)のIX部に対応する拡大図である。

発明を実施するための形態

[0020] 以下、本発明の実施形態を図面に基づいて説明する。

[0021] 図1は本実施形態における部品内蔵基板1を示す断面図である。図2は本実施形態における電子部品10の再配線構造30を示す断面図であり、図1のII部の拡大図である。図3は本実施形態における導電性ペーストビア55と配線層34の凹部341との位置関係を示す図であり、図2のIII-IIIに沿った断面図である。なお、図3において、導電性ペーストビア55と凹部341との位置関係の理解を容易にするために、接着層53の図示は省略している。

[0022] 本実施形態の部品内蔵基板1は、電子部品10を内蔵した多層配線板である。この部品内蔵基板1は、小型化及び薄型化が可能であるため、ウェアラブルデバイスやインプラントデバイスのような医療機器に用いることが

できる。なお、部品内蔵基板 1 の用途は、特に上記の用途に限定されず、医療機器以外の用途に部品内蔵基板 1 を用いてもよい。

[0023] 図 1 に示すように、この部品内蔵基板 1 は、電子部品 10 と、内側基板 40 と、複数（本例では 4 枚）の外側基板 50～80 と、を備えている。電子部品 10 は、外側基板 50 に実装されている。この外側基板 50 は、内側基板 40 に形成された開口 411 に電子部品 10 が収容された状態で、当該内側基板 40 の一方面に積層されている。外側基板 60 は、開口 411 内の電子部品 10 を覆うように内側基板 40 の他方面に積層されている。外側基板 70、80 は、外側基板 50、60 の外側に位置するように当該外側基板 50、60 にそれぞれ積層されている。

[0024] なお、部品内蔵基板 1 の構成は、本実施形態において説明するものに特に限定されない。例えば、部品内蔵基板 1 に内蔵される電子部品の数や配置は特に上記に限定されない。部品内蔵基板 1 が複数の電子部品を備えていてもよい。この場合に、電子部品の数に応じた数の開口を内側基板が有してもよいし、或いは、部品内蔵基板 1 が電子部品の数に応じた数の内側基板を備えていてもよい。また、部品内蔵基板 1 が内側基板の両面に積層された 2 枚の外側基板を備えているのであれば、部品内蔵基板 1 が備える外側基板の数は特に上記に限定されない。さらに、最外側の外側基板の外側面に他の電子部品が実装されていてもよい。

[0025] 電子部品 10 が本発明の態様における「電子部品」の一例に相当し、内側基板 40 が本発明の態様における「内側基板」の一例に相当し、開口 411 が本発明の態様における「第 1 の開口」の一例に相当する。また、外側基板 50 が本発明の態様における「第 1 の外側基板」の一例に相当し、外側基板 60 が本発明の態様における「第 2 の外側基板」の一例に相当する。

[0026] 図 2 に示すように、電子部品 10 は、部品本体 20 と、再配線構造 30 と、を備えている。なお、この電子部品 10 は、再配線構造 30 を備えたデバイスであれば、特に限定されない。電子部品 10 の具体例としては、例えば、IC（集積回路素子）、ダイオード、IPD（集積受動部品）、シリコン

キャパシタ等を例示することができる。

[0027] 部品本体20は、電極パッド21と絶縁膜22とを一方の主面201に有する半導体基板である。この主面201が本発明の態様における「第1の主面」の一例に相当する。絶縁膜22は、例えば、酸化珪素や窒化珪素からなる無機絶縁膜である。電極パッド21は、この絶縁膜22の開口221から露出していると共に、半導体基板に形成された回路（不図示）に電氣的に接続されている。

[0028] 再配線構造30は、この部品本体20の主面201上に設けられている。この再配線構造30は、絶縁層と配線層を交互に積層することで構成された構造である。本実施形態の再配線構造30は、絶縁層31と、配線層32と、絶縁層33と、配線層34と、を備えており、絶縁層及び配線層の組み合わせを2組有している。なお、再配線構造30の構成は、特にこれに限定されず、再配線構造が3組以上の絶縁層及び配線層の組み合わせを有していてもよいし、再配線構造が1組の絶縁層及び配線層の組み合わせのみを有してもよい。

[0029] 絶縁層31は、例えばポリイミド等からなる有機絶縁膜であり、部品本体20の絶縁膜22に積層されている。この絶縁層31は、部品本体20の電極パッド21に対向する位置に開口311を有している。この開口311を介して電極パッド21が絶縁層31から露出している。

[0030] 配線層32は、この絶縁層31上に形成されている。この配線層32は、銅等の導電性材料からなり、所定のパターン形状を有する配線パターンである。この配線層32は、絶縁層31の開口311を覆うように絶縁層31上に配置されており、この開口311を介して部品本体20の電極パッド21に接続されている。

[0031] 絶縁層33は、上述の絶縁層31と同様に、例えばポリイミド等からなる有機絶縁膜である。この絶縁層33は、配線層32を覆うように絶縁層31に積層されている。この絶縁層33は、後述する外側基板50が備える導電性ペーストビア55に対向する位置に開口331を有している。この開口3

31を介して配線層32の一部が絶縁層33から露出している。

[0032] 配線層34は、絶縁層33上に形成されている。この配線層34は、上述の配線層32と同様に、銅等の電性材料からなり、所定のパターン形状を有する配線パターンである。特に限定されないが、本実施形態では、この配線層34は開口331の内径よりも大きな外径を有する円形のパッドである。この配線層34は、絶縁層33の開口331を覆うように絶縁層33上に配置されており、開口331を介して絶縁層33から露出している配線層32と接続されている。すなわち、この配線層34は、絶縁層33の開口331内に配置されている部分である凹部341と、当該絶縁層33上に配置されている部分である凸部342と、を備えている。

[0033] 図2及び図3に示すように、この配線層34の凹部341の直径 D_1 は、後述する外側基板50の導電性ペーストビア55の直径 D_2 よりも小さくなっている($D_1 < D_2$)。この際に、絶縁層33の開口331の直径 D_4 (図3参照)を導電性ペーストビア55の直径 D_2 よりも小さくすると($D_1 < D_4$)、凹部341の直径 D_1 を導電性ペーストビア55の直径 D_2 よりも確実に小さくすることができる。また、この導電性ペーストビア55は、電子部品10の配線層34の凹部341と凸部342の両方に接続されており、凸部342において凹部341の外縁に隣接する部分と全周に亘って接続されている。

[0034] なお、本実施形態では、配線層34の凹部341が円形の平面形状を有しているが、凹部341の平面形状は特にこれに限定されない。例えば、凹部341の平面形状が矩形形状であってよい。この凹部341の平面形状は、絶縁層33の開口331の形状に応じて設定される。また、配線層34の凸部342も円環状の平面形状を有しているが、配線層34の凹部341を包含する形状であれば、特にこれに限定されない。同様に、導電性ペーストビア55の断面形状も、配線層34の凹部341を包含する形状であれば、特に円形に限定されない。

[0035] 絶縁層33が本発明の態様における「第1の絶縁層」の一例に相当し、開口331が本発明の態様における「第2の開口」の一例に相当し、配線層3

4が本発明の態様における「第1の配線層」の一例に相当する。また、絶縁層31が本発明の態様における「第2の絶縁層」の一例に相当し、開口311が本発明の態様における「第3の開口」の一例に相当し、配線層32が本発明の態様における「第2の配線層」の一例に相当する。

[0036] 図1に示すように、内側基板40は、絶縁基材41と、配線層42、43と、ビア44と、を備えた両面配線板である。なお、この内側基板40の構成は、内側基板40が開口411を有している限り、本実施形態において説明するものに特に限定されない。例えば、内側基板40が片面配線板であってもよい。

[0037] 絶縁基材41は、樹脂材料等の電気絶縁性を有する材料から構成されている。この絶縁基材41を構成する材料の具体例としては、例えば、ポリイミド、ポリオレフィン、液晶ポリマ（LCP）等を例示することができる。特に限定されないが、この絶縁基材41は、例えば、25 μ m程度の厚さを有している。この絶縁基材41には、当該絶縁基材41をその厚さ方向に貫通する開口411が形成されている。この開口411は、上述した電子部品10を収容することが可能な大きさを有している。

[0038] 配線層42、43は、金属材料等の導電性を有する材料から構成されている。この配線層42、43を構成する材料の具体例としては、銅等を例示することができる。この配線層42、43は、絶縁基材41の両主面上に形成されており、所定のパターン形状を有している。なお、配線層42、43のパターン形状は、任意の形状とすることができる。

[0039] ビア44は、絶縁基材41の両主面に形成された配線層42、43を電氣的に接続する層間導電路である。このビア44は、絶縁基材41をその厚さ方向に貫通する貫通孔412の内部にめっき処理により銅を充填することで形成されている。なお、ビア44の構成は、配線層42、43を電氣的に接続するものであれば特に限定されない。例えば、ビア44が、貫通孔412の内壁面に銅層を形成して構成されるビアであってもよい。

[0040] 外側基板50は、絶縁基材51と、配線層52と、接着層53と、導電性

ペーストビア 54, 55 と、を備えた片側配線板である。配線層 52 が本発明の態様における「第 3 の配線層」の一例に相当し、接着層 53 が本発明の態様における「接着層」の一例に相当し、導電性ペーストビア 55 が本発明の態様における「導電性ペーストビア」の一例に相当する。なお、この外側基板 50 の構成は、外側基板 50 が導電性ペーストビア 55 を備えている限り、本実施形態において説明するものに特に限定されない。例えば、外側基板 50 が両面配線板であってもよい。

[0041] 絶縁基材 51 は、樹脂材料等の電気絶縁性を有する材料から構成されている。この絶縁基材 51 を構成する材料の具体例としては、例えば、ポリイミド、ポリオレフィン、液晶ポリマ（LCP）等を例示することができる。特に限定されないが、この絶縁基材 51 は、例えば、 $25\ \mu\text{m}$ 程度の厚さを有している。

[0042] 配線層 52 は、金属材料等の導電性を有する材料から構成されている。この配線層 52 を構成する材料の具体例としては、銅等を例示することができる。この配線層 52 は、絶縁基材 51 の一方の主面 511 上に形成されており、所定のパターン形状を有している。この主面 511 が本発明の態様における「第 2 の主面」の一例に相当する。なお、配線層 52 のパターン形状は、任意の形状とすることができる。

[0043] 接着層 53 は、絶縁基材 51 の他方の主面 512 に積層されている。この主面 512 が本発明の態様における「第 3 の主面」の一例に相当する。この接着層 53 は、例えば、揮発成分を含有したエポキシ系やアクリル系等の有機系接着剤を硬化させることで形成されている。

[0044] 絶縁基材 51 及び接着層 53 には、その厚さ方向に当該絶縁基材 51 及び接着層 53 を貫通する貫通孔 501, 502 が形成されている。貫通孔 501 は、内側基板 40 の配線層 43 に対応するように配置されている。一方、貫通孔 502 は、電子部品 10 の配線層 34 に対応するように配置されている。この貫通孔 502 が本発明の態様における「貫通孔」の一例に相当する。いずれの貫通孔 501, 502 も、絶縁基材 51 の主面 511 において、

配線層 5 2 により閉塞されている。

- [0045] 導電性ペーストビア 5 4 は、配線層 5 2 と内側基板 4 0 の配線層 4 3 とを電氣的に接続する層間導通路である。一方、導電性ペーストビア 5 5 は、配線層 5 2 と電子部品 1 0 の配線層 3 4 とを電氣的に接続する導通路である。この導電性ペーストビア 5 4, 5 5 は、貫通孔 5 0 1, 5 0 2 に充填された導電性ペーストを硬化させることで形成されている。導電性ペーストビア 5 4 は、当該導電性ペーストビア 5 4 が含有する金属粒子同士が接触又は結合していることで、配線層 4 3, 5 2 を電氣的に接続している。同様に、導電性ペーストビア 5 5 も、当該導電性ペーストビア 5 5 が含有する金属粒子同士が接触又は結合していることで、配線層 5 2, 3 4 を電氣的に接続している。
- [0046] この導電性ペーストビア 5 4, 5 5 を構成する導電性ペーストは、例えば、ニッケル、金、銀、銅、アルミニウム、鉄等から選択される少なくとも 1 種類の低電気抵抗の金属粒子と、錫、ビスマス、インジウム、鉛等から選択される少なくとも 1 種類の低融点の金属粒子と、を含んでいる。そして、この導電性ペーストは、これらの金属粒子にエポキシ、アクリル、ウレタン等を主成分とするバインダ成分を混合したペーストから構成されている。
- [0047] このように構成された導電性ペーストは、硬化温度が約 150℃～200℃で、硬化後の融点が 260℃以上となる金属焼結型の特性を備える。例えば、低融点の金属粒子が 200℃以下で熔融して合金を形成することができ、特に銅や銀等と金属間化合物を形成することができる。従って、導電性ペーストビア 5 4 と配線層 5 2, 4 3 との接続部、及び、導電性ペーストビア 5 5 と配線層 5 2, 3 4 との接続部は、後述する一括熱圧着時に金属間化合物により合金化されることとなる。
- [0048] なお、導電性ペーストとして、上記のニッケル等の低電気抵抗の金属粒子を、上記のバインダ成分に混合して形成されたペーストを用いてもよい。この場合には、導電性ペーストは、金属粒子同士が接触することで電氣的な接続が行われる。或いは、導電性ペーストとして、例えば、粒子径がナノレベ

ルの金、銀、銅、ニッケル等のフィラーが上記のバインダ成分に混合されたナノペーストを用いてもよい。

[0049] 外側基板60は、導電性ペーストビア55を備えていない点を除いて、上述した外側基板50と同様の構成を備えている。すなわち、この外側基板60は、絶縁基材61と、配線層62と、接着層63と、導電性ペーストビア64と、を備えている。導電性ペーストビア64は、配線層62と内側基板40の配線層42とを電氣的に接続している。

[0050] 外側基板70, 80も、導電性ペーストビア55を備えていない点を除いて、上述した外側基板50と同様の構成を備えている。すなわち、外側基板70は、絶縁基材71と、配線層72と、接着層73と、導電性ペーストビア74と、を備えている。導電性ペーストビア74は、配線層72と外側基板50の配線層52とを電氣的に接続している。また、外側基板80も、絶縁基材81と、配線層82と、接着層83と、導電性ペーストビア84と、を備えている。導電性ペーストビア84は、配線層82と外側基板60の配線層62とを電氣的に接続している。

[0051] 以上に説明した電子部品10、内側基板40、及び、外側基板50～80が以下のように積層されることで、部品内蔵基板1が構成されている。

[0052] すなわち、外側基板50の上に内側基板40が積層されている。この内側基板40の開口411に電子部品10が収容されている。この外側基板50と内側基板40とは接着層53を介して接着されている。内側基板40の配線層43と外側基板50の配線層52とが、導電性ペーストビア54を介して接続されている。また、電子部品10の配線層34と外側基板50の配線層52とが、導電性ペーストビア55を介して接続されている。

[0053] この外側基板50の外側面に外側基板70が積層されている。この外側基板50, 70同士は接着層73を介して接着されている。外側基板50, 70の配線層52, 72が導電性ペーストビア74を介して接続されている。

[0054] 一方、内側基板40の上には、電子部品10を覆うように外側基板60が積層されている。この外側基板60と内側基板40とは接着層63を介して

接着されている。内側基板40の配線層42と外側基板60の配線層62とが導電性ペーストビア64を介して接続されている。

[0055] この外側基板60の外側面に外側基板80が積層されている。この外側基板60, 80同士は接着層83を介して接着されている。外側基板60, 80の配線層62, 82が導電性ペーストビア84を介して接続されている。

[0056] 以上のように、本実施形態では、電子部品10の配線層34が凹部341に加えて凸部342を備え、導電性ペーストビア55が凸部342及び凹部341に接続されている。このため、後述するように、電子部品10を外側基板50に仮固定する際に導電性ペーストと凸部342とを最初に接触させることができ、導電性ペーストビア55と電子部品10の配線層34との間の接着層53の介在を抑制することができる。また、導電性ペーストと配線層34とが凸部342で接触するので、配線層34に対する導電性ペーストの接触圧を高めることができ、導電性ペーストビア55の導電性粒子を配線層34に十分に接触させることができる。従って、電子部品10と外側基板50との電氣的接続の信頼性の向上を図ることができる。

[0057] また、本実施形態では、凹部341は、導電性ペーストビア55の外径 D_2 よりも小さな内径 D_1 を有しており($D_1 < D_2$)、導電性ペーストビア55が凸部342において凹部341の外縁に隣接する部分と全周に亘って接続されているので、導電性ペーストビア55と電子部品10の配線層34との間の接着層53の介在抑制の確実性を高めることができる。

[0058] また、本実施形態では、配線層34の凸部342が絶縁層33の上に配置されているため、電子部品10の再配線構造30が凸部342と絶縁層33との間に段差35(図2参照)を有している。この段差35に外側基板50の接着層53が入り込んでいるので、電子部品10と外側基板50との接着を強固にすることができる。

[0059] 以下に、本実施形態における部品内蔵基板1の製造方法について、図4～図9(d)を参照しながら説明する。以下に説明するように、本実施形態の部品内蔵基板1は、内側基板40及び外側基板50～80を個別に形成した

後に、これらを積層することで製造される。図4は本実施形態における部品内蔵基板1の製造方法を示すフローチャートである。

[0060] 最初に、図4のステップS10において、電子部品10を準備する。図5(a)～図5(e)は本実施形態における電子部品10の再配線構造30の形成方法を示す断面図であり、図4のステップS10の詳細を示す図である。

[0061] このステップS10では、まず、図5(a)に示すように、電極パッド21と絶縁膜22を備えた部品本体20を準備する。この部品本体20には選択拡散技術等により回路(不図示)が形成されており、電極パッド21はこの回路に電氣的に接続されている。

[0062] 次に、薬液を部品本体20の表面全体に亘って塗布して薄膜を形成する。そして、図5(b)に示すように、フォトリソグラフィ技術を用いてこの薄膜に開口311を形成した後、この薄膜を焼成することで絶縁層31を形成する。

[0063] 上記の薬液の具体例としては、例えば、感光性ポリイミド前駆体、ベンゾシクロブテン(BCB)、ポリベンゾオキサゾール(PBO)等の感光性樹脂材料を例示することができる。また、薬液を部品本体20に塗布する具体的な方法としては、例えば、スピンコート、カーテンコート、スクリーン印刷、スプレーコート等を例示することができる。なお、上記の液状の感光性樹脂に代えて、感光性の樹脂フィルムを部品本体20にラミネートしてもよい。

[0064] 次に、図5(c)に示すように、セミアディティブ法により配線層32を絶縁層31上に形成する。この配線層32は、絶縁層31の上面に加えて開口311内にも形成されており、当該開口311内で部品本体20の電極パッド21に接続されている。

[0065] 次に、薬液を絶縁層31の表面全体に亘って塗布して、配線層32を覆うように絶縁層31上に薄膜を形成する。そして、図5(d)に示すように、フォトリソグラフィ技術を用いてこの薄膜に開口331を形成した後、こ

の薄膜を焼成することで絶縁層 3 3 を形成する。この絶縁層 3 3 の開口 3 3 1 からは配線層 3 2 の一部が露出している。なお、薬液及び塗布方法の具体例としては、上述した絶縁層 3 1 と同様のものを例示することができる。

[0066] 次いで、図 5 (e) に示すように、セミアディティブ法により配線層 3 4 を絶縁層 3 3 上に形成する。この配線層 3 4 は、絶縁層 3 3 の上面に加えて開口 3 3 1 内にも形成され、当該開口 3 3 1 内で配線層 3 2 に接続されている。すなわち、この配線層 3 4 の凹部 3 4 1 が絶縁層 3 3 の開口 3 3 1 内に配置されており、当該配線層 3 4 の凸部 3 4 2 が絶縁層 3 3 上に配置されている。

[0067] なお、図 5 (a) ~ 図 5 (e) に示す例では、一つの部品本体 2 0 に対して再配線構造 3 0 を個別的に形成するように図示しているが、再配線構造 3 0 の形成方法は特にこれに限定されない。例えば、特に図示しないが、一枚の半導体ウェハに複数の部品本体 2 0 が形成された状態（すなわち、半導体ウェハをダイシングする前の状態）で、当該複数の部品本体 2 0 に対して再配線構造 3 0 をまとめて形成した後に、当該半導体ウェハをダイシングすることで個々の電子部品 1 0 を個片化してもよい。

[0068] 次いで、図 4 のステップ S 2 0 において内側基板 4 0 を形成する。図 6 (a) ~ 図 6 (e) は本実施形態における内側基板 4 0 の形成方法を示す断面図であり、図 4 のステップ S 2 0 の詳細を示す図である。

[0069] このステップ S 2 0 では、まず、図 6 (a) に示すように、CCL (Copper Clad Laminate) 4 5 を準備する。この CCL 4 5 は、絶縁基材 4 1 と、当該絶縁基材 4 1 の両面に積層された導体層 4 6, 4 7 と、を備えた両面 CCL である。特に限定されないが、この両面 CCL 4 5 の具体例としては、例えば、厚さ 25 μm 程度のポリイミドフィルムの両面に、厚さ 12 μm 程度の銅箔をラミネートして作製されたものを例示することができる。なお、CCL として、銅箔にポリイミドワニス塗布してワニスを硬化させた、いわゆるキャスト法により作製されたものを用いてもよい。或いは、CCL として、ポリイミドフィルム上にシード層を形成してめっきにより銅を成

長させたものを用いてもよい。

- [0070] 次いで、図6（b）に示すように、絶縁基材41を貫通する貫通孔412を形成する。具体的には、先ず、導体層46にエッチング処理を施し、当該導体層46の一部を除去した後、当該除去部分にUV-YAGレーザ装置を用いてレーザ光を照射することで、絶縁基材41に貫通孔412を形成する。なお、レーザ光照射前の導体層46のエッチング処理を省略してもよい。UV-YAGレーザ装置に代えて、炭酸ガスレーザ（CO₂レーザ）やエキシマレーザ等を用いて絶縁基材41に貫通孔412を形成してもよい。或いは、ドリル加工や化学的なエッチング等により絶縁基材41に貫通孔412を形成してもよい。
- [0071] なお、貫通孔412にプラズマデスミア処理を施してもよい。このデスミア処理は、CF₄及びO₂（四フッ化メタン＋酸素）の混合ガスを用いて行うことができるが、Ar（アルゴン）等の不活性ガスを用いてもよい。また、このデスミア処理として、いわゆるドライ処理でなく、薬液を用いたウェットデスミア処理を用いてもよい。
- [0072] 次いで、図6（c）に示すように、CCL45に対してパネルめっき処理を施して、貫通孔412内に銅めっきを成長させることで、貫通孔412内にビア44を形成する。
- [0073] 次いで、図6（d）に示すように、導体層46、47にフォトリソグラフィ等によりエッチングレジストを形成した後にエッチングを行うことで、配線層42、43をパターン形成する。このエッチングには、塩化第二鉄や塩化第二銅等を主成分とするエッチャントを用いることができる。なお、CCL45を用いずに、セミアディティブ法を用いて、絶縁基材41に配線層42、43を形成してもよい。
- [0074] 次いで、図6（e）に示すように、UV-YAGレーザ装置を用いてレーザ光を絶縁基材41に照射して、絶縁基材41に開口411を形成する。なお、金型を用いたパンチ加工により、この開口411を形成してもよい。以上のようにして、内側基板40が形成される。

- [0075] 次いで、図4のステップS30において外側基板50B～80Bを形成する。図7(a)～図7(e)は本実施形態における外側基板50Bの形成方法を示す断面図であり、図4のステップS30の詳細を示す図である。
- [0076] ここで、上述した外側基板50～80は、硬化した接着層53～83及び導電性ペーストビア54～84、55を備えているのに対し、以下に説明する外側基板50B～80Bは、硬化前の接着剤53B～83B及び導電性ペースト54B～84B、55Bを備えている点で相違している。接着剤53B～83Bが硬化することで接着層53～83が形成され、導電性ペースト54B～84B、55Bが硬化することで導電性ペーストビア54～84、55が形成される。従って、外側基板50Bも本発明の態様における「第1の外側基板」の一例に相当し、外側基板60Bも本発明の態様における「第2の外側基板」の一例に相当する。そして、上述のように、外側基板50～80は、導電性ペーストビア55の有無を除いて、同一の構成を備えているので、外側基板50B～80Bの形成方法も、導電性ペーストビア55の形成工程の有無を除いて、同一である。従って、以下に外側基板50Bの形成方法にのみを説明し、外側基板60B～80Bの形成方法の詳細の説明については省略する。
- [0077] このステップS30では、先ず、図7(a)に示すように、CCL56を準備する。このCCL56は、絶縁基材51と、当該絶縁基材51の一方の主面511に積層された導体層57と、を備えた片面CCLである。特に限定されないが、この片面CCL56の具体例としては、例えば、厚さ25 μ m程度のポリイミドフィルムの片面に、厚さ12 μ m程度の銅箔をラミネートして作製されたものを例示することができる。
- [0078] 次いで、図7(b)に示すように、導体層57にフォトリソグラフィ等によりエッチングレジストを形成した後にエッチングを行うことで、配線層52をパターン形成する。なお、CCL56を用いずに、セミアディティブ法を用いて、絶縁基材51に配線層52を形成してもよい。
- [0079] 次いで、図7(c)に示すように、絶縁基材51の他方の主面512に接

着剤 5 3 B と樹脂フィルム 5 8 を順次重ねて熱圧着により貼り合わせる。特に限定されないが、この接着剤 5 3 B の具体例としては、例えば、 $25\mu\text{m}$ 程度のエポキシ系熱硬化性フィルムを例示することができる。また、樹脂フィルム 5 8 の具体例としては、例えば、 $25\mu\text{m}$ のポリイミド樹脂フィルムを例示することができる。このフィルムの貼り合わせには真空ラミネータを用い、減圧下の雰囲気中にて接着剤 5 3 B の硬化温度以下の温度で接着剤 5 3 B を加熱プレスすることで、接着剤 5 3 B 及び樹脂フィルム 5 8 を絶縁基材 5 1 に貼り付ける。なお、接着剤 5 3 B として、フィルム状の接着剤に代えて、ワニス状の接着剤を用いてもよく、この場合には、接着剤 5 3 B を絶縁基材 5 1 の他方の主面 5 1 2 に塗布する。

[0080] 次いで、図 7 (d) に示すように、樹脂フィルム 5 8、接着剤 5 3 B、及び、絶縁基材 5 1 を貫通する貫通孔 5 0 1、5 0 2 を形成する。具体的には、図中の上側から樹脂フィルム 5 8 に向かってレーザ光を照射することで、貫通孔 5 0 1、5 0 2 を形成する。なお、レーザ加工に代えて、ドリル加工や化学的なエッチング等により貫通孔 5 0 1、5 0 2 を形成してもよい。また、貫通孔 5 0 1、5 0 2 にデスミア処理を施してもよい。

[0081] 次いで、図 7 (e) に示すように、貫通孔 5 0 1、5 0 2 に、導電性ペースト 5 4 B、5 5 B を充填した後に、樹脂フィルム 5 8 を接着剤 5 3 B から剥離する。その結果、導電性ペースト 5 4 B、5 5 B の先端部分は、樹脂フィルム 5 8 の厚さに相当する量だけ接着剤 5 3 B の表面から突出する。この導電性ペースト 5 5 B は、後述の図 8 (a) 及び図 9 (a) に示すように、電子部品 1 0 の配線層 3 4 の凹部 3 4 1 の内径 D_1 よりも大きな外径 D_3 を有している ($D_3 > D_1$)。導電性ペースト 5 4 B、5 5 B を貫通孔 5 0 1、5 0 2 に充填する具体的な方法としては、例えば、スクリーン印刷等の印刷法、スピン塗布法、スプレー塗布法、ディスペンス法、及び、ラミネート法等を例示することができる。

[0082] なお、図 4 に示すステップ S 1 0 ~ S 3 0 の順番は、特に上記に限定されない。例えば、ステップ S 1 0 ~ S 3 0 を並行して行ってもよい。また、上

述したステップS20, S30と、後述するステップS40との順番も、特に図4に示す順番に限定されない。例えば、ステップS20～S40を並行して行ってもよい。図4のステップS10～S30が本発明の態様における「第1の工程」の一例に相当する。

[0083] 次いで、図4のステップS40において、図8(a)に示すように、電子部品10を外側基板50Bに仮固定する。図8(a)は本実施形態における部品内蔵基板1の形成方法を示す断面図であり、図4のステップS40を示す図である。また、図9(a)～図9(c)は図4のステップS40の詳細を示す図であり、図8(a)のIX部に対応する拡大図である。図4のステップS40が本発明の態様における「第2の工程」の一例に相当する。

[0084] 具体的には、まず、図9(a)に示すように、電子部品実装機（不図示）を用いて、配線層34の凹部341が導電性ペースト55Bの上方に位置するように、電子部品10を外側基板50Bに対して位置決めする。この際、電子部品10と外側基板50Bとを押圧する押圧方向に沿って視た場合（外側基板50Bの主面に対する法線方向に沿って視た場合（図3参照））に導電性ペースト55Bが配線層34の凸部342及び凹部341の両方と重複するように、電子部品10を外側基板50Bに対して位置決めする。具体的には、上述のように、凹部341の内径 D_1 が導電性ペースト55Bの外径 D_3 よりも小さくなっているため（ $D_1 < D_3$ ）、導電性ペースト55Bが、凸部342において凹部341の外縁に隣接する部分と全周に亘って重なるように、電子部品10を外側基板50に対して位置決めする。

[0085] 外側基板50に対する電子部品10の位置決めが完了したら、電子部品実装機（不図示）により、電子部品10を外側基板50に向かって下降させる。本実施形態では、この電子部品10の下降に伴って、最初に配線層34の凸部342が導電性ペースト55Bに接触し（図9(b)参照）、その後、接着剤53Bが配線層34の凸部342及び絶縁層33に接触する（図9(c)参照）。この際、導電性ペースト55Bは、凸部342において凹部341の外縁に隣接する部分と全周に亘って接触する。そして、この状態で

電子部品 10 と外側基板 50B とを加熱しながら押圧することで、接着剤 53B が、電子部品 10 の絶縁層 33 と外側基板 50B の絶縁基材 51 との間に介在し、電子部品 10 を外側基板 50B に仮固定する。この加熱により柔らかくなった接着剤 53B に電子部品 10 を押し付けて、当該接着剤 53B に配線層 34 を埋め込むことで、電子部品 10 と外側基板 50 との接着を強固にすることができる。なお、この状態において、導電性ペースト 55B が、凸部 342 に加えて、凹部 341 と接触してもよい。

[0086] この際の加熱温度は、接着剤 53B の硬化温度以下の温度であり、この加熱により接着剤 53B は軟化する。この加熱温度を、導電性ペースト 55B の硬化温度以下の温度としてもよい。また、この際の押し付けの圧力は、0.5N～50N 程度である。このような圧力で電子部品 10 と外側基板 50B とを押圧することで、導電性ペースト 55B に含まれる導電性粒子を電子部品 10 の配線層 34 に十分に接触させることができる。なお、このステップ S40 における加熱は、接着剤 53B を軟化させることができるのであれば、電子部品 10 及び外側基板 50B の両方を加熱してもよいし、電子部品 10 のみを加熱してもよいし、或いは、外側基板 50B のみを加熱してもよい。

[0087] また、本実施形態では、凸部 342 と導電性ペースト 55B との接触の後に接着剤 53B が凸部 342 及び絶縁層 33 に接触するので、凸部 342 と導電性ペースト 55B の間への接着剤 53B の流入を抑制することができる。この際、凹部 341 は、導電性ペースト 55B の外径 D_3 よりも小さな内径 D_1 を有しており ($D_1 < D_3$)、導電性ペースト 55B が凸部 342 において凹部 341 の外縁に隣接する部分と全周に亘って接触しているので、接着剤 53B の流入抑制の確実性を高めることができる。

[0088] また、本実施形態では、導電性ペースト 55B と配線層 34 とが凸部 342 で接触するので、配線層 34 に対する導電性ペースト 55B の接触圧を高めることができ、導電性ペースト 55B の導電性粒子を配線層 34 に十分に接触させることができる。

- [0089] さらに、本実施形態では、電子部品 10 の再配線構造 30 が有する段差 35 (図 9 (c) 参照) に接着剤 53 B が入り込むので、電子部品 10 と外側基板 50 との接着を強固にすることができる。
- [0090] 次いで、図 4 のステップ S 50 において、図 8 (b) に示すように、電子部品 10 が仮固定された外側基板 50 と、他の外側基板 60 ~ 80 と、内側基板 40 と、を相互に位置決めしながら積層する。図 8 (b) は本実施形態における部品内蔵基板 1 の形成方法を示す断面図であり、図 4 のステップ S 50 を示す図である。図 4 のステップ S 50 が本発明の態様における「第 3 の工程」の一例に相当する。
- [0091] 具体的には、外側基板 50 B に仮固定された電子部品 10 を内側基板 40 の開口 411 に挿入しながら、外側基板 50 B, 60 B の間に内側基板 40 を挟み、さらに、これらを外側基板 70 B, 80 B で挟むように、内側基板 40 と外側基板 50 B ~ 80 B を重ね合わせる。
- [0092] この際、絶縁基材 41 に接着剤 53 B が接触すると共に導電性ペースト 54 B が配線層 43 に接触するように、外側基板 50 B を内側基板 40 の下面に重ね合わせる。同様に、絶縁基材 41 に接着剤 63 B が接触すると共に導電性ペースト 64 B が配線層 42 に接触するように、外側基板 60 B を内側基板 40 の上面に重ね合わせる。
- [0093] また、絶縁基材 51 に接着剤 73 B が接触すると共に導電性ペースト 74 B が配線層 52 に接触するように、外側基板 70 B を外側基板 50 B の下面に重ね合わせる。同様に、絶縁基材 61 に接着剤 83 B が接触すると共に導電性ペースト 84 B が配線層 62 に接触するように、外側基板 80 B を外側基板 60 B の上面に重ね合わせる。
- [0094] 次いで、図 4 のステップ S 60 において、真空プレス機を用いて、1 kPa 以下の減圧雰囲気中にて内側基板 40 及び外側基板 50 B ~ 80 B を加熱加圧して一括で熱圧着することで、これらを一体化する。これにより、図 1 に示すような、電子部品 10、内側基板 40、及び、外側基板 50 ~ 80 を備えた部品内蔵基板 1 が完成する。図 4 のステップ S 60 が本発明の態様に

おける「第４の工程」の一例に相当する。

[0095] この際に、加熱により接着剤５３Ｂ，６３Ｂが流動して電子部品１０と内側基板４０の開口４１１の内面との間の隙間を埋めると共に、加熱により接着剤５３Ｂ～８３Ｂが流動して絶縁基材５１～８１との隙間を埋めた後に、当該接着剤５３Ｂ～８３Ｂが硬化することで、接着層５３～８３が形成される。これと並行して、導電性ペースト５４Ｂ～８４Ｂ，５５Ｂが硬化することで、導電性ペーストビア５４～８４，５５が形成される。

[0096] 特に、図９（ｄ）に示すように、導電性ペースト５５Ｂと配線層３４とが凸部３４２で密に接触している状態から、当該導電性ペースト５５Ｂをさらに押圧するので、導電性ペースト５５Ｂの導電性粒子を配線層３４に十分に接触させることができ、導電性ペーストビア５５と配線層３４との間で安定した電氣的接続を確保することができる。この押圧により、配線層３４の凹部３４１及び凸部３４２の両方に接触した導電性ペーストビア５５が形成される。図９（ｄ）は図４のステップＳ６０の詳細を示す図であり、図８（ａ）のⅨ部に対応する拡大図である。

[0097] 以上のように、本実施形態では、電子部品１０と外側基板５０Ｂを仮固定する際に、導電性ペースト５５Ｂを電子部品１０の配線層３４に接触させた状態で電子部品１０と外側基板５０Ｂを押圧する。このため、導電性ペースト５５Ｂの導電性粒子が電子部品１０の配線層３４に十分に接触した状態でステップＳ６０（一括熱圧着工程）に進み、当該導電性ペースト５５Ｂを硬化させることができ、電子部品１０と外側基板５０との電氣的接続の信頼性の向上を図ることができる。

[0098] また、本実施形態では、電子部品１０の配線層３４が凹部３４１に加えて凸部３４２を備えており、電子部品１０を外側基板５０Ｂに仮固定する際に、押圧方向に沿って視た場合に導電性ペースト５５を凸部３４２及び凹部３４１に重複させた状態で、電子部品１０及び外側基板５０Ｂを押圧する。このため、導電性ペースト５５Ｂと凸部３４２とを最初に接触させることができ、凸部３４２と導電性ペースト５５Ｂの間への接着剤５３Ｂの流入を抑制

することができる。また、電子部品 10 を外側基板 50 B に仮固定する際に、導電性ペースト 55 B と配線層 34 とが凸部 34 2 で接触するので、配線層 34 に対する導電性ペースト 55 B の接触圧を高めることができ、導電性ペースト 55 B の導電性粒子を配線層 34 に十分に接触させることができる。また、従って、電子部品 10 と外側基板 50 との電氣的接続の信頼性の向上を図ることができる。

[0099] なお、以上説明した実施形態は、本発明の理解を容易にするために記載されたものであって、本発明を限定するために記載されたものではない。したがって、上記の実施形態に開示された各要素は、本発明の技術的範囲に属する全ての設計変更や均等物をも含む趣旨である。

符号の説明

[0100] 1…部品内蔵基板

10…電子部品

20…部品本体

201…主面

21…電極パッド

22…絶縁膜

221…開口

30…再配線構造

31…絶縁層

311…開口

32…配線層

33…絶縁層

331…開口

34…配線層

341…凹部

342…凸部

35…段差

- 4 0 …内側基板
 - 4 1 …絶縁基材
 - 4 1 1 …開口
 - 4 1 2 …貫通孔
 - 4 2 …配線層
 - 4 3 …配線層
 - 4 4 …ビア
- 4 5 …C C L
 - 4 6, 4 7 …導体層
- 5 0, 5 0 B …外側基板
 - 5 0 1, 5 0 2 …貫通孔
 - 5 1 …絶縁基材
 - 5 1 1, 5 1 2 …主面
 - 5 2 …配線層
 - 5 3 …接着層
 - 5 3 B …接着剤
 - 5 4, 5 5 …導電性ペーストビア
 - 5 4 B, 5 5 B …導電性ペースト
- 5 6 …C C L
 - 5 7 …導体層
- 5 8 …樹脂フィルム
- 6 0, 6 0 B …外側基板
 - 6 1 …絶縁基材
 - 6 2 …配線層
 - 6 3 …接着層
 - 6 3 B …接着剤
 - 6 4 …導電性ペーストビア
 - 6 4 B …導電性ペースト

7 0, 7 0 B…外側基板

7 1…絶縁基材

7 2…配線層

7 3…接着層

7 3 B…接着剤

7 4…導電性ペーストビア

7 4 B…導電性ペースト

8 0, 8 0 B…外側基板

8 1…絶縁基材

8 2…配線層

8 3…接着層

8 3 B…接着剤

8 4…導電性ペーストビア

8 4 B…導電性ペースト

請求の範囲

- [請求項1] 電子部品と、前記電子部品を収容可能な第1の開口を有する内側基板と、導電性ペーストが充填された貫通孔を備えた第1の外側基板と、第2の外側基板と、を準備する第1の工程と、
- 前記電子部品を前記第1の外側基板に仮固定する第2の工程と、
- 前記第1の開口に前記電子部品を挿入しつつ、前記第1の外側基板と前記第2の外側基板の間に前記内側基板を挟むように、前記第1及び第2の外側基板と前記内側基板を相互に重ね合わせる第3の工程と、
- 、
- 前記第1及び第2の外側基板と前記内側基板を加熱しながら押圧することで、前記第1及び第2の外側基板と前記内側基板を相互に固定する第4の工程と、を備え、
- 前記電子部品は、
- 電極パッドが配置された第1の主面を有する部品本体と、
- 第2の開口を有し、前記部品本体に対して前記第1の主面側に配置された第1の絶縁層と、
- 前記第2の開口を覆うように前記第1の絶縁層上に配置され、前記電極パッドに電氣的に接続された第1の配線層と、を備え、
- 前記第2の工程は、前記導電性ペーストを前記第1の配線層に接触させた状態で、前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法。
- [請求項2] 請求項1に記載の部品内蔵基板の製造方法であって、
- 前記第1の配線層は、
- 前記第2の開口内に配置された凹部と、
- 前記第1の絶縁層上に配置された凸部と、を備え、
- 前記第2の工程は、押圧方向に沿って視た場合に前記導電性ペーストを前記凸部及び前記凹部に重複させた状態で、前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法。

- [請求項3] 請求項 1 又は 2 に記載の部品内蔵基板の製造方法であって、
前記第 1 の配線層は、
前記第 2 の開口内に配置された凹部と、
前記第 1 の絶縁層上に配置された凸部と、を備え、
前記凹部は、前記導電性ペーストの外径よりも小さな内径を有しており、
前記第 2 の工程は、前記導電性ペーストを、前記凸部において前記凹部の外縁に隣接する部分と全周に亘って接触させることを含む部品内蔵基板の製造方法。
- [請求項4] 請求項 2 又は 3 に記載の部品内蔵基板の製造方法であって、
前記電子部品は、
第 3 の開口を有し、前記部品本体と前記第 1 の絶縁層との間に介在する第 2 の絶縁層と、
前記第 3 の開口を覆うように前記第 2 の絶縁層上に配置され、前記電極パッドに電氣的に接続された第 2 の配線層と、を備え、
前記第 1 の絶縁層は、前記第 2 の配線層の一部を前記第 2 の開口に対向させつつ前記第 2 の配線層を覆うように前記第 2 の絶縁層に積層され、
前記第 1 の配線層は、前記第 2 の開口を介して前記第 2 の配線層と接続されている部品内蔵基板の製造方法。
- [請求項5] 請求項 4 に記載の部品内蔵基板の製造方法であって、
前記第 2 の絶縁層は、前記第 3 の開口が前記電極パッドと対向するように前記部品本体に積層されている部品内蔵基板の製造方法。
- [請求項6] 請求項 1 ～ 5 のいずれか一項に記載の部品内蔵基板の製造方法であって、
前記第 1 の外側基板は、
電気絶縁性を有する基材と、
前記基材の第 2 の主面に配置された第 3 の配線層と、

前記基材の第3の主面に配置された接着剤と、を備え、
前記貫通孔は、前記基材及び前記接着剤を貫通していると共に前記第3の配線層で閉塞されており、
前記導電性ペーストは、前記第3の配線層に接触しており、
前記第2の工程は、前記導電性ペーストを前記第1の配線層に接触させた状態で、前記接着剤を加熱しながら前記電子部品と前記第1の外側基板を押圧することを含む部品内蔵基板の製造方法。

[請求項7]

電子部品と、
前記電子部品が実装されている第1の外側基板と、
前記電子部品を収容した第1の開口を有していると共に、前記第1の外側基板に重ねられた内側基板と、
前記電子部品を覆うように、前記内側基板に重ねられた第2の外側基板と、を備え、
前記電子部品は、
電極パッドが配置された第1の主面を有する部品本体と、
第2の開口を有し、前記部品本体に対して前記第1の主面側に配置された第1の絶縁層と、
前記第2の開口を覆うように前記第1の絶縁層上に配置され、前記電極パッドに電氣的に接続された第1の配線層と、を備え、
前記第1の配線層は、
前記第2の開口内に配置された凹部と、
前記第1の絶縁層上に配置された凸部と、を備え、
前記第1の外側基板は、前記第1の配線層の接続された導電性ペーストビアを備え、
前記導電性ペーストビアは、前記凸部及び前記凹部に接続されている部品内蔵基板。

[請求項8]

請求項7に記載の部品内蔵基板であって、
前記凹部は、前記導電性ペーストビアの外径よりも小さな内径を有

しており、

前記導電性ペーストビアは、前記凸部において前記凹部の外縁に隣接する部分と全周に亘って接続されている部品内蔵基板。

[請求項9]

請求項7又は8に記載の部品内蔵基板であって、

前記電子部品は、

第3の開口を有し、前記部品本体と前記第1の絶縁層との間に介在する第2の絶縁層と、

前記第3の開口を覆うように前記第2の絶縁層上に配置され、前記電極パッドに電氣的に接続された第2の配線層と、を備え、

前記第1の絶縁層は、前記第2の配線層の一部を前記第2の開口に対向させつつ前記第2の配線層を覆うように前記第2の絶縁層に積層され、

前記第1の配線層は、前記第2の開口を介して前記第2の配線層と接続されている部品内蔵基板。

[請求項10]

請求項9に記載の部品内蔵基板であって、

前記第2の絶縁層は、前記第3の開口が前記電極パッドと対向するように前記部品本体に積層されている部品内蔵基板。

[請求項11]

請求項7～10のいずれか一項に記載の部品内蔵基板であって、

前記第1の外側基板は、

電気絶縁性を有する絶縁基材と、

前記絶縁基材の第2の主面に配置された第3の配線層と、

前記絶縁基材の第3の主面に配置された接着層と、を備え、

前記部品内蔵基板は、前記絶縁基材及び前記接着層を貫通していると共に前記第3の配線層で閉塞された貫通孔を有しており、

前記導電性ペーストビアは、前記貫通孔内に配置され、前記第3の配線層に接続されている部品内蔵基板。