

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 9 月 23 日 (23.09.2004)

PCT

(10) 国際公開番号
WO 2004/082064 A1

- (51) 国際特許分類⁷: H01P 5/02
- (21) 国際出願番号: PCT/JP2004/002751
- (22) 国際出願日: 2004 年 3 月 4 日 (04.03.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-064128 2003 年 3 月 10 日 (10.03.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 独立行政法人科学技術振興機構 (JAPAN SCIENCE AND TECHNOLOGY AGENCY) [JP/JP]; 〒3320012 埼玉県川口市本町4丁目1番8号 Saitama (JP). 株式会社ロジッ

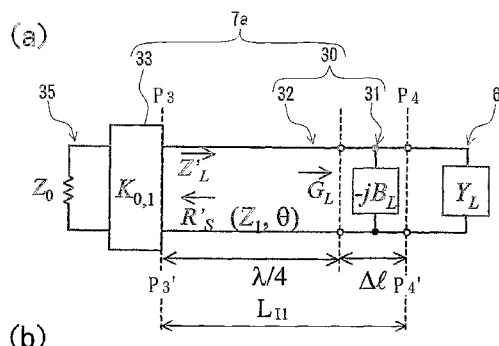
ク・リサーチ (LOGIC RESEARCH CO.,LTD) [JP/JP]; 〒8120013 福岡県福岡市博多区博多駅東1丁目9-11 Fukuoka (JP).

- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 吉田 啓二 (YOSHIDA, Keiji) [JP/JP]; 〒8160943 福岡県大野城市白木原2-13-11 Fukuoka (JP). 金谷 晴一 (KANAYA, Haruichi) [JP/JP]; 〒8160874 福岡県春日市大和町1-4-2 春日住宅5-41 Fukuoka (JP). 土屋 忠明 (TSUCHIYA, Tadaaki) [JP/JP]; 〒8300031 福岡県久留米市六ツ門町11-11-208 Fukuoka (JP).
- (74) 代理人: 近島 一夫 (CHIKASHIMA, Kazuo); 〒1050023 東京都港区芝浦1丁目9番7号 おもだかビル2階 Tokyo (JP).

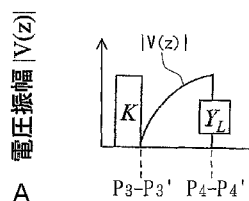
/ 続葉有 /

(54) Title: IMPEDANCE MATCHING CIRCUIT, AND SEMICONDUCTOR ELEMENT AND RADIO COMMUNICATION DEVICE USING THE SAME

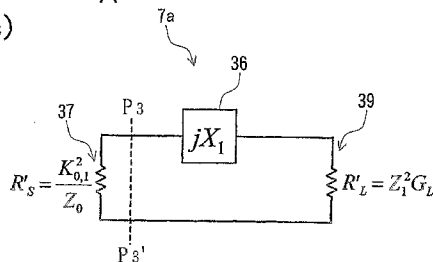
(54) 発明の名称: インピーダンス整合回路とそれを用いた半導体素子及び無線通信装置



(b)



(c)



A...VOLTAGE AMPLITUDE |V(z)|

(57) Abstract: There is provided an impedance matching circuit capable of band adjustment while enabling configuration on a semiconductor element by reducing the area required. A semiconductor element and a radio communication device using the impedance matching circuit are also disclosed. A reactance compensation distribution constant line (31) compensates the reactance (B_L , X_S) of a load (6). A 1/4 wavelength distribution constant line (32) and an impedance reverse distribution constant line (33) constituting an impedance reverse circuit (K inverter or J inverter) in accordance with the size of the impedance (Z_L , Z_S) of the load (6) match the impedance (Z_L , Z_S) of the compensated load (6) and output the input signals (SI1, SI2) with the set bandwidth (w). Accordingly, by reducing the line length of the reactance compensation distribution constant line (31) and the 1/4 wavelength distribution constant line (32), it is possible to adjust the band while reducing the size of the impedance matching circuit (7a).

(57) 要約: 占有面積を小さくすることにより、半導体素子上に構成することを可能にしながら、帯域調整が可能な、インピーダンス整合回路とそれを用いた半導体素子及び無線通信装置である。リアクタンス補償分布定数線路 (31) は、負荷 (6) のリアクタンス (B_L , X_S) を補償し、1/4 波長分布定数線路 (32) と、負荷 (6) のインピーダンス (Z_L , Z_S) の大きさに応じたインピーダンス反転回路 (K インバータまたは J インバータ) を構成する、インピーダンス反転分布定数線路 (33) とは、補償された負荷 (6) のインピーダンス (Z_L , Z_S) を整合すると共に、入力される信号 (SI1, SI2) を、設定された帯域幅 (w) で出力するので、リアクタンス補償分布定数線路 (31) と 1/4 波長分布定数線路 (32) との線路長を短くすることにより、インピーダンス整合回路 (7a) を小型化しながら、帯域調整を可能とすることができる。

分布定数線路 (31) と 1/4 波長分布定数線路 (32) との線路長を短くすることにより、インピーダンス整合回路 (7a) を小型化しながら、帯域調整を可能とすることができる。



(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL,

SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。