

明 細 書

発明の名称：貫通電極基板及び貫通電極基板の製造方法

技術分野

[0001] 本開示の実施形態は、貫通電極基板及び貫通電極基板の製造方法に関する。

背景技術

[0002] 貫通電極基板が、様々な用途で利用されている。貫通電極基板は、貫通孔が設けられた基板と、貫通孔に位置する電極と、を備える。貫通孔は、基板の第1面から第2面へ貫通している。貫通電極基板は、第1面に位置する電気要素と第2面に位置する電気要素とを電氣的に接続するために利用される。貫通電極基板は、インターポーザとも称される。以下の記載において、貫通孔の内部に設けられた電極のことを、貫通電極と称する。

[0003] 貫通電極の例として、フィルドビア又はコンフォーマルビアが知られている。フィルドビアは、貫通孔の内部に充填された銅などの導電性材料を含む。コンフォーマルビアは、貫通孔の壁面に沿って広がる導電層を含む。電気抵抗を低減するという観点においては、フィルドビアが好ましい。

[0004] めっき処理によってフィルドビアを形成する場合、ボイドが生じやすい。ボイドとは、フィルドビアの内部に生じる穴欠陥である。ボイドは、貫通孔の内部におけるめっきの成長速度が適切に制御されない場合に生じる。特許文献1は、貫通孔の壁面の全域ではなく壁面の一部にシード層を配置することにより、ボイドを抑制することを提案している。

先行技術文献

特許文献

[0005] 特許文献1：国際公開2023/085366号

発明の概要

発明が解決しようとする課題

[0006] シート層が配置されていない場所では、貫通電極が貫通孔の壁面に接する

。壁面と貫通電極との間の密着性は、シード層と壁面との間の密着性よりも低い。密着性が不十分である場合、貫通電極と壁面との間に隙間が生じ、貫通電極の安定性が低下する。

[0007] 本開示の実施形態は、このような点を考慮してなされたものであり、貫通電極の安定性が高められた貫通電極基板を提供することを目的とする。

課題を解決するための手段

[0008] 本開示の実施形態は、以下の〔１〕～〔２３〕に関する。

〔１〕 貫通電極基板であって、

第１面及び前記第１面とは反対側に位置する第２面を含み、前記第１面から前記第２面に至る壁面を含む貫通孔が設けられている基板と、

前記第１面に位置する第１端面と、前記第２面に位置する第２端面と、を含み、前記貫通孔を埋める貫通電極と、

前記貫通電極と前記貫通孔の前記壁面との間に位置する密着層と、を備え、

前記貫通電極は、前記第１端面を含む第１層と、前記第２端面を含み、界面において前記第１層に接する第２層と、を含み、

前記密着層は、前記第２面に到達しないよう、前記壁面に沿って前記第２面に向かって延びており、

前記密着層は、前記第２面に向かう延びが終端される第２端を含み、

前記界面は、前記基板の厚み方向において、前記第１面と前記密着層の前記第２端との間、又は前記第２面と前記密着層の前記第２端との間に位置する、貫通電極基板。

[0009] 〔２〕 〔１〕に記載の貫通電極基板において、前記界面は、前記厚み方向において、前記第２面と前記密着層の前記第２端との間に位置していてもよい。

[0010] 〔３〕 〔２〕に記載の貫通電極基板において、前記厚み方向における前記第１面と前記密着層の前記第２端との間の距離が、 $2\mu\text{m}$ 以上 $250\mu\text{m}$ 以下であってもよい。

- [0011] [4] [2] 又は [3] に記載の貫通電極基板において、前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との間の距離の比率が、0.002以上0.500以下であってもよい。
- [0012] [5] [2] ～ [4] のいずれか1つに記載の貫通電極基板において、前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との距離の比率が、0.05以上0.95以下であってもよい。
- [0013] [6] [2] ～ [5] のいずれか1つに記載の貫通電極基板において、前記厚み方向における前記第1面と前記密着層の前記第2端との間の距離が、5 μm 以上であってもよく、前記基板の厚みに対する、前記厚み方向における前記第2面と前記界面との距離の比率が、前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との距離の比率よりも大きくてもよい。
- [0014] [7] [1] に記載の貫通電極基板において、前記界面は、前記厚み方向において、前記第1面と前記密着層の前記第2端との間に位置していてもよい。
- [0015] [8] [7] に記載の貫通電極基板において、前記厚み方向における前記第1面と前記界面との間の距離が、5 μm 以上250 μm 以下であってもよい。
- [0016] [9] [7] 又は [8] に記載の貫通電極基板において、前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との間の距離の比率が、0.010以上0.500以下であってもよい。
- [0017] [10] [7] ～ [9] のいずれか1つに記載の貫通電極基板において、前記基板の厚みに対する、前記厚み方向における前記第1面と前記密着層の前記第2端との距離の比率が、0.05以上0.95以下であってもよい。
- [0018] [11] [7] ～ [10] のいずれか1つに記載の貫通電極基板において、前記厚み方向における前記第1面と前記界面との間の距離が、10 μm 以上であってもよく、前記基板の厚みに対する、前記厚み方向における前記第2面と前記密着層の前記第2端との距離の比率が、前記基板の厚みに対する

、前記厚み方向における前記第1面と前記密着層の前記第2端との距離の比率よりも大きくてもよい。

[0019] [12] [1]～[11]のいずれか1つに記載の貫通電極基板において、前記密着層は、チタン、チタン化合物、クロム又はクロム化合物を含んでいてもよい。

[0020] [13] [1]～[12]のいずれか1つに記載の貫通電極基板において、前記貫通電極は、銅を含んでいてもよい。

[0021] [14] [1]～[13]のいずれか1つに記載の貫通電極基板において、前記基板は、ガラスを含み、 $300\mu\text{m}$ 以上 $1200\mu\text{m}$ 以下の厚みを有していてもよい。

[0022] [15] [1]～[14]のいずれか1つに記載の貫通電極基板は、前記第1面に位置する第1配線層、又は、前記第2面に位置する第2配線層の少なくともいずれかを備えていてもよい。前記第1配線層は、第1導電層及び第1絶縁層を含んでいてもよい。前記第2配線層は、第2導電層及び第2絶縁層を含んでいてもよい。

[0023] [16] [15]に記載の貫通電極基板は、前記貫通電極に電氣的に接続された端子を含む半導体素子を備えていてもよい。

[0024] [17] [15]に記載の貫通電極基板において、前記貫通電極は、前記密着層上に位置するシード層を含んでもよく、前記界面と前記シード層の端部との間の、前記厚み方向における距離が、 50nm 以下であってもよい。

[0025] [18] 貫通電極基板の製造方法であって、

第1面及び前記第1面とは反対側に位置する第2面を含み、前記第1面から前記第2面に至る壁面を含む貫通孔が設けられている基板を準備する工程と、

前記壁面に密着層を形成する工程と、

前記貫通孔に貫通電極を形成する貫通電極形成工程と、を備え、

前記密着層は、前記第2面に到達しないよう、前記壁面に沿って前記第2面に向かって延びており、

前記密着層は、前記第2面に向かう延びが終端される第2端を含み、
前記貫通電極形成工程は、
前記密着層上に位置する部分を少なくとも含むシード層を形成する工程と、
、
前記シード層を覆う第1層を、電解めっきによって形成する第1電解めっき工程と、
界面において前記第1層に接する第2層を、電解めっきによって形成する第2電解めっき工程と、を備え、
前記界面は、前記基板の厚み方向において、前記第1面と前記密着層の前記第2端との間、又は前記第2面と前記密着層の前記第2端との間に位置する、貫通電極基板の製造方法。

[0026] [19] [18]に記載の貫通電極基板の製造方法において、前記シード層は、前記密着層上にのみ位置していてもよく、前記界面は、前記厚み方向において、前記第1面と前記密着層の前記第2端との間に位置していてもよい。

[0027] [20] [18]に記載の貫通電極基板の製造方法において、前記シード層は、前記密着層の前記第2端を覆うよう、前記密着層上及び前記壁面上に位置していてもよく、前記界面は、前記厚み方向において、前記第2面と前記密着層の前記第2端との間に位置していてもよい。

[0028] [21] [18]～[20]のいずれか1つに記載の貫通電極基板の製造方法において、前記密着層は、化学気相成長法によって形成されてもよい。

[0029] [22] [18]～[21]のいずれか1つに記載の貫通電極基板の製造方法において、前記密着層は、原子層堆積法によって形成されてもよい。

[0030] [23] [18]～[22]のいずれか1つに記載の貫通電極基板の製造方法において、前記シード層は、物理成膜法によって形成されてもよい。

発明の効果

[0031] 本開示の実施形態によれば、ボイドが抑制された貫通電極を備える貫通電極基板を提供できる。

図面の簡単な説明

[0032] [図1]貫通電極基板を示す断面図である。

[図2A]第1の実施の形態に係る貫通電極基板の貫通孔を示す断面図である。

[図2B]密着層の第2端の一例を示す断面図である。

[図3]貫通電極基板の第1面を示す図である。

[図4]貫通電極基板の第2面を示す図である。

[図5]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

[図6]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

[図7]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

[図8]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

[図9]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

[図10]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図11]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図12]第1の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図13]第1の実施の形態に係る貫通電極基板の効果の一例を説明するための図である。

[図14]第1の比較の形態に係る貫通電極基板を示す図である。

[図15]第2の比較の形態に係る貫通電極基板を示す図である。

[図16]第3の比較の形態に係る貫通電極基板を示す図である。

[図17]貫通孔の一変形例を示す断面図である。

[図18]貫通孔の一変形例を示す断面図である。

[図19]貫通孔の一変形例を示す断面図である。

[図20]貫通孔の一変形例を示す断面図である。

[図21]貫通電極基板一変形例を示す断面図である。

[図22]貫通電極基板一変形例を示す断面図である。

[図23]貫通電極基板一変形例を示す断面図である。

[図24]貫通電極基板一変形例を示す断面図である。

[図25]配線層を備える貫通電極基板の一例を示す断面図である。

[図26]配線層を備える貫通電極基板の一例を示す断面図である。

[図27]配線層を備える貫通電極基板の一例を示す断面図である。

[図28]貫通電極基板が搭載される製品の例を示す図である。

[図29]第2の実施の形態に係る貫通電極基板の貫通孔を示す断面図である。

[図30]第2の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図31]第2の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図32]第2の実施の形態に係る貫通電極基板の製造工程を示す断面図である。

。

[図33]第2の実施の形態に係る貫通電極基板の効果を説明するための図である。

[図34]実施例A1～A10及び比較例A1の評価結果を示す表である。

[図35]実施例B1～B10及び比較例B1の評価結果を示す表である。

[図36]実施例B11における貫通孔の観察位置を示す図である。

[図37]実施例B11における貫通孔の観察結果を示す画像である。

[図38]実施例B11における貫通孔の観察結果を示す画像である。

[図39]実施例B11における貫通孔の観察結果を示す画像である。

[図40]実施例B11における貫通孔の観察結果を示す画像である。

[図41]実施例B12における貫通電極の観察結果を示す画像である。

[図42]実施例B12における貫通電極の観察結果を示す画像である。

発明を実施するための形態

[0033] 本開示の第1の実施形態に係る貫通電極基板及び実装基板の構成及びその製造方法について、図面を参照しながら詳細に説明する。以下に示す実施形態は本開示の実施形態の一例であって、本開示はこれらの実施形態に限定し

て解釈されるものではない。本明細書において用いる、形状や幾何学的条件並びにそれらの程度を特定する、例えば、「平行」や「直交」等の用語や長さや角度の値等については、厳密な意味に縛られることなく、同様の機能を期待し得る程度の範囲を含めて解釈する。

[0034] 本明細書において、あるパラメータに関して複数の上限値の候補及び複数の下限値の候補が挙げられている場合、そのパラメータの数値範囲は、任意の1つの上限値の候補と任意の1つの下限値の候補とを組み合わせることによって構成されてもよい。例えば、「パラメータBは、例えばA1以上であり、A2以上であってもよく、A3以上であってもよい。パラメータBは、例えばA4以下であり、A5以下であってもよく、A6以下であってもよい。」と記載されている場合を考える。この場合、パラメータBの数値範囲は、A1以上A4以下であってもよく、A1以上A5以下であってもよく、A1以上A6以下であってもよく、A2以上A4以下であってもよく、A2以上A5以下であってもよく、A2以上A6以下であってもよく、A3以上A4以下であってもよく、A3以上A5以下であってもよく、A3以上A6以下であってもよい。

[0035] 実施形態で参照する図面において、同一部分又は同様な機能を有する部分には同一の符号又は類似の符号を付し、その繰り返しの説明は省略する場合がある。また、図面の寸法比率は説明の都合上実際の比率とは異なる場合や、構成の一部が図面から省略される場合がある。

[0036] (貫通電極基板)

図1は、貫通電極基板10の一例を示す断面図である。貫通電極基板10は、基板12及び複数の貫通電極20を備える。

[0037] (基板)

基板12は、第1面13及び第2面14を含む。第2面14は、第1面13の反対側に位置する。

[0038] 基板12には、第1面13から第2面14へ基板12を貫通する複数の貫通孔15が設けられている。貫通孔15は、第1面13から第2面14へ至

る壁面 16 を含む。以下の説明において、第 1 面 13 から第 2 面 14 に向かう方向のことを、厚み方向 D3 とも称する。厚み方向 D3 は、第 1 面 13 の法線方向に平行であってもよい。第 1 面 13 が広がる方向のことを、面方向とも称する。図 1 の第 1 方向 D1 は、面方向の 1 つである。第 1 方向 D1 は、最も多くの貫通電極 20 が並ぶ方向として規定される。

[0039] 基板 12 は、絶縁性を有する無機材料から構成されている。例えば、基板 12 は、ガラス、石英、サファイア、樹脂、シリコン、炭化シリコン、アルミナ (Al_2O_3)、窒化アルミ (AlN)、酸化ジルコニウム (ZrO_2) などを主成分として含む。主成分とは、51 質量%以上の含有率を有する成分である。

[0040] 基板 12 がシリコンを含む場合、基板 12 の第 1 面 13、第 2 面 14、壁面 16 などの表面は、絶縁膜によって構成されていてもよい。絶縁膜は、例えば、貫通孔 15 が形成された基板 12 を高温で酸化処理することによって形成される。

[0041] 基板 12 は、平面視において矩形であってもよい。矩形の基板 12 は、パネルとも称される。基板 12 は、平面視において円形であってもよい。円形の基板 12 は、ウエハとも称される。平面視とは、第 1 面 13 の厚み方向 D3 に沿って対象を見ることを意味する。

[0042] 基板 12 の厚み T0 は、例えば $100\ \mu\text{m}$ 以上であり、 $200\ \mu\text{m}$ 以上であってもよく、 $300\ \mu\text{m}$ 以上であってもよい。厚み T0 が $100\ \mu\text{m}$ 以上であることにより、基板 12 のたわみが大きくなることを抑制できる。従って、製造工程における基板 12 のハンドリングが困難になったり、基板 12 上に形成される層の内部応力に起因して基板 12 が反ってしまったりすることを抑制できる。基板 12 の厚み T0 は、例えば $1200\ \mu\text{m}$ 以下であり、 $1000\ \mu\text{m}$ 以下であってもよく、 $500\ \mu\text{m}$ 以下であってもよい。厚み T0 が $1200\ \mu\text{m}$ 以下であることにより、基板 12 に貫通孔 15 を形成する工程に要する時間が長くなることを抑制できる。

[0043] (貫通電極)

貫通電極 20 は、貫通孔 15 の内部に位置し、導電性を有する部材である

。貫通電極 20 は、貫通孔 15 を埋めている。貫通電極 20 は、いわゆるフィルドビアである。

[0044] 図 1 に示すように、貫通電極 20 は、第 1 端面 201 及び第 2 端面 202 を含む。第 1 端面 201 は、第 1 面 13 に位置する。第 2 端面 202 は、第 2 面 14 に位置する。第 1 端面 201 は、第 1 面 13 と同一面上に広がっていてもよい。第 2 端面 202 は、第 2 面 14 と同一面上に広がっていてもよい。

[0045] 貫通孔 15 は、第 1 面 13 において寸法 R1 を有する。貫通孔 15 は、第 2 面 14 において寸法 R2 を有する。寸法 R1 は、寸法 R2 と同一であってもよい。寸法 R1 は、寸法 R2 と異なってもよい。例えば、寸法 R1 は、寸法 R2 よりも大きくてもよく、寸法 R2 よりも小さくてもよい。

[0046] 寸法 R1 は、例えば $5\ \mu\text{m}$ 以上であり、 $10\ \mu\text{m}$ 以上であってもよく、 $20\ \mu\text{m}$ 以上であってもよい。寸法 R1 は、例えば $100\ \mu\text{m}$ 以下であり、 $80\ \mu\text{m}$ 以下であってもよく、 $60\ \mu\text{m}$ 以下であってもよい。寸法 R2 の数値範囲は、寸法 R1 の数値範囲と同一であってもよい。

[0047] 貫通孔 15 は、高いアスペクト比を有していてもよい。アスペクト比は、面方向における貫通孔 15 の寸法の最小値に対する、基板 12 の厚み T0 の比率である。貫通孔 15 の寸法が厚み方向 D3 において均一である場合、アスペクト比は、 $T0/R1$ によって算出される。アスペクト比は、例えば 3.0 以上であり、4.0 以上であってもよく、5.0 以上であってもよい。アスペクト比は、例えば 25.0 以下であり、20.0 以下であってもよく、15.0 以下であってもよい。例えば、アスペクト比は、3.0 以上 25.0 以下であってもよい。アスペクト比が 3.0 以上であることにより、第 1 面 13 において貫通孔 15 が貫通電極 20 によって塞がれないという状況が生じることを抑制できる。アスペクト比が 25.0 以下であることにより、めっき処理によって貫通電極 20 を形成することに要する時間を低減できる。

[0048] 平面視における貫通孔 15 の形状は、特には限られない。例えば、平面視

における貫通孔 15 の形状は、円形であってもよく、円形でなくてもよい。平面視における貫通孔 15 の形状が円形である場合、上述の寸法 R 1 及び寸法 R 2 は、第 1 面 13 における貫通孔 15 の直径及び第 2 面 14 における貫通孔 15 の直径である。平面視における貫通孔 15 の形状が円形でない場合、上述の寸法 R 1 及び寸法 R 2 は、平面視における貫通孔 15 の寸法が最大になる方向において規定される。例えば、平面視における貫通孔 15 の形状が楕円形である場合、上述の寸法 R 1 及び寸法 R 2 は、楕円形の長軸の方向において規定される。

[0049] 貫通孔 15 の内部の構造について詳細に説明する。図 2 A は、貫通孔 15 の一例を示す断面図である。貫通電極基板 10 は、貫通電極 20 と壁面 16 との間に位置する密着層 31 を備える。密着層 31 は、壁面 16 に接していてもよい。

[0050] 図 2 A に示すように、貫通電極 20 は、第 1 層 21、第 2 層 22 及びシード層 24 を含む。第 1 層 21 は、第 1 端面 201 を含む。第 2 層 22 は、第 2 端面 202 を含む。第 1 層 21 及び第 2 層 22 は、厚み方向 D3 において積層されている。シード層 24 は、第 1 層 21 と貫通孔 15 との間に位置する。図 2 A に示す例において、シード層 24 は、第 1 層 21 と密着層 31 との間に位置する。シード層 24 は、密着層 31 に接していてもよい。シード層 24 は、第 1 層 21 に接していてもよい。

[0051] 後述するように、第 1 層 21 は、第 1 電解めっき工程によって形成される。第 2 層 22 は、第 1 電解めっき処理の後に実施される第 2 電解めっき工程によって形成される。第 2 層 22 は、厚み方向 D3 において、界面 23 で第 1 層 21 に接している。界面 23 は、貫通孔 15 を横断している。界面 23 は、第 1 層 21 を構成する材料の結晶粒界によって構成されていてもよい。

[0052] 密着層 31 について詳細に説明する。密着層 31 は、壁面 16 に対する貫通電極 20 の密着性を高めるための層である。例えば、密着層 31 は、貫通電極 20 と壁面 16 との間に隙間が生じることを抑制できる。

[0053] 一方、壁面 16 に対する貫通電極 20 の密着性が高すぎると、貫通電極 2

0の熱膨張率と基板12の熱膨張率の差に起因して、クラックなどのダメージが基板12に生じることがある。この課題を考慮し、本実施の形態においては、壁面16の全域ではなく一部に密着層31を配置することを提案する。

[0054] 図2Aに示す例において、密着層31は、第2面14に到達しないよう、壁面16に沿って第2面14に向かって厚み方向D3に延びている。例えば、密着層31は円筒形を有する。密着層31は、第1端311及び第2端312を含む。第1端311は、第1面13に位置していてもよい。第1端311は、厚み方向D3において第1面13から離れていてもよい。第2端312は、厚み方向D3において第1端311の反対側に位置する。第1端311から第2面14に向かう密着層31の延びは、第2端312において終端される。第2端312は、シード層24及び第1層21によって覆われていない。

[0055] 図2Bは、密着層31の第2端312の一例を示す断面図である。密着層31の第2端312は、第1面13から第2面14に向かう密着層31の連続的な延びの終端である。第1面13から第2面14に向かって連続的に延び、第2端312で終端される密着層31の部分は、メイン部分とも称される。図2Bに示すように、密着層31は、メイン部分から離れている部分を含んでもよい。メイン部分から離れている部分は、分離部分とも称される。密着層31の第2端312は、メイン部分の端部である。

[0056] 密着層31は、壁面16に対する密着性を有する材料を含む。密着層31は、壁面16に対する密着性を有する材料を含む。例えば、チタン(Ti)、モリブデン(Mo)、タングステン(W)、タンタル(Ta)、ニッケル(Ni)、クロム(Cr)、アルミニウム(Al)これらの化合物、あるいはこれらの合金などを用いることができる。化合物は、酸化チタン(TiO_2)、酸化インジウムスズ(ITO)、酸化インジウム亜鉛(IZO)、酸化亜鉛(ZnO)、酸化スズ(SnO_2)、酸化クロムなどの金属酸化物であってもよい。密着層31はシランカップリング剤などの有機物を含んでいてもよい。

い。貫通電極 20 が銅 (Cu) を含む場合、密着層 31 は、Cu の拡散を抑制する材料を含んでいてもよい。例えば、密着層 31 は、窒化チタン (TiN)、窒化モリブデン (MoN)、窒化タンタル (TaN)、窒化クロム等の金属窒化物を含んでいてもよい。

[0057] 密着層 31 の材料は、基板 12 の材料又は形状に応じて選択されてもよい。例えば、基板 12 がウエハである場合、密着層 31 は、Cr 又はその化合物を含んでいてもよい。例えば、基板 12 がパネルである場合、密着層 31 は、Ti 又はその化合物を含んでいてもよい。

[0058] シード層 24 について詳細に説明する。シード層 24 は、第 1 電解めっき工程においてカソードとして機能する層である。第 1 電解めっき工程においては、はじめに、第 1 層 21 を構成する材料がシード層 24 上に析出する。シード層 24 は、第 1 層 21 に対する密着性を有する。例えば、シード層 24 と貫通電極 20 との間の密着性は、壁面 16 と貫通電極 20 との間の密着性よりも高い。

[0059] シード層 24 は、第 2 面 14 に到達しないよう、壁面 16 に沿って第 2 面 14 に向かって厚み方向 D3 に延びている。例えば、シード層 24 は円筒形を有する。シード層 24 は、第 3 端 241 及び第 4 端 242 を含む。第 3 端 241 は、第 1 面 13 に位置していてもよい。第 3 端 241 は、厚み方向 D3 において第 1 面 13 から離れていてもよい。第 4 端 242 は、厚み方向 D3 において第 3 端 241 の反対側に位置する。第 3 端 241 から第 2 面 14 に向かうシード層 24 の延びは、第 4 端 242 において終端される。

[0060] 図 2A に示す例において、シード層 24 の第 4 端 242 は、密着層 31 の第 2 端 312 よりも第 1 面 13 側に位置する。言い換えると、第 4 端 242 は、厚み方向 D3 において第 1 面 13 と第 2 端 312 との間に位置する。この場合、シード層 24 は、密着層 31 上にのみ位置する。

[0061] シード層 24 の材料は、シード層 24 上に第 1 層 21 を析出させることができるよう選択される。シード層 24 の材料は、第 1 層 21 の材料と同一であってもよく、第 1 層 21 の材料とは異なってもよい。シード層 24 は

、例えば、Cu、TiCr、Ni又は金(Au)などの金属材料を含んでいてもよい。シード層24は、これらの金属材料の化合物を含んでいてもよい。例えば、シード層24は、TiNを含んでいてもよい。シード層24は、複数の層を含んでいてもよい。例えば、シード層24は、TiNの層及びCuの層を含んでいてもよい。

[0062] 第1層21は、シード層24から供給される電荷を用いる析出反応によって形成される。貫通孔15において、第1層21は、シード層24を覆っている。例えば、第1層21は、第1面13から、シード層24に対して第2面14側の位置にまで、厚み方向D3において延びている。

[0063] 第2層22は、界面23において第1層21に接している。第2層22は、界面23から第2面14に至るよう厚み方向D3において延びている。

[0064] 第1層21及び第2層22は、Cu、Au、銀(Ag)、白金(Pt)、ロジウム(Rh)、Ni、Cr、パラジウム(Pd)などの金属材料を含んでいてもよい。第1層21及び第2層22は、これらの金属材料の化合物を含んでいてもよい。

[0065] 界面23は、平坦でなくてもよい。例えば、界面23は、第1面13に向かって凹んだ窪み232を含んでいてもよい。窪み232の深さKは、例えば1.5 μm 以上であり、3.0 μm 以上であってもよく、5.0 μm 以上であってもよい。窪み232の深さKは、例えば15 μm 未満であり、12 μm 未満であってもよく、10 μm 未満であってもよい。例えば、窪み232の深さKは、1.5 μm 以上15 μm 未満であってもよい。

[0066] 第2層22の成長は、貫通孔15の壁面16の近傍よりも、平面視における貫通孔15の中央において進行しやすいことがある。界面23が窪み232を含むことにより、平面視における貫通孔15の中央において第2層22が第2面14から過剰に突出することを抑制できる。窪み232の深さKが15 μm 未満であることにより、第2層22の成長の間にボイドなどの欠陥が生じることを抑制できる。

[0067] 図3は、貫通電極基板10の第1面13を示す図である。第1面13にお

いて、貫通孔 1 5 の壁面 1 6 と第 1 層 2 1 との間には、密着層 3 1 及びシード層 2 4 が配置されている。シード層 2 4 の材料と第 1 層 2 1 の材料とが同一である場合、シード層 2 4 と第 1 層 2 1 との間の境界は明確には現れないことがある。貫通孔 1 5 は、第 1 面 1 3 において寸法 R 1 を有する。寸法 R 1 は、第 1 面 1 3 における貫通孔 1 5 の寸法の最大値である。

[0068] 図 4 は、貫通電極基板 1 0 の第 2 面 1 4 を示す図である。第 2 面 1 4 において、貫通孔 1 5 の壁面 1 6 と第 2 層 2 2 との間には、密着層 3 1 及びシード層 2 4 は配置されていない。貫通孔 1 5 は、第 2 面 1 4 において寸法 R 2 を有する。寸法 R 2 は、第 2 面 1 4 における貫通孔 1 5 の寸法の最大値である。

[0069] 厚み方向 D 3 における界面 2 3 の位置について説明する。界面 2 3 は、界面端 2 3 1 を有する。界面端 2 3 1 は、平面視における界面 2 3 の外縁である。界面端 2 3 1 は、厚み方向 D 3 においてシード層 2 4 の第 4 端 2 4 2 に近接している。界面端 2 3 1 の位置に基づいて、シード層 2 4 の第 4 端 2 4 2 の位置が推測され得る。

[0070] 図 2 A に示す例において、界面 2 3 は、厚み方向 D 3 において、第 1 面 1 3 と密着層 3 1 の第 2 端 3 1 2 との間に位置する。貫通電極 2 0 は、厚み方向 D 3 において、界面 2 3 の界面端 2 3 1 及び密着層 3 1 の第 2 端 3 1 2 に基づいて、中間部分、第 1 部分 P 1 及び第 2 部分 P 2 に区画される。中間部分は、厚み方向 D 3 において界面 2 3 の界面端 2 3 1 と密着層 3 1 の第 2 端 3 1 2 との間に位置する貫通電極 2 0 の部分である。図 2 A に示されるように界面 2 3 の界面端 2 3 1 が第 1 面 1 3 と密着層 3 1 の第 2 端 3 1 2 との間に位置する場合の中間部分は、特に第 1 中間部分と称され、符号 P m 1 で表される。第 1 部分 P 1 は、厚み方向 D 3 において第 1 面 1 3 と第 1 中間部分 P m 1 との間に位置する貫通電極 2 0 の部分である。図 2 A に示す例において、第 1 部分 P 1 は、第 1 面 1 3 と界面 2 3 の界面端 2 3 1 との間に位置する。第 2 部分 P 2 は、厚み方向 D 3 において第 2 面 1 4 と第 1 中間部分 P m 1 との間に位置する貫通電極 2 0 の部分である。図 2 A に示す例において、

第2部分P2は、第2面14と密着層31の第2端312との間に位置する。

[0071] 第1部分P1の大部分において、貫通電極20と壁面16との間には、密着層31及びシード層24が配置されている。第1中間部分Pm1において、貫通電極20と壁面16との間には、密着層31が配置されている。第2部分P2において、貫通電極20と壁面16との間には、密着層31及びシード層24のいずれも配置されていない。

[0072] 壁面16に対する密着層31の密着性は、壁面16に対する貫通電極20の密着性よりも高い。従って、第1中間部分Pm1における壁面16と貫通電極20との間の密着力は、第2部分P2における壁面16と貫通電極20との間の密着力よりも高い。

[0073] シード層24に対する貫通電極20の密着性、及び、密着層31に対するシード層24の密着性は、密着層31に対する貫通電極20の密着性よりも高い。従って、第1部分P1における壁面16と貫通電極20との間の密着力は、第1中間部分Pm1における壁面16と貫通電極20との間の密着力よりも高い。

[0074] 第1部分P1は、高い密着力を有する。第1部分P1が、貫通電極20の安定性を高めることができる。

[0075] 第2部分P2の密着力は、第1部分P1の密着力及び第1中間部分Pm1の密着力よりも低い。従って、第2部分P2においては、第1部分P1及び第1中間部分Pm1に比べて、貫通電極20の熱膨張率と基板12の熱膨張率の差に起因する熱応力が生じにくい。従って、第2部分P2は、例えば、第1部分P1で生じる熱応力のある程度吸収できる。例えば、第2部分P2は、第1部分P1で生じる熱応力を、第2部分P2の内部で厚み方向D3又は面方向に分散させることができる。

[0076] 第1中間部分Pm1の密着力は、第1部分P1の密着力よりも高く、第2部分P2の密着力よりも低い。第1中間部分Pm1は、厚み方向D3において第1部分P1と第2部分P2との間に位置する。第1中間部分Pm1は、

第1部分P1と第2部分P2との間で熱応力が急激に変化することを抑制できる。これにより、クラックなどのダメージが基板12又は貫通電極20に生じることが抑制される。

[0077] 第1中間部分Pm1は、厚みHm1を有する。厚みHm1は、厚み方向D3における界面23の界面端231と密着層31の第2端312との間の距離である。第1部分P1は、厚みH1を有する。図2Aに示す例において、厚みH1は、厚み方向D3における第1面13と界面23の界面端231との間の距離である。第2部分P2は、厚みH2を有する。図2Aに示す例において、厚みH2は、厚み方向D3における第2面14と密着層31の第2端312との間の距離である。

[0078] 第1部分P1の厚みH1は、例えば5 μm 以上であり、10 μm 以上であってもよく、30 μm 以上であってもよく、50 μm 以上であってもよく、100 μm 以上であってもよい。厚みH1が所定値以上であることにより、貫通電極20と壁面16との間の密着性を適切に高めることができる。厚みH1は、例えば250 μm 以下であり、200 μm 以下であってもよく、150 μm 以下であってもよく、130 μm 以下であってもよく、100 μm 以下であってもよく、50 μm 以下であってもよく、40 μm 以下であってもよい。厚みH1が250 μm 以下であることにより、壁面16に対する貫通電極20の密着性が過剰に高くなることを抑制できる。

[0079] 第1部分P1の厚みH1は、基板12の厚みT0に対して相対的に定められてもよい。厚みT0に対する厚みH1の比率である $H1/T0$ は、例えば0.005以上であり、0.010以上であってもよく、0.025以上であってもよく、0.050以上であってもよく、0.075以上であってもよく、0.10以上であってもよく、0.15以上であってもよく、0.20以上であってもよい。 $H1/T0$ は、例えば0.50以下であり、0.40以下であってもよく、0.30以下であってもよく、0.25以下であってもよく、0.20以下であってもよく、0.15以下であってもよく、0.10以下であってもよく、0.075以下であってもよい。

- [0080] 第2部分P2の厚みH2は、例えば50 μ m以上であり、100 μ m以上であってもよく、200 μ m以上であってもよく、300 μ m以上であってもよい。厚みH2が50 μ m以上であることにより、貫通電極20の熱応力を適切に分散させることができる。厚みH2は、例えば950 μ m以下であり、500 μ m以下であってもよく、350 μ m以下であってもよく、250 μ m以下であってもよく、200 μ m以下であってもよい。
- [0081] 第2部分P2の厚みH2は、基板12の厚みT0に対して相対的に定められてもよい。厚みT0に対する厚みH2の比率であるH2/T0は、例えば0.10以上であり、0.15以上であってもよく、0.20以上であってもよく、0.40以上であってもよく、0.60以上であってもよく、0.80以上であってもよく、い。H2/T0は、例えば0.95以下であり、0.90以下であってもよく、0.85以下であってもよく、0.70以下であってもよく、0.60以下であってもよく、0.50以下であってもよく、0.40以下であってもよく、0.30以下であってもよい。
- [0082] 第1中間部分Pm1の厚みHm1は、例えば30 μ m以上であり、40 μ m以上であってもよく、50 μ m以上であってもよく、100 μ m以上であってもよい。厚みHm1が所定値以上であることにより、第1部分P1と第2部分P2との間での熱応力の急激な変化を抑制できる。厚みHm1は、例えば250 μ m以下であり、200 μ m以下であってもよく、150 μ m以下であってもよく、100 μ m以下であってもよく、50 μ m以下であってもよく、40 μ m以下であってもよい。
- [0083] 第1中間部分Pm1の厚みHm1は、基板12の厚みT0に対して相対的に定められてもよい。厚みT0に対する厚みHm1の比率であるHm1/T0は、例えば0.030以上であり、0.040以上であってもよく、0.050以上であってもよく、0.075以上であってもよく、0.10以上であってもよく、0.15以上であってもよく、0.20以上であってもよい。Hm1/T0は、例えば0.50以下であり、0.40以下であってもよく、0.30以下であってもよく、0.25以下であってもよく、0.2

0以下であってもよく、0.15以下であってもよく、0.10以下であってもよく、0.075以下であってもよい。

[0084] 第1部分P1の厚みH1、第2部分P2の厚みH2及び第1中間部分Pm1の厚みHm1は、3つの層のバランスが確保されるように設定されてもよい。例えば、 $H1/T0$ 、 $H2/T0$ 及び $Hm1/T0$ の最大値と最小値の差が、0.40以下であってもよく、0.30以下であってもよく、0.20以下であってもよい。

[0085] 図2Aにおいて、符号H3は、第1面13と、第1中間部分Pm1の第2面14側の端部との間の、厚み方向D3における距離を表す。図2Aに示す例において、距離H3は、第1面13と密着層31の第2端312との間の、厚み方向D3における距離である。基板12の厚みT0に対する距離H3の比率である $H3/T0$ は、例えば0.05以上であり、0.10以上であってもよく、0.15以上であってもよく、0.30以上であってもよく、0.50以上であってもよく、0.70以上であってもよく、0.75以上であってもよく、0.80以上であってもよい。 $H3/T0$ は、例えば0.95以下であり、0.92以下であってもよく、0.90以下であってもよく、0.80以下であってもよく、0.60以下であってもよく、0.40以下であってもよく、0.20以下であってもよい。

[0086] 厚みT0に対する厚みH2の比率である $H2/T0$ は、厚みT0に対する距離H3の比率である $H3/T0$ よりも大きくてもよい。言い換えると、第2部分P2が、厚み方向D3において、貫通孔15の半分よりも大きい空間を占めていてもよい。上述のとおり、第2部分P2においては、第1部分P1及び第1中間部分Pm1に比べて、貫通電極20の熱膨張率と基板12の熱膨張率の差に起因する熱応力が生じにくい。第1部分P1の厚みH1を所定値以上とし、且つ貫通孔15における第2部分P2の占有率を大きくすることにより、第2部分P2が、第1部分P1で生じる熱応力をより確実に吸収できる。

[0087] H2からH3を引いた値は、 $\Delta H23$ で表される。厚みT0に対する差 Δ

H 2 3 の比率である $\Delta H 2 3 / T 0$ は、例えば 0. 1 0 以上であり、0. 2 0 以上であってもよく、0. 2 5 以上であってもよく、0. 3 0 以上であってもよい。 $\Delta H 2 3 / T 0$ は、例えば 0. 9 0 以下であり、0. 8 0 以下であってもよく、0. 7 5 以下であってもよく、0. 7 0 以下であってもよい。

[0088] 貫通孔 1 5 に位置する各層の厚みなどの寸法は、電子顕微鏡によって取得された複数の貫通孔 1 5 の断面の画像に基づいて算出される。平面視における貫通電極基板 1 0 の中心点に最も近接する位置で第 1 方向 D 1 に並ぶ 5 個の貫通孔 1 5 が、測定対象の貫通孔 1 5 として抽出される。断面の画像は、第 1 方向 D 1 における貫通孔 1 5 の寸法が最大になるよう取得される。5 個の貫通孔 1 5 における測定結果を平均することにより、各層の寸法が算出される。

[0089] (貫通電極基板の製造方法)

貫通電極基板 1 0 の製造方法の一例について、図 5 ～図 1 2 を参照して説明する。

[0090] (貫通孔形成工程)

まず、基板 1 2 を準備する。次に、第 1 面 1 3 又は第 2 面 1 4 の少なくともいずれかにレジスト層を設ける。その後、レジスト層のうち貫通孔 1 5 に対応する位置に開口を設ける。次に、レジスト層の開口において基板 1 2 を加工する。これにより、図 5 に示すように、基板 1 2 に貫通孔 1 5 が形成される。基板 1 2 を加工する方法としては、ドライエッチング法、ウェットエッチング法などを用いることができる。ドライエッチング法は、反応性イオンエッチング法、深掘り反応性イオンエッチング法などである。

[0091] 基板 1 2 にレーザを照射することによって基板 1 2 に貫通孔 1 5 を形成してもよい。この場合、レジスト層は設けられていなくてもよい。レーザとしては、エキシマレーザ、Nd : YAGレーザ、フェムト秒レーザ等を用いることができる。Nd : YAGレーザを採用する場合、波長が 1 0 6 4 nm の基本波、波長が 5 3 2 nm の第 2 高調波、波長が 3 5 5 nm の第 3 高調波等

を用いることができる。

[0092] また、レーザ照射とウェットエッチングを適宜組み合わせることもできる。具体的には、まず、レーザ照射によって基板 1 2 のうち貫通孔 1 5 が形成されるべき領域に変質層を形成する。続いて、基板 1 2 をフッ化水素などに浸漬して、変質層をエッチングする。この結果、基板 1 2 に貫通孔 1 5 が形成される。

[0093] その他にも、基板 1 2 に研磨材を吹き付けるブラスト処理によって基板 1 2 に貫通孔 1 5 が形成されてもよい。

[0094] (密着層形成工程)

次に、図 6 に示すように、密着層 3 1 を形成する密着層形成工程が実施される。密着層 3 1 は、少なくとも、貫通孔 1 5 の壁面 1 6 上に形成される。密着層 3 1 は、第 1 面 1 3 上に形成されてもよい。図示はしないが、密着層 3 1 は、第 2 面 1 4 上に形成されてもよい。

[0095] 図 6 に示すように、壁面 1 6 上の密着層 3 1 は、厚み方向 D 3 において、第 2 面 1 4 に到達しないよう形成される。例えば、密着層 3 1 の第 2 端 3 1 2 と第 2 面 1 4 との間に位置する壁面 1 6 の部分には、レジスト層が形成される。密着層形成工程の後、レジスト層は除去される。これにより、密着層 3 1 の第 2 端 3 1 2 と第 2 面 1 4 との間に位置する壁面 1 6 の部分に密着層 3 1 が形成されることが防がれる。若しくは、壁面 1 6 の全域に密着層 3 1 を形成した後、所望の寸法 T 1 1 を有する密着層 3 1 の部分の上にレジスト層を形成する。続いて、第 2 面 1 4 側から貫通孔 1 5 の内部にエッチング液を供給する。これにより、レジスト層によって覆われていない密着層 3 1 の部分が除去される。

[0096] 厚み方向 D 3 における、貫通孔 1 5 に位置する密着層 3 1 の寸法 T 1 1 は、基板 1 2 の厚み T 0 よりも小さい。基板 1 2 の厚み T 0 に対する寸法 T 1 1 の比率である $T 1 1 / T 0$ の数値範囲は、上述の $H 3 / T 0$ の数値範囲と同一であってもよい。

[0097] 密着層 3 1 の厚み T 1 2 は、例えば 5 nm 以上であり、10 nm 以上であ

ってもよく、20 nm以上であってもよい。厚みT12は、例えば300 nm以下であり、100 nm以下であってもよく、50 nm以下であってもよい。密着層31の厚みT12は、厚み方向D3における密着層31の中央において規定される。

[0098] 密着層31は、物理成膜法によって形成されてもよく、化学気相成長法によって形成されてもよい。物理成膜法は、例えば、蒸着法、スパッタリング法、イオンプレーティング法などである。化学気相成長法は、例えば、原子層堆積法である。密着層31は、原子層堆積法以外の化学気相成長法によって形成されてもよい。

[0099] 密着層31が原子層堆積法によって形成される場合の、密着層形成工程の例を説明する。密着層形成工程は、複数回の成膜プロセスを含む。1回の成膜プロセスは、第1供給プロセス、第1パージプロセス、第2供給プロセス、及び第2パージプロセスを含む。

[0100] 第1供給プロセスにおいては、第1反応体を含む原料ガスが基板12に供給される。第1反応体は、プリカーサとも称される。第1反応体は、例えば、密着層31の金属酸化物を構成する金属を含む化合物である。第1反応体は、密着層31の金属酸化物を構成する金属と、有機物との化合物であってもよい。

[0101] 第1反応体は、基板12の表面と自己制御的に反応する。例えば、基板12の表面の複数の反応性部位でのみ、第1反応体の反応が生じる。第1反応体の反応により、第1反応体からなる膜が基板12の表面に形成される。基板12の表面の全ての反応性部位が第1反応体によって埋められると、膜の成長が止まる。

[0102] 続いて、第1パージプロセスが実施される。第1パージプロセスにおいては、基板12の周囲に残っている第1反応体が除去される。例えば、第1反応体を含む原料ガスが、成膜プロセスを実施するための成膜装置のチャンバの外部へ排出される。

[0103] 続いて、第2供給プロセスが実施される。第2供給プロセスにおいては、

第2反応体を含む原料ガスが基板12に供給される。第2反応体は、酸素分子、水分子などである。第2反応体は、反応性酸素ラジカルを含んでもよい。

[0104] 第2供給プロセスにおいては、膜を構成する第1反応体の表面配位子が、酸素によって置換される。すなわち、酸化反応が生じる。この結果、金属酸化物の膜が基板12の表面に形成される。全ての表面配位子が酸素によって置換されると、酸化反応が止まる。

[0105] 続いて、第2パージプロセスが実施される。第2パージプロセスにおいては、基板12の周囲に残っている第2反応体が除去される。例えば、第2反応体を含む原料ガスが、成膜プロセスを実施するための成膜装置のチャンバの外部へ排出される。

[0106] 1回の成膜プロセスによって形成される金属酸化物の膜の厚みは、例えば0.20nm以下であり、0.15nm以下であってもよく、0.10nm以下であってもよい。成膜プロセスの回数を制御することにより、密着層31の厚みを制御できる。

[0107] 上述のように、原子層堆積においては反応の自己制御 (self regulation) が実現されるので、ピンホールなどの欠陥が抑制された、均一で緻密な密着層31が得られる。また、基板12の表面の複数の反応性部位と密着層31との間での反応が生じるので、基板12に対する密着層31の密着性が高められる。

[0108] 原子層堆積は、プラズマCVDなどの他の化学気相成長に比べて、低い温度で密着層31を形成できるという利点も有する。原子層堆積は、プラズマCVDなどの他の化学気相成長に比べて、高いアスペクト比を有する貫通孔15の壁面16上に密着層31を形成できるという利点も有する。例えば、原子層堆積は、100以上のアスペクト比を有する貫通孔15の壁面16上に密着層31を形成できる。

[0109] (シード層形成工程)

次に、貫通孔15に貫通電極20を形成する貫通電極形成工程が実施され

る。まず、図7に示すように、シード層24を形成するシード層形成工程が実施される。シード層24は、少なくとも、貫通孔15に位置する密着層31上に形成される。シード層24は、第1面13上に形成されてもよい。

[0110] シード層24は、蒸着法、スパッタリング法、イオンプレーティング法などの物理成膜法によって形成される。図7に示すように、貫通孔15に位置するシード層24は、厚み方向D3において、第2面14に到達しないよう形成される。図7に示す例においては、第4端242が密着層31上に位置するよう、シード層24が形成される。

[0111] 厚み方向D3における、貫通孔15に位置するシード層24の寸法T21は、密着層31の寸法T11よりも小さい。寸法T21の数値範囲は、上述の厚みH1の数値範囲と同一であってもよい。基板12の厚みT0に対する寸法T21の比率である $T21/T0$ の数値範囲は、上述の $H1/T0$ の数値範囲と同一であってもよい。

[0112] シード層24の寸法T21を調整する方法の例を説明する。

[0113] 蒸着法を用いてシード層24を形成する場合について説明する。蒸着法においては、シード層24を構成する材料が第1面13に向かって飛来する。これにより、図7に示すように、第1面13から第2面14に向かって壁面16に沿って広がるシード層24が形成される。シード層24は、第1面13上にも形成される。蒸着法を実施する時間、飛来角度などを調整することにより、第1面13から貫通孔15に侵入するシード層24の深さ、すなわちシード層24の寸法T21を制御できる。

[0114] スパッタリング法又はイオンプレーティング法を用いてシード層24を形成する場合について説明する。まず、スパッタリング法又はイオンプレーティング法によって第1面13側にシード層24を形成する。これにより、貫通孔15の内部にも、第1面13から第2面14に向かって壁面16に沿って広がるシード層24が形成される。厚み方向D3におけるシード層24の寸法は、所望の寸法T21よりも大きい。続いて、貫通孔15の内部に位置し、所望の寸法T21を有するシード層24の部分の上にレジスト層を形成

する。続いて、第2面14側から貫通孔15の内部にエッチング液を供給する。これにより、レジスト層によって覆われていないシード層24の部分が除去される。このようにして、所望の寸法T21を有するシード層24が貫通孔15の内部に形成される。

[0115] シード層24の厚みT22は、例えば5nm以上であり、10nm以上であってよく、15nm以上であってよく、20nm以上であってよい。シード層24の厚みT22は、例えば50nm以下であり、40nm以下であってよく、30nm以下であってよい。シード層24の厚みT22が5nm以上であることにより、ピンホールなどの欠陥がシード層24に生じることを抑制できる。シード層24の厚みT22が50nm以下であることにより、第1層21の厚みが不均一になることを抑制できる。これにより、窪み232の生成が抑制される。シード層24の厚みT12は、厚み方向D3における第1層21の中央において規定される。

[0116] (第1電解めっき工程)

続いて、電解めっきによって第1層21を形成する第1電解めっき工程が実施される。第1電解めっき工程においては、第1めっき液が第1面13に供給される。図8に示すように、電解めっきによって、シード層24を覆う第1層21が形成される。シード層24は、カソードとして機能する。第1層21は、貫通孔15の内部だけでなく第1面13上にも形成される。

[0117] 第1層21は、貫通孔15の内部に位置する界面23を含む。界面23は、第1面13に向かって凹んだ窪み232を含んでいてもよい。

[0118] 図8に示すように、第1層21は、シード層24の第4端242を厚み方向D3において覆っている。符号 $\Delta T21$ は、シード層24の第4端242と界面23の界面端231との間の、厚み方向D3における距離を表す。距離 $\Delta T21$ は、例えば50nm以下であり、40nm以下であってよく、30nm以下であってよい。このように、距離 $\Delta T21$ は、基板12の厚みT0に比べて小さい。界面端231の位置に基づいて、シード層24の第4端242の位置が推測され得る。界面23の位置は、貫通孔15の断面の

画像に基づいて検出され得る。

[0119] 第1電解めっき工程は、第1面13において貫通孔15が第1層21によって塞がれるよう実施される。界面23は、貫通孔15を横断するよう広がる。

[0120] 第1めっき液は、Cu、Au、Ag、Pt、Rh、Ni、Cr、Nb、Pb、Ta、Sn、In、Alなどの導電性材料を含んでいてもよい。第1層21に含まれる導電性材料を構成する要素の、第1めっき液における濃度を、第1濃度とも称する。また、第1電解めっき工程においてシード層24に供給される電流を、第1電流とも称する。

[0121] 第1めっき液は、析出反応を促進する促進剤を含んでいてもよい。第1めっき液は、析出反応を抑制する抑制剤を含んでいてもよい。

[0122] (第2電解めっき工程)

続いて、電解めっきによって第2層22を形成する第2電解めっき工程が実施される。第2電解めっき工程においては、第2めっき液が第2面14に供給される。図9～図11は、第2層22が成長する様子を示す図である。

[0123] 第1層21と第2面14との間において、密着層31及び壁面16にはシード層が設けられていない。この場合、第2層22は、第1層21から第2面14に向かって厚み方向D3に成長する。従って、壁面16から貫通孔15の中心に向かって面方向に第2層22が成長する場合に比べて、第2層22にボイドなどの欠陥が生じることを抑制できる。図11は、第2層22の成長が第2面14上にまで進んだ状態を示す断面図である。

[0124] 第2めっき液は、第1めっき液と同様に、Cu、Au、Ag、Pt、Rh、Ni、Cr、Nb、Pb、Ta、Sn、In、Alなどの導電性材料を含んでいてもよい。第2層22に含まれる導電性材料を構成する要素の、第2めっき液における濃度を、第2濃度とも称する。また、第2電解めっき工程においてシード層24に供給される電流を、第2電流とも称する。

[0125] 第2濃度は、第1濃度よりも低くてもよい。これにより、第2層22にボイドなどの欠陥が生じることを抑制できる。

[0126] 第2電流は、第1電流よりも低くてもよい。これにより、第2層22にボイドなどの欠陥が生じることを抑制できる。

[0127] 第2めっき液は、析出反応を促進する促進剤を含んでいてもよい。第2めっき液に含まれる促進剤の濃度は、第1めっき液に含まれる促進剤の濃度よりも低くてもよい。

[0128] 第2めっき液は、析出反応を抑制する抑制剤を含んでいてもよい。第2めっき液に含まれる抑制剤の濃度は、第1めっき液に含まれる抑制剤の濃度よりも高くてもよい。

[0129] (除去工程)

続いて、不要な層を除去する除去工程を実施してもよい。この結果、図12に示すように、貫通孔15の内部に位置する密着層31、シード層24、第1層21及び第2層22を備える貫通電極基板10が得られる。

[0130] 例えば、図12に示すように、第1面13上に位置する第1層21を除去する第1除去工程を実施してもよい。第1除去工程は、化学機械研磨法によって第1面13上の第1層21を除去してもよい。第1除去工程は、第1面13上のシード層24を除去してもよい。第1除去工程は、第1面13上の密着層31を除去してもよい。第1除去工程によって、第1面13と同一面上に広がる第1端面201が得られてもよい。

[0131] 例えば、図12に示すように、第2面14上に位置する第2層22を除去する第2除去工程を実施してもよい。第2除去工程は、化学機械研磨法によって第2面14上の第2層22を除去してもよい。第2除去工程によって、第2面14と同一面上に広がる第2端面202が得られてもよい。

[0132] 図13は、貫通電極基板10の効果の一例を説明するための図である。図13において、符号F1、Fm、F2はそれぞれ、第1部分P1で生じる熱応力、第1中間部分Pm1で生じる熱応力、第2部分P2で生じる熱応力を表している。第1中間部分Pm1で生じる熱応力Fmは、第1部分P1で生じる熱応力F1よりも小さいことが期待される。第2部分P2で生じる熱応力F2は、第1中間部分Pm1で生じる熱応力Fmよりも小さいことが期待

される。貫通電極 20 に生じる熱応力が厚み方向 D3 に沿って段階的に低減されるので、クラックなどのダメージが基板 12 又は貫通電極 20 に生じることが抑制される。

[0133] 図 14 は、第 1 の比較の形態に係る貫通電極基板 10 を示す図である。図 14 に示す貫通電極基板 10 は、密着層 31 が壁面 16 の全域に配置されている点で、図 13 の貫通電極基板 10 と異なる。

[0134] 図 14 に示す貫通電極基板 10 においては、第 2 層 22 の全域において、比較的に大きい熱応力が生じる。従って、第 1 層 21 において生じる熱応力が、第 2 層 22 において適切に分散されない可能性がある。これに対して、図 13 に示す貫通電極基板 10 においては、第 2 部分 P2 が、第 1 部分 P1 で生じる熱応力を適切に分散させることができる。

[0135] 図 15 は、第 2 の比較の形態に係る貫通電極基板 10 を示す図である。図 12 に示す貫通電極基板 10 は、シード層 24 が壁面 16 の全域に配置されている点で、図 13 の貫通電極基板 10 と異なる。

[0136] 図 15 に示す貫通電極基板 10 においては、電解めっき工程において、貫通孔 15 の全域において、壁面 16 から面方向における貫通孔 15 の中心に向かって貫通電極 20 が面方向に成長する。この結果、ボイドなどの欠陥が貫通電極 20 に生じやすい。これに対して、図 13 に示す貫通電極基板 10 においては、第 2 層 22 が、第 1 層 21 から第 2 面 14 に向かって厚み方向 D3 に成長するので、第 2 層 22 にボイドなどの欠陥が生じることを抑制できる。

[0137] 図 15 に示す貫通電極基板 10 においては、密着層 31 が配置されていない位置においても、比較的に大きい熱応力が貫通電極 20 に生じる。この結果、密着層 31 が配置されている位置において貫通電極 20 に生じる熱応力が、適切に分散されない可能性がある。これに対して、図 13 に示す貫通電極基板 10 においては、第 2 部分 P2 が、第 1 部分 P1 で生じる熱応力を適切に分散させることができる。

[0138] 図 16 は、第 3 の比較の形態に係る貫通電極基板 10 を示す図である。図

16に示す貫通電極基板10は、密着層31及びシード層24の両方が第1層21によって覆われている点で、図13の貫通電極基板10と異なる。

[0139] 図16に示す貫通電極基板10においては、第2層22の全域において、比較的小さい熱応力が生じる。この結果、第1層21と第2層22との間で熱応力が急激に変化する可能性がある。これに対して、図13に示す貫通電極基板10においては、第1中間部分Pm1が、熱応力の急激な変化を抑制できる。

[0140] 上述の実施の形態に対して様々な変更を加えることが可能である。必要に応じて図面を参照しながら、変形例について説明する。以下の説明および以下の説明で用いる図面では、上述の実施の形態と同様に構成され得る部分について、第1の実施の形態における対応する部分に対して用いた符号と同一の符号を用いることとし、重複する説明を省略する。また、上述の実施の形態において得られる作用効果が変形例においても得られることが明らかである場合、その説明を省略することもある。

[0141] (第1変形例)

図17は、貫通孔15の一変形例を示す断面図である。第1面13における貫通孔15の寸法R1は、第2面14における貫通孔15の寸法R2よりも小さくてもよい。貫通孔15の寸法は、第1面13から第2面14に向かうにつれて増加してもよい。図17に示す例において、貫通孔15のアスペクト比は、 $TO/R1$ によって算出される。

[0142] (第2変形例)

図18は、貫通孔15の一変形例を示す断面図である。第1面13における貫通孔15の寸法R1は、第2面14における貫通孔15の寸法R2よりも大きくてもよい。貫通孔15の寸法は、第1面13から第2面14に向かうにつれて減少してもよい。図18に示す例において、貫通孔15のアスペクト比は、 $TO/R2$ によって算出される。

[0143] (第3変形例)

図19は、貫通孔15の一変形例を示す断面図である。貫通孔15は、厚

み方向D3における位置に応じて寸法が変化する部分を含んでもよい。例えば、貫通孔15は、第1面13から厚み方向D3における基板12の中央位置に向かうにつれて寸法が小さくなる部分を含んでもよい。また、貫通孔15は、第2面14から厚み方向D3における基板12の中央位置に向かうにつれて寸法が小さくなる部分を含んでもよい。この場合、貫通孔15の寸法は、厚み方向D3における基板12の中央部分161で最小になる。「中央位置」とは、第1面13及び第2面14から等しい距離にある、厚み方向D3における位置である。第1面13から中央位置までの、厚み方向D3における距離は、第2面14から中央位置までの、厚み方向D3における距離に等しい。「中央部分」とは、厚み方向D3における基板12の中央位置、並びに、中央位置から第1面13側へ $0.1 \times T0$ までの範囲、及び中央位置から第2面14側へ $0.1 \times T0$ までの範囲を含む。貫通孔15の寸法の最小値を、符号R3で表す。図19に示す例において、貫通孔15のアスペクト比は、 $T0/R3$ によって算出される。

[0144] (第4変形例)

図20は、貫通孔15の一変形例を示す断面図である。貫通孔15は、第1面13から厚み方向D3における基板12の中央位置に向かうにつれて寸法が大きくなる部分を含んでもよい。また、貫通孔15は、第2面14から厚み方向D3における基板12の中央位置に向かうにつれて寸法が大きくなる部分を含んでもよい。この場合、貫通孔15の寸法は、厚み方向D3における基板12の中央部分161で最大値R4になる。貫通孔15の寸法の最小値は、第1面13における貫通孔15の寸法R1であってもよく、第2面14における貫通孔15の寸法R2であってもよい。

[0145] (第5変形例)

図21は、貫通電極基板10の一変形例を示す断面図である。貫通電極基板10は、貫通電極20の第1端面201に接続されている第1導電層41を備えていてもよい。第1導電層41は、第1面13上に位置していてもよい。第1導電層41は、面方向の一方方向に沿って延びる配線を構成して

もよい。第1導電層41は、Cu、Au、Ag、Pt、Rh、Ni、Cr、Pdなどの金属材料を含んでいてもよい。第1導電層41は、これらの金属材料の化合物を含んでいてもよい。

[0146] 貫通電極基板10は、貫通電極20の第2端面202に接続されている第2導電層51を備えていてもよい。第2導電層51は、第2面14上に位置していてもよい。第2導電層51は、面方向の一方向に沿って延びる配線を構成していてもよい。第2導電層51は、Cu、Au、Ag、Pt、Rh、Ni、Cr、Pdなどの金属材料を含んでいてもよい。第2導電層51は、これらの金属材料の化合物を含んでいてもよい。

[0147] 図22に示すように、貫通電極基板10は、厚み方向D3において第1導電層41に重なる第1絶縁層42を備えていてもよい。第1絶縁層42は、第1導電層41に重なる開口421を含んでいてもよい。第1導電層41及び第1絶縁層42を含む積層構造は、第1配線層40とも称される。第1配線層40は、第1面13に位置する。

[0148] 図22に示すように、貫通電極基板10は、厚み方向D3において第2導電層51に重なる第2絶縁層52を備えていてもよい。第2絶縁層52は、第2導電層51に重なる開口521を含んでいてもよい。第2導電層51及び第2絶縁層52を含む積層構造は、第2配線層50とも称される。第2配線層50は、第2面14に位置する。

[0149] (第6変形例)

図23は、貫通電極基板10の一変形例を示す断面図である。第1絶縁層42は、第1面13上に位置していてもよい。第1絶縁層42は、貫通電極20に重なる開口421を含んでいてもよい。

[0150] 第2絶縁層52は、第2面14上に位置していてもよい。第2絶縁層52は、貫通電極20に重なる開口521を含んでいてもよい。

[0151] 図24に示すように、第1導電層41は、第1絶縁層42上に位置していてもよい。第1導電層41は、第1絶縁層42の開口421に位置する部分を含んでいてもよい。第1絶縁層42の開口421に位置する第1導電層4

1の部分が、貫通電極20の第1端面201に接続されていてもよい。

[0152] 図24に示すように、第2導電層51は、第2絶縁層52上に位置していてもよい。第2導電層51は、第2絶縁層52の開口521に位置する部分を含んでいてもよい。第2絶縁層52の開口521に位置する第2導電層51の部分が、貫通電極20の第2端面202に接続されていてもよい。

[0153] (第7変形例)

図25は、貫通電極基板10の一変形例を示す断面図である。第1配線層40は、厚み方向D3に積層された複数の第1導電層41及び第1絶縁層42を含んでいてもよい。第2配線層50は、厚み方向D3に積層された複数の第2導電層51及び第2絶縁層52を含んでいてもよい。

[0154] (第8変形例)

図26は、貫通電極基板10の一変形例を示す断面図である。貫通電極基板10は、少なくとも1つの半導体素子60を備えていてもよい。貫通電極基板10は、複数の半導体素子60を備えていてもよい。半導体素子60は、ロジックICやメモリICなどのLSIチップであってもよい。半導体素子60は、MEMS(Micro Electro Mechanical Systems)チップであってもよい。MEMSチップとは、機械要素部品、センサ、アクチュエータ、電子回路などが1つの基板上に集積化された電子デバイスである。

[0155] 半導体素子60は、図26に示すように、第2面14に面するよう配置されていてもよい。図示はしないが、半導体素子60は、第1面13に面するよう配置されていてもよい。半導体素子60は、モールド樹脂63によって覆われていてもよい。

[0156] 半導体素子60は、端子61を含む。端子61は、貫通電極20に電氣的に接続されていてもよい。例えば、端子61は、バンプ62及び第2配線層50の第2導電層51を介して貫通電極20に電氣的に接続されていてもよい。

[0157] (第9変形例)

図27は、貫通電極基板10の一変形例を示す断面図である。貫通電極基

板 1 0 は、複数のバンプ 7 2 を備えていてもよい。バンプ 7 2 は、厚み方向 D 3 において半導体素子 6 0 とは反対側に位置していてもよい。例えば、半導体素子 6 0 が第 2 配線層 5 0 上に位置する場合、バンプ 7 2 は第 1 配線層 4 0 上に位置していてもよい。バンプ 7 2 は、第 1 配線層 4 0 の第 1 導電層 4 1 に接続されていてもよい。

[0158] 複数のバンプ 7 2 は、ボールグリッドアレイを構成していてもよい。複数のバンプ 7 2 を備える貫通電極基板 1 0 が、半導体パッケージを構成していてもよい。貫通電極基板 1 0 によって構成された半導体パッケージが、複数のバンプ 7 2 を介してマザーボード 8 0 に搭載されてもよい。

[0159] (第 1 0 変形例)

図 2 8 は、本開示の実施形態に係る貫通電極基板 1 0 が搭載されることが出来る製品の例を示す図である。本開示の実施形態に係る貫通電極基板 1 0 は、様々な製品において利用され得る。例えば、ノート型パーソナルコンピュータ 1 1 0、タブレット端末 1 2 0、携帯電話 1 3 0、スマートフォン 1 4 0、デジタルビデオカメラ 1 5 0、デジタルカメラ 1 6 0、デジタル時計 1 7 0、サーバ 1 8 0 等に搭載される。

[0160] 第 1 の実施形態に対するいくつかの変形例を説明してきたが、当然に、複数の変形例を適宜組み合わせることで第 1 の実施形態に適用することも可能である。

[0161] (第 2 の実施形態)

図 2 9 ～図 3 3 を参照して、本開示の第 2 の実施形態を説明する。第 2 の実施形態の構成要素のうち、第 1 の実施形態と同様に構成され得る部分については、重複する説明が省略される。第 1 の実施形態において得られる作用効果が第 2 の実施形態においても得られることが明らかである場合、重複する説明が省略される。

[0162] 図 2 9 は、貫通孔 1 5 の一例を示す断面図である。密着層 3 1 は、第 1 の実施形態の場合と同様に、第 2 面 1 4 に到達しないよう、壁面 1 6 に沿って第 2 面 1 4 に向かって厚み方向 D 3 に延びている。シード層 2 4 は、第 1 の

実施形態の場合と同様に、第2面14に到達しないよう、壁面16に沿って第2面14に向かって厚み方向D3に延びている。

- [0163] 第1の実施形態の場合と異なり、貫通電極20のシード層24は、密着層31の第2端312よりも第2面14側に位置する。言い換えると、第4端242は、厚み方向D3において第2面14と第2端312との間に位置する。シード層24は、密着層31の第2端312を覆っている。
- [0164] 第1層21と第2層22との間の界面23は、厚み方向D3において、第2面14と密着層31の第2端312との間に位置する。貫通電極20は、厚み方向D3において、界面23の界面端231及び密着層31の第2端312に基づいて、第2中間部分Pm2、第1部分P1及び第2部分P2に区画される。第2中間部分Pm2は、第1中間部分Pm1と同様に、厚み方向D3において界面23の界面端231と密着層31の第2端312との間に位置する貫通電極20の部分である。第1部分P1は、厚み方向D3において第1面13と第2中間部分Pm2との間に位置する貫通電極20の部分である。図29に示す例において、第1部分P1は、第1面13と密着層31の第2端312との間に位置する。第2部分P2は、厚み方向D3において第2面14と第2中間部分Pm2との間に位置する貫通電極20の部分である。図29に示す例において、第2部分P2は、第2面14と界面23の界面端231との間に位置する。
- [0165] 第1部分P1において、貫通電極20と壁面16の間には、密着層31及びシード層24が配置されている。第2中間部分Pm2の大部分において、貫通電極20と壁面16の間には、シード層24が配置されている。第2部分P2において、貫通電極20と壁面16の間には、密着層31及びシード層24のいずれも配置されていない。
- [0166] シード層24に対する貫通電極20の密着性は、壁面16に対する貫通電極20の密着性よりも高い。従って、第2中間部分Pm2における壁面16と貫通電極20との間の密着力は、第2部分P2における壁面16と貫通電極20との間の密着力よりも高い。

- [0167] 壁面 16 に対する密着層 31 の密着性は、壁面 16 に対するシード層 24 の密着性よりも高い。従って、第 1 部分 P1 における壁面 16 と貫通電極 20 との間の密着力は、第 2 中間部分 Pm2 における壁面 16 と貫通電極 20 との間の密着力 A よりも高い。
- [0168] 第 2 中間部分 Pm2 は、厚み Hm2 を有する。厚み Hm2 は、厚み方向 D3 における界面 23 の界面端 231 と密着層 31 の第 2 端 312 との間の距離である。第 1 部分 P1 は、厚み H1 を有する。図 29 に示す例において、厚み H1 は、厚み方向 D3 における第 1 面 13 と密着層 31 の第 2 端 312 との間の距離である。第 2 部分 P2 は、厚み H2 を有する。図 29 に示す例において、厚み H2 は、厚み方向 D3 における第 2 面 14 と界面 23 の界面端 231 との間の距離である。
- [0169] 第 1 部分 P1 の厚み H1 は、例えば $2\mu\text{m}$ 以上であり、 $5\mu\text{m}$ 以上であってもよく、 $10\mu\text{m}$ 以上であってもよく、 $30\mu\text{m}$ 以上であってもよく、 $50\mu\text{m}$ 以上であってもよく、 $100\mu\text{m}$ 以上であってもよい。厚み H1 が所定値以上であることにより、貫通電極 20 と壁面 16 との間の密着性を適切に高めることができる。厚み H1 は、例えば $250\mu\text{m}$ 以下であり、 $200\mu\text{m}$ 以下であってもよく、 $150\mu\text{m}$ 以下であってもよく、 $130\mu\text{m}$ 以下であってもよく、 $100\mu\text{m}$ 以下であってもよく、 $50\mu\text{m}$ 以下であってもよく、 $40\mu\text{m}$ 以下であってもよい。厚み H1 が $250\mu\text{m}$ 以下であることにより、壁面 16 に対する貫通電極 20 の密着性が過剰に高くなることを抑制できる。
- [0170] 第 1 部分 P1 の厚み H1 は、基板 12 の厚み T0 に対して相対的に定められてもよい。厚み T0 に対する厚み H1 の比率である $H1/T0$ は、例えば 0.005 以上であり、 0.010 以上であってもよく、 0.025 以上であってもよく、 0.050 以上であってもよく、 0.075 以上であってもよく、 0.10 以上であってもよく、 0.15 以上であってもよく、 0.20 以上であってもよい。 $H1/T0$ は、例えば 0.50 以下であり、 0.40 以下であってもよく、 0.30 以下であってもよく、 0.25 以下であっ

てもよく、0.20以下であってもよく、0.15以下であってもよく、0.10以下であってもよく、0.075以下であってもよい。

[0171] 第2部分P2の厚みH2は、例えば50 μm 以上であり、100 μm 以上であってもよく、200 μm 以上であってもよく、300 μm 以上であってもよい。厚みH2が50 μm 以上であることにより、貫通電極20の熱応力を適切に分散させることができる。厚みH2は、例えば995 μm 以下であり、950 μm 以下であってもよく、500 μm 以下であってもよく、350 μm 以下であってもよく、250 μm 以下であってもよく、200 μm 以下であってもよい。

[0172] 第2部分P2の厚みH2は、基板12の厚みT0に対して相対的に定められてもよい。厚みT0に対する厚みH2の比率である $H2/T0$ は、例えば0.10以上であり、0.15以上であってもよく、0.20以上であってもよく、0.40以上であってもよく、0.60以上であってもよく、0.75以上であってもよく、い。H2/T0は、例えば0.995以下であり、0.99以下であってもよく、0.95以下であってもよく、0.85以下であってもよく、0.70以下であってもよく、0.60以下であってもよく、0.50以下であってもよく、0.40以下であってもよく、0.30以下であってもよい。

[0173] 第2中間部分Pm2の厚みHm2は、例えば3 μm 以上であり、5 μm 以上であってもよく、10 μm 以上であってもよく、20 μm 以上であってもよく、50 μm 以上であってもよく、100 μm 以上であってもよい。厚みHm2が所定値以上であることにより、第1部分P1と第2部分P2との間での熱応力の急激な変化を抑制できる。厚みHm2は、例えば250 μm 以下であり、200 μm 以下であってもよく、150 μm 以下であってもよく、100 μm 以下であってもよく、50 μm 以下であってもよく、40 μm 以下であってもよい。

[0174] 第2中間部分Pm2の厚みHm2は、基板12の厚みT0に対して相対的に定められてもよい。厚みT0に対する厚みHm2の比率である $Hm2/T$

0は、例えば0.003以上であり、0.005以上であってもよく、0.010以上であってもよく、0.020以上であってもよく、0.050以上であってもよく、0.075以上であってもよく、0.10以上であってもよく、0.15以上であってもよく、0.20以上であってもよい。 $Hm2/T0$ は、例えば0.50以下であり、0.40以下であってもよく、0.30以下であってもよい。

[0175] 第1部分P1の厚み $H1$ 、第2部分P2の厚み $H2$ 及び第2中間部分 $Pm2$ の厚み $Hm2$ は、3つの層のバランスが確保されるように設定されてもよい。例えば、 $H1/T0$ 、 $H2/T0$ 及び $Hm2/T0$ の最大値と最小値の差が、0.40以下であってもよく、0.30以下であってもよく、0.20以下であってもよい。

[0176] 図29において、符号 $H4$ は、厚み方向 $D3$ における第1面13と、第2中間部分 $Pm2$ の第2面14側の端部との間の、厚み方向 $D3$ における距離を表す。図29に示す例において、距離 $H4$ は、厚み方向 $D3$ における、第1面13と界面23の界面端231との間の距離である。基板12の厚み $T0$ に対する距離 $H4$ の比率である $H4/T0$ は、例えば0.005以上であり、0.01以上であってもよく、0.02以上であってもよく、0.05以上であってもよく、0.10以上であってもよく、0.15以上であってもよく、0.30以上であってもよく、0.50以上であってもよく、0.70以上であってもよく、0.75以上であってもよく、0.80以上であってもよい。 $H4/T0$ は、例えば0.95以下であり、0.92以下であってもよく、0.90以下であってもよく、0.80以下であってもよく、0.60以下であってもよく、0.40以下であってもよく、0.25以下であってもよく、0.15以下であってもよい。

[0177] 厚み $T0$ に対する厚み $H2$ の比率である $H2/T0$ は、厚み $T0$ に対する距離 $H4$ の比率である $H4/T0$ よりも大きくてもよい。言い換えると、第2部分P2が、厚み方向 $D3$ において、貫通孔15の半分よりも大きい空間を占めていてもよい。第2部分P2においては、第1部分P1及び第2中間

部分 P m 2 に比べて、貫通電極 2 0 の熱膨張率と基板 1 2 の熱膨張率の差に起因する熱応力が生じにくい。第 1 部分 P 1 の厚み H 1 を所定値以上とし、且つ貫通孔 1 5 における第 2 部分 P 2 の占有率を大きくすることにより、第 2 部分 P 2 が、第 1 部分 P 1 で生じる熱応力をより確実に吸収できる。

[0178] H 2 から H 4 を引いた値は、 $\Delta H 2 4$ で表される。厚み T 0 に対する差 $\Delta H 2 3$ の比率である $\Delta H 2 4 / T 0$ は、例えば 0. 1 0 以上であり、0. 2 0 以上であってもよく、0. 2 5 以上であってもよく、0. 3 0 以上であってもよく、0. 5 0 以上であってもよい。 $\Delta H 2 4 / T 0$ は、例えば 0. 9 9 以下であり、0. 9 8 以下であってもよく、0. 9 5 以下であってもよく、0. 9 0 以下であってもよく、0. 8 0 以下であってもよく、0. 7 5 以下であってもよく、0. 7 0 以下であってもよい。

[0179] (貫通電極基板の製造方法)

貫通電極基板 1 0 の製造方法の一例について、図 3 0 ~ 図 3 2 を参照して説明する。

[0180] 第 1 の実施形態の場合と同様に、貫通孔 1 5 が設けられている基板 1 2 が準備される。続いて、図 3 0 に示すように、密着層 3 1 を形成する密着層形成工程が実施される。厚み方向 D 3 における、貫通孔 1 5 に位置する密着層 3 1 の寸法 T 1 1 は、基板 1 2 の厚み T 0 よりも小さい。寸法 T 1 1 の数値範囲は、上述の H 1 の数値範囲と同一であってもよい。基板 1 2 の厚み T 0 に対する寸法 T 1 1 の比率である $T 1 1 / T 0$ の数値範囲は、上述の H 1 / T 0 の数値範囲と同一であってもよい。

[0181] (シード層形成工程)

次に、図 3 1 に示すように、シード層 2 4 を形成するシード層形成工程が実施される。シード層 2 4 は、密着層 3 1 上及び壁面 1 6 上に、密着層 3 1 の第 2 端 3 1 2 を覆うよう形成される。厚み方向 D 3 における、貫通孔 1 5 に位置するシード層 2 4 の寸法 T 2 1 は、密着層 3 1 の寸法 T 1 1 よりも大きい。基板 1 2 の厚み T 0 に対する寸法 T 2 1 の比率である $T 2 1 / T 0$ の数値範囲は、上述の H 4 / T 0 の数値範囲と同一であってもよい。

[0182] (第1電解めっき工程)

続いて、図32に示すように、電解めっきによって第1層21を形成する第1電解めっき工程が実施される。電解めっきによって、シード層24を覆う第1層21が形成される。

[0183] 続いて、第1の実施形態の場合と同様に、第2電解めっき工程及び除去工程が実施される。この結果、貫通孔15の内部に位置する密着層31、シード層24、第1層21及び第2層22を備える貫通電極基板10が得られる。

[0184] 図33は、貫通電極基板10の効果の一例を説明するための図である。図33において、符号F1、Fm、F2はそれぞれ、第1部分P1で生じる熱応力、第2中間部分Pm2で生じる熱応力、第2部分P2で生じる熱応力を表している。第2中間部分Pm2で生じる熱応力Fmは、第1部分P1で生じる熱応力F1よりも小さいことが期待される。第2部分P2で生じる熱応力F2は、第2中間部分Pm2で生じる熱応力Fmよりも小さいことが期待される。貫通電極20に生じる熱応力が厚み方向D3に沿って段階的に低減されるので、クラックなどのダメージが基板12又は貫通電極20に生じることが抑制される。

[0185] 第1の実施形態の上述の第1変形例～第10変形例は、第2の実施形態に適用されてもよい。複数の変形例が適宜組み合わせられて第2の実施形態に適用されてもよい。

実施例

[0186] 次に、本開示の実施形態を実施例により更に具体的に説明するが、本開示の実施形態はその要旨を超えない限り、以下の実施例の記載に限定されるものではない。

[0187] (実施例A1)

基板12として、400 μ mの厚みT0を有するガラス基板を準備した。続いて、図2Aに示される貫通孔15を基板12に形成した。第1方向D1における貫通孔15の寸法は、70 μ mであった。

- [0188] 続いて、上述の第1の実施の形態に示す密着層31及び貫通電極20を貫通孔15に形成した。この結果、貫通電極基板10が得られた。貫通電極20は、第1部分P1、第2部分P2及び第1中間部分Pm1を含む。第1層21と第2層22との間の界面23は、厚み方向D3において、第1面13と密着層31の第2端312との間に位置する。
- [0189] 第1部分P1の厚みH1は、 $5\mu\text{m}$ であった。第1中間部分Pm1の厚みHm1は、 $45\mu\text{m}$ であった。第1面13と密着層31の第2端312との間の、厚み方向D3における距離H3は、 $50\mu\text{m}$ であった。第2部分P2の厚みH2は、 $350\mu\text{m}$ であった。
- [0190] 貫通電極基板10の信頼性を評価した。
- [0191] 信頼性の評価においては、貫通電極基板10に1000回の熱サイクルを加えた後、貫通電極基板10の外観が観察される。具体的には、貫通電極基板10の貫通電極20の外観に、クラック、隙間などの欠陥が生じているかどうかを確認される。クラック、隙間などの欠陥が生じている場合、評価対象の貫通電極基板10が「No Good」と判定される。クラック、隙間などの欠陥が生じていない場合、貫通電極基板10に更に1000回の熱サイクルを加えた後、貫通電極基板10の外観が観察される。合計2000回の熱サイクルの後、クラック、隙間などの欠陥が生じている場合、評価対象の貫通電極基板10が「Good」と判定される。合計2000回の熱サイクルの後、クラック、隙間などの欠陥が生じていない場合、評価対象の貫通電極基板10が「Excellent」と判定される。
- [0192] 1回の熱サイクルは、昇温工程、高温保持工程、降温工程及び低温保持工程を含む。昇温工程は、貫通電極基板10の周囲環境を -55°C から $+125^{\circ}\text{C}$ へ30分間で変化させる工程である。高温保持工程は、貫通電極基板10の周囲環境を $+125^{\circ}\text{C}$ に30分間保持する工程である。昇温工程は、貫通電極基板10の周囲環境を $+125^{\circ}\text{C}$ から -55°C へ30分間で変化させる工程である。低温保持工程は、貫通電極基板10の周囲環境を -55°C に30分間保持する工程である。

[0193] 実施例 A 1 の貫通電極基板 1 0 においては、1 0 0 0 回の熱サイクルの後
は、欠陥が生じていなかったが、2 0 0 0 回の熱サイクルの後には、欠陥が生
じていた。実施例 A 1 の貫通電極基板 1 0 は、「G o o d」と判定される。

[0194] (実施例 A 2 ~ A 1 0)

第 1 部分 P 1 の厚み H 1、第 1 中間部分 P m 1 の厚み H m 1、第 2 部分 P
2 の厚み H 2、及び基板 1 2 の厚み T 0 のうちの少なくとも 1 つを、実施例
A 1 における値から変更して、貫通電極基板 1 0 を作製した。続いて、実施
例 A 1 の場合と同様に、貫通電極基板 1 0 の信頼性の評価を実施した。結果
を図 3 4 に示す。

[0195] (比較例 A 1)

密着層 3 1 を貫通孔 1 5 に設けずに、貫通電極 2 0 を貫通孔 1 5 に形成し
た。比較例 A 1 においては、厚み方向 D 3 におけるシード層 2 4 の寸法が、
距離 H 3 として測定される。続いて、実施例 A 1 の場合と同様に、貫通電極
基板 1 0 の信頼性の評価を実施した。

[0196] 比較例 A 1 の貫通電極基板 1 0 においては、1 0 0 0 回の熱サイクルの後
、貫通孔 1 5 の壁面 1 6 と貫通電極 2 0 との間に隙間が生じていた。比較例
A 1 の貫通電極基板 1 0 は、「N o G o o d」と判定される。

[0197] 図 3 4 に示すように、貫通電極 2 0 が第 1 部分 P 1、第 2 部分 P 2 及び第
1 中間部分 P m 1 を含むことにより、クラック、隙間などの欠陥を抑制でき
た。特に、実施例 A 2 ~ A 4 及び A 7 ~ A 9 に示されるように、第 1 部分 P
1 の厚み H 1 が $10\ \mu\text{m}$ 以上であり、且つ $H 2 / T 0$ が $H 3 / T 0$ よりも大
きい場合に、貫通電極基板 1 0 が 2 0 0 0 回の熱サイクルに耐えることがで
きた。

[0198] (実施例 B 1)

基板 1 2 として、 $400\ \mu\text{m}$ の厚み T 0 を有するガラス基板を準備した。
続いて、図 2 9 に示される貫通孔 1 5 を基板 1 2 に形成した。第 1 方向 D 1
における貫通孔 1 5 の寸法は、 $70\ \mu\text{m}$ であった。

[0199] 続いて、上述の第 2 の実施の形態に示す密着層 3 1 及び貫通電極 2 0 を貫

通孔 15 に形成した。この結果、貫通電極基板 10 が得られた。貫通電極 20 は、第 1 部分 P 1、第 2 部分 P 2 及び第 2 中間部分 P m 2 を含む。第 1 層 2 1 と第 2 層 2 2 との間の界面 2 3 は、厚み方向 D 3 において、第 2 面 1 4 と密着層 3 1 の第 2 端 3 1 2 との間に位置する。

[0200] 第 1 部分 P 1 の厚み H 1 は、 $2\ \mu\text{m}$ であった。第 2 中間部分 P m 2 の厚み H m 2 は、 $3\ \mu\text{m}$ であった。第 1 面 1 3 と界面 2 3 の界面端 2 3 1 との間の、厚み方向 D 3 における距離 H 4 は、 $5\ \mu\text{m}$ であった。第 2 部分 P 2 の厚み H 2 は、 $395\ \mu\text{m}$ であった。

[0201] 続いて、実施例 A 1 の場合と同様に、貫通電極基板 10 の信頼性の評価を実施した。実施例 B 1 の貫通電極基板 10 においては、1000 回の熱サイクルの後は、欠陥が生じていなかったが、2000 回の熱サイクルの後は、欠陥が生じていた。実施例 B 1 の貫通電極基板 10 は、「Good」と判定される。

[0202] (実施例 B 2 ~ B 10)

第 1 部分 P 1 の厚み H 1、第 2 中間部分 P m 2 の厚み H m 2、第 2 部分 P 2 の厚み H 2、及び基板 12 の厚み T 0 のうちの少なくとも 1 つを、実施例 B 1 における値から変更して、貫通電極基板 10 を作製した。続いて、実施例 A 1 の場合と同様に、貫通電極基板 10 の信頼性の評価を実施した。結果を図 35 に示す。

[0203] (比較例 B 1)

密着層 3 1 を貫通孔 15 に設けずに、貫通電極 20 を貫通孔 15 に形成した。続いて、実施例 A 1 の場合と同様に、貫通電極基板 10 の信頼性の評価を実施した。

[0204] 比較例 B 1 の貫通電極基板 10 においては、1000 回の熱サイクルの後、貫通孔 15 の壁面 1 6 と貫通電極 20 との間に隙間が生じていた。比較例 B 1 の貫通電極基板 10 は、「Not Good」と判定される。

[0205] 図 35 に示すように、貫通電極 20 が第 1 部分 P 1、第 2 部分 P 2 及び第 2 中間部分 P m 2 を含むことにより、クラック、隙間などの欠陥を抑制でき

た。特に、実施例B 2～B 4 及びB 7～B 9 に示されるように、第1 部分P 1 の厚みH 1 が $5\mu\text{m}$ 以上であり、且つ $H 2 / T 0$ が $H 4 / T 0$ よりも大きい場合に、貫通電極基板1 0 が2 0 0 0 回の熱サイクルに耐えることができた。

[0206] (実施例B 1 1)

実施例B 1 の場合と同様に、貫通孔1 5 を基板1 2 に形成した後、上述の第2 の実施の形態に示す密着層3 1 及びシード層2 4 を貫通孔1 5 に形成した。続いて、電子顕微鏡を用いて貫通孔1 5 の密着層3 1 及びシード層2 4 を観察した。図3 6 は、観察位置を示す断面図である。

[0207] 図3 7 は、第1 面1 3 の近傍において密着層3 1 及びシード層2 4 を観察した結果を示す画像である。観察条件は以下のとおりである。

- ・ 観察装置：H-9500形透過電子顕微鏡
- ・ 倍率：1 0 0 0 0 0 倍
- ・ 加速電圧：2 0 0 k V

[0208] 図3 7 に示すように、第1 面1 3 の近傍においては、壁面1 6 上に密着層3 1 が形成され、密着層3 1 上にシード層2 4 が形成されていた。密着層3 1 は、厚み方向D 3 において第1 面1 3 から距離Y 1 (図3 6 参照) の位置までは少なくとも連続的に延びていた。距離Y 1 は、 $15.4\mu\text{m}$ である。

[0209] 図3 8 は、厚み方向D 3 において第1 面1 3 から距離Y 2 (図3 6 参照) の位置を中心として貫通孔1 5 を観察した結果を示す画像である。距離Y 2 は、 $26.2\mu\text{m}$ である。観察条件は以下のとおりである。

- ・ 観察装置：JSM-7800F ショットキー電界放出形走査電子顕微鏡
- ・ 倍率：5 0 0 0 倍
- ・ 加速電圧：5 k V

[0210] 図3 9 は、図3 8 において「PhotoA-6」と付された四角形の領域で貫通孔1 5 を観察した結果を示す画像である。観察条件は以下のとおりである。

- ・ 観察装置：JSM-7800F ショットキー電界放出形走査電子顕微鏡
- ・ 倍率：2 0 0 0 0 倍

- ・ 加速電圧：5 kV

[0211] 図39に示すように、厚み方向D3において第1面13から26、 $2\mu\text{m}$ 離れた位置においては、壁面16上にシード層24が形成されていた。密着層31は観察されなかった。

[0212] 図40は、厚み方向D3において第1面13から距離Y3（図36参照）の位置を中心として貫通孔15を観察した結果を示す画像である。距離Y3は、 $155\mu\text{m}$ である。観察条件は以下のとおりである。

- ・ 観察装置：JSM-7800F ショットキー電界放出形走査電子顕微鏡
- ・ 倍率：5000倍
- ・ 加速電圧：5 kV

[0213] 図40に示すように、厚み方向D3において第1面13から $155\mu\text{m}$ 離れた位置においては、密着層31及びシード層24が観察されなかった。

[0214] （実施例B12）

実施例B1の場合と同様に、貫通孔15を基板12に形成した後、上述の第2の実施の形態に示す密着層31及び貫通電極20を貫通孔15に形成した。続いて、電子顕微鏡を用いて貫通電極20を観察した。観察条件は以下のとおりである。

- ・ 観察装置：JSM-7800F ショットキー電界放出形走査電子顕微鏡
- ・ 測定領域： $90\mu\text{m} \times 500\mu\text{m}$
- ・ 測定ステップ：0.6 μm
- ・ 試料傾斜： 70°
- ・ 加速電圧：20 kV

[0215] 図41は、観察結果に基づいて作成された逆極点図方位マップを示す画像である。図42は、図41の画像に、第1層21と第2層22との間の界面23を示す線及び符号を追記した図である。

符号の説明

[0216] 10 貫通電極基板

12 基板

1 3 第 1 面
1 4 第 2 面
1 5 貫通孔
1 6 壁面
2 0 貫通電極
2 0 1 第 1 端面
2 0 2 第 2 端面
2 1 第 1 層
2 2 第 2 層
2 3 界面
2 3 1 界面端
2 3 2 窪み
2 4 シード層
2 4 1 第 3 端
2 4 2 第 4 端
3 1 密着層
3 1 1 第 1 端
3 1 2 第 2 端
4 0 第 1 配線層
4 1 第 1 導電層
4 2 第 1 絶縁層
5 0 第 2 配線層
5 1 第 2 導電層
5 2 第 2 絶縁層
6 0 半導体素子
6 1 端子
6 2 バンプ
7 2 バンプ

8 0 マザーボード

P 1 第 1 部分

P 2 第 2 部分

P m 1 第 1 中間部分

P m 2 第 2 中間部分

請求の範囲

- [請求項1] 貫通電極基板であって、
第1面及び前記第1面とは反対側に位置する第2面を含み、前記第1面から前記第2面に至る壁面を含む貫通孔が設けられている基板と、
前記第1面に位置する第1端面と、前記第2面に位置する第2端面と、を含み、前記貫通孔を埋める貫通電極と、
前記貫通電極と前記貫通孔の前記壁面との間に位置する密着層と、
を備え、
前記貫通電極は、前記第1端面を含む第1層と、前記第2端面を含み、界面において前記第1層に接する第2層と、を含み、
前記密着層は、前記第2面に到達しないよう、前記壁面に沿って前記第2面に向かって延びており、
前記密着層は、前記第2面に向かう延びが終端される第2端を含み、
前記界面は、前記基板の厚み方向において、前記第1面と前記密着層の前記第2端との間、又は前記第2面と前記密着層の前記第2端との間に位置する、貫通電極基板。
- [請求項2] 前記界面は、前記厚み方向において、前記第2面と前記密着層の前記第2端との間に位置する、請求項1に記載の貫通電極基板。
- [請求項3] 前記厚み方向における前記第1面と前記密着層の前記第2端との間の距離が、 $2\mu\text{m}$ 以上 $250\mu\text{m}$ 以下である、請求項2に記載の貫通電極基板。
- [請求項4] 前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との間の距離の比率が、 0.002 以上 0.500 以下である、請求項2に記載の貫通電極基板。
- [請求項5] 前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との距離の比率が、 0.05 以上 0.95 以下である、請求項2

に記載の貫通電極基板。

- [請求項6] 前記厚み方向における前記第1面と前記密着層の前記第2端との間の距離が、 $5\mu\text{m}$ 以上であり、
- 前記基板の厚みに対する、前記厚み方向における前記第2面と前記界面との距離の比率が、前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との距離の比率よりも大きい、請求項2に記載の貫通電極基板。
- [請求項7] 前記界面は、前記厚み方向において、前記第1面と前記密着層の前記第2端との間に位置する、請求項1に記載の貫通電極基板。
- [請求項8] 前記厚み方向における前記第1面と前記界面との間の距離が、 $5\mu\text{m}$ 以上 $250\mu\text{m}$ 以下である、請求項7に記載の貫通電極基板。
- [請求項9] 前記基板の厚みに対する、前記厚み方向における前記第1面と前記界面との間の距離の比率が、 0.010 以上 0.500 以下である、請求項7に記載の貫通電極基板。
- [請求項10] 前記基板の厚みに対する、前記厚み方向における前記第1面と前記密着層の前記第2端との距離の比率が、 0.05 以上 0.95 以下である、請求項7に記載の貫通電極基板。
- [請求項11] 前記厚み方向における前記第1面と前記界面との間の距離が、 $10\mu\text{m}$ 以上であり、
- 前記基板の厚みに対する、前記厚み方向における前記第2面と前記密着層の前記第2端との距離の比率が、前記基板の厚みに対する、前記厚み方向における前記第1面と前記密着層の前記第2端との距離の比率よりも大きい、請求項7に記載の貫通電極基板。
- [請求項12] 前記密着層は、チタン、チタン化合物、クロム又はクロム化合物を含む、請求項1～11のいずれか一項に記載の貫通電極基板。
- [請求項13] 前記貫通電極は、銅を含む、請求項12に記載の貫通電極基板。
- [請求項14] 前記基板は、ガラスを含み、 $300\mu\text{m}$ 以上 $1200\mu\text{m}$ 以下の厚みを有する、請求項1～11のいずれか一項に記載の貫通電極基板。

- [請求項15] 前記第1面に位置する第1配線層、又は、前記第2面に位置する第2配線層の少なくともいずれかを備え、
前記第1配線層は、第1導電層及び第1絶縁層を含み、
前記第2配線層は、第2導電層及び第2絶縁層を含む、請求項1～11のいずれか一項に記載の貫通電極基板。
- [請求項16] 前記貫通電極に電氣的に接続された端子を含む半導体素子を備える、請求項15に記載の貫通電極基板。
- [請求項17] 前記貫通電極は、前記密着層上に位置するシード層を含み、
前記界面と前記シード層の端部との間の、前記厚み方向における距離が、50nm以下である、請求項1～11のいずれか一項に記載の貫通電極基板。
- [請求項18] 貫通電極基板の製造方法であって、
第1面及び前記第1面とは反対側に位置する第2面を含み、前記第1面から前記第2面に至る壁面を含む貫通孔が設けられている基板を準備する工程と、
前記壁面に密着層を形成する工程と、
前記貫通孔に貫通電極を形成する貫通電極形成工程と、を備え、
前記密着層は、前記第2面に到達しないよう、前記壁面に沿って前記第2面に向かって延びており、
前記密着層は、前記第2面に向かう延びが終端される第2端を含み、
前記貫通電極形成工程は、
前記密着層上に位置する部分を少なくとも含むシード層を形成する工程と、
前記シード層を覆う第1層を、電解めっきによって形成する第1電解めっき工程と、
界面において前記第1層に接する第2層を、電解めっきによって形成する第2電解めっき工程と、を備え、

前記界面は、前記基板の厚み方向において、前記第 1 面と前記密着層の前記第 2 端との間、又は前記第 2 面と前記密着層の前記第 2 端との間に位置する、貫通電極基板の製造方法。

[請求項19] 前記シード層は、前記密着層の前記第 2 端を覆うよう、前記密着層上及び前記壁面上に位置し、

前記界面は、前記厚み方向において、前記第 2 面と前記密着層の前記第 2 端との間に位置する、請求項 18 に記載の貫通電極基板の製造方法。

[請求項20] 前記シード層は、前記密着層上にのみ位置し、

前記界面は、前記厚み方向において、前記第 1 面と前記密着層の前記第 2 端との間に位置する、請求項 18 に記載の貫通電極基板の製造方法。

[請求項21] 前記密着層は、化学気相成長法によって形成される、請求項 18 ～ 20 のいずれか一項に記載の貫通電極基板の製造方法。

[請求項22] 前記密着層は、原子層堆積法によって形成される、請求項 21 に記載の貫通電極基板の製造方法。

[請求項23] 前記シード層は、物理成膜法によって形成される、請求項 18 ～ 20 のいずれか一項に記載の貫通電極基板の製造方法。