

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2022 年 9 月 29 日 (29.09.2022)



(10) 国际公布号
WO 2022/199420 A1

(51) 国际专利分类号:
H01L 23/498 (2006.01) *H01L 23/31* (2006.01)
H01L 23/488 (2006.01)

(21) 国际申请号: PCT/CN2022/080813

(22) 国际申请日: 2022 年 3 月 15 日 (15.03.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202110327232.8 2021年3月26日 (26.03.2021) CN

(71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 彭喜平 (PENG, Xiping); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 袁振华 (YUAN, Zhenhua); 中国

广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 北京同达信恒知识产权代理有限公司 (TDIP & PARTNERS); 中国北京市西城区裕民路18号北环中心A座2002, Beijing 100029 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) Title: PACKAGE SUBSTRATE, SEMICONDUCTOR DEVICE AND ELECTRONIC APPARATUS

(54) 发明名称: 一种封装基板、半导体器件及电子设备

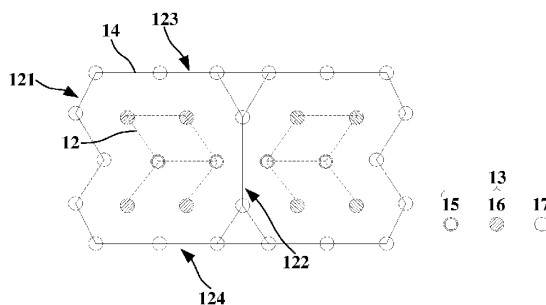


图 4

(57) Abstract: Provided are an package substrate, a semiconductor device and an electronic apparatus, which reduce crosstalk between chip pins and also improve the utilization rate of the pins to reduce the package area and thus reduce the development cost of the semiconductor device. The package substrate comprises a substrate body and a plurality of unit regions arranged on the substrate body, each unit region comprising two first solder ball structures, each of which comprises six first solder balls, which are arranged in rows of two solder balls to form a first row of solder balls, a second row of solder balls and a third row of solder balls, which are parallel to each other, wherein the four first solder balls in the first row of solder balls and the second row of solder balls are respectively located at four vertexes of a parallelogram; the four first solder balls in the second row of solder balls and the third row of solder balls are respectively located at four vertexes of another parallelogram; and the two parallelograms are arranged in an axial symmetry manner relative to the second row of solder balls.

[见续页]

WO 2022/199420 A1

AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本申请提供了一种封装基板、半导体器件及电子设备, 以降低芯片引脚之间的串扰, 并通过提高引脚的利用率来减小封装面积, 进而降低半导体器件的开发成本。封装基板包括基板本体和设置于基板本体上的多个单元区域, 其中: 单元区域包括两个第一焊球结构, 第一焊球结构包括六个第一焊球, 六个第一焊球两两一行排列为相互平行的第一行焊球、第二行焊球及第三行焊球, 第一行焊球与第二行焊球中的四个第一焊球分别位于一个平行四边形的四个顶点, 第二行焊球与第三行焊球中的四个第一焊球分别位于另一个平行四边形的四个顶点, 两个平行四边形关于第二行焊球呈轴对称设置。