

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年3月17日(17.03.2022)



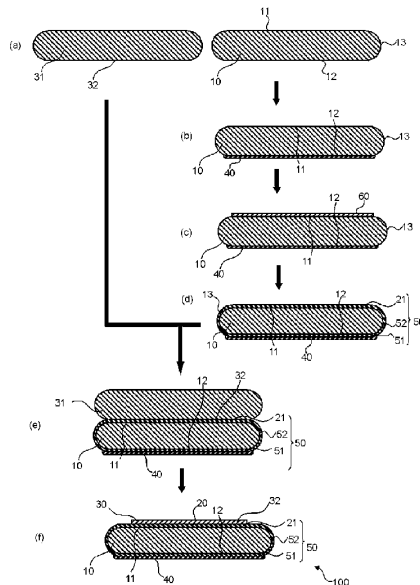
(10) 国際公開番号

WO 2022/054429 A1

- (51) 国際特許分類:
H01L 21/02 (2006.01) H01L 27/12 (2006.01)
- (21) 国際出願番号: PCT/JP2021/027635
- (22) 国際出願日: 2021年7月27日(27.07.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2020-152637 2020年9月11日(11.09.2020) JP
- (71) 出願人: 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目2番1号 Tokyo (JP).
- (72) 発明者: 横川 功(YOKOKAWA Isao); 〒3790196 群馬県安中市磯部二丁目13番1号 信越半導体株式会社 磯部工場内 Gunma (JP).
- (74) 代理人: 好宮 幹夫, 外 (YOSHIMIYA Mikio et al.); 〒1100005 東京都台東区上野7丁目6番11号 第一下谷ビル8F Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: METHOD FOR MANUFACTURING SOI WAFER, AND SOI WAFER

(54) 発明の名称: SOIウェーハの製造方法及びSOIウェーハ



(57) Abstract: The present invention is a method, for manufacturing SOI wafers, comprising a step for using thermal oxidation to form a silicon oxide film on the entire surface of a base wafer containing a dopant, and a step for bonding a main surface of a bond wafer and a first main surface of the base wafer together via the silicon oxide film, said method further comprising before the thermal oxidation step: a step for forming a CVD insulation film on a second main surface of the base wafer, and a step for forming a barrier silicon layer, containing a dopant at a lower concentration than the concentration of the dopant in the base wafer, on the first main surface of the base wafer, wherein a barrier silicon oxide film is obtained in the thermal oxidation step by thermally oxidizing the barrier silicon layer, and the bond wafer and the base wafer are bonded together via the barrier silicon oxide film, which is part of the silicon oxide film, during the bonding step. A method for manufacturing SOI wafers that is capable of manufacturing SOI wafers while minimizing SOI layer contamination due to admixture of the base wafer dopant can thus be provided.

WO 2022/054429 A1

[続葉有]

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

(57) 要約：本発明は、ドーパントを含むベースウェーハの全面にシリコン酸化膜を熱酸化で形成する工程と、ボンドウェーハの主面とベースウェーハの第1主面とをシリコン酸化膜を介して貼り合わせる工程とを含み、熱酸化工程の前に、ベースウェーハの第2主面上にCVD絶縁膜を形成する工程と、ベースウェーハの第1主面上にベースウェーハのドーパント濃度よりも低濃度でドーパントを含有するバリアシリコン層を形成する工程とを更に含み、熱酸化工程で、バリアシリコン層を熱酸化してバリアシリコン酸化膜を得て、貼り合わせ工程で、ボンドウェーハとベースウェーハとをシリコン酸化膜の一部であるバリアシリコン酸化膜を介して貼り合わせるSOIウェーハの製造方法である。これにより、ベースウェーハのドーパントの混入によるSOI層の汚染を抑制しながら、SOIウェーハを製造できるSOIウェーハの製造方法が提供される。