

명세서

발명의 명칭: 가요성 인쇄 회로 기판을 포함하는 전자 장치

기술분야

- [1] 본 문서의 다양한 실시 예들은, 일반적으로 가요성 인쇄 회로 기판을 포함하는 전자 장치와 관련될 수 있다.

배경기술

- [2] 사용자의 머리에 착용되어 사용자의 눈 앞에 직접 영상을 표시할 수 있는 전자 장치에 대한 개발이 이루어지고 있다. 예를 들어, 헤드 마운티드 디스플레이(head mounted display, HMD)는 사용자의 눈 앞에 가상 현실 콘텐츠 또는 증강 현실 콘텐츠를 표시함으로써 사용자가 가상 현실 또는 증강 현실 내에 존재하는 것처럼 느끼도록 할 수 있다. 사용자의 머리에 착용 가능한 전자 장치는, 고글 형태 또는 안경 형태를 포함할 수 있다.
- [3] 사용자의 머리에 착용 가능한 전자 장치는, 사용자에게 콘텐츠를 제공하기 위해 필요한 여러 구성 요소들 및 구성 요소들의 구동을 위한 전기적 요소들을 포함할 수 있다.

발명의 상세한 설명

기술적 과제

- [4] 전자 장치는 사용자의 머리에 착용될 수 있는 구조의 하우징을 포함할 수 있으며, 하우징 내에 구성들이 배치될 수 있다. 하우징 내의 영역이 제한적인 안경 형태의 전자 장치의 경우, 전자 장치의 다양한 구성들에 대한 실장 영역이 부족할 수 있다. 또한, 착용 가능한 전자 장치의 경우, 전자 장치를 착용하는 동안의 착용감 향상을 위해, 전자 장치의 무게 저감 및 사이즈의 소형화가 선호된다.
- [5] 다양한 실시예들은, 소형화된 인쇄 회로 기판(PCB, printed circuit board)을 포함할 수 있고, PCB의 실장 영역에 대한 자유도가 증가된 전자 장치를 제공하기 위한 것이다.
- [6] 또한, 다양한 실시예들은, 전자 장치의 구성들을 연결하는 전기적 구조물들이 차지하는 공간이 최소화된 전자 장치를 제공하기 위한 것이다.
- [7] 또한, 다양한 실시예들은, 소형화되고, 편안하게 착용할 수 있는 전자 장치를 제공하기 위한 것이다.

기술적 해결방법

- [8] 일 실시 예에 따른 전자 장치는, 프레임, 상기 프레임의 일 측에 연결되는 제1 템플 및 상기 프레임의 타 측에 연결되는 제2 템플을 포함하는 하우징, 상기 제1 템플에 위치하는 제1 PCB 및 상기 제1 PCB에 전기적으로 연결되는 제1 가요성 인쇄 회로 기판 및 제2 가요성 인쇄 회로 기판을 포함하고, 상기 제1 가요성 인쇄 회로 기판은 상기 제1 PCB로부터 제1 방향으로 인출되어 상기 제2 가요성 인쇄

회로 기판과 중첩하는 제1 중첩부 및 상기 제1 중첩부로부터 연장되어 상기 제2 가요성 인쇄 회로 기판과 비중첩되는(non-overlapping) 제1 분기부를 포함하고, 상기 제2 가요성 인쇄 회로 기판은 상기 제1 PCB로부터 상기 제1 방향으로 인출되어 상기 제1 가요성 인쇄 회로 기판과 중첩하는 제2 중첩부 및 상기 제2 중첩부로부터 연장되어 상기 제1 가요성 인쇄 회로 기판과 비중첩되는 제2 분기부를 포함할 수 있다.

- [9] 일 실시예에 따른 전자 장치는, 프레임, 상기 프레임의 일 측에 연결되는 제1 템플 및 상기 프레임의 타 측에 연결되는 제2 템플을 포함하는 하우징, 상기 제1 템플에 위치하는 제1 PCB 및 상기 제1 PCB에 전기적으로 연결되는 복수의 가요성 인쇄 회로 기판들을 포함하는 연결 부재를 포함하고, 상기 연결 부재는 복수의 가요성 인쇄 회로 기판들 중 적어도 2 이상의 가요성 인쇄 회로 기판들이 중첩하는 중첩부 및 상기 중첩부로부터 분기되는 분기부들을 포함할 수 있다.

발명의 효과

- [10] 다양한 실시 예들에 따르면, 전자 장치는 PCB에서 타 구성과 연결을 위한 연결부(예: 커넥터)의 공간을 줄여, PCB를 소형화 할 수 있고, PCB의 실장 영역에 대한 자유도가 증가할 수 있다.
- [11] 또한, 다양한 실시 예들에 따르면, 전자 장치의 구성들을 연결하는 전기적 구조물들이 차지하는 공간을 줄일 수 있다.
- [12] 또한, 다양한 실시 예들에 따르면, 전자 장치가 소형화 될 수 있고, 전자 장치의 착용감이 증대될 수 있다.
- [13] 이 외에, 본 문서를 통해 직접적 또는 간접적으로 파악되는 다양한 효과들이 제공될 수 있다.

도면의 간단한 설명

- [14] 본 문서의 특정 실시 예들의 상술된 측면 및 다른 측면, 특징 및 이점은 첨부 도면과 함께 다음의 설명으로부터 더 명백해질 것이다.
- [15] 도 1은, 일 실시예에 따른, 네트워크 환경 내의 전자 장치의 블록도이다.
- [16] 도 2는 일 실시 예에 따른, 전자 장치의 개략도이다.
- [17] 도 3은 일 실시 예에 따른, 투명 부재를 통한 시선 추적 및 디스플레이 방법의 개략도이다.
- [18] 도 4는 일 실시예에 따른 전자 장치를 나타내는 블록도이다.
- [19] 도 5는 일 실시예에 따른 전자 장치를 나타내는 사시도이다.
- [20] 도 6은 일 실시예에 따른 전자 장치에 포함되는 일부 구성들을 나타내는 평면도이다.
- [21] 도 7은 일 실시예에 따른 전자 장치에서 도 6의 C-C' 선을 따라 자른 단면도이다.
- [22] 도 8은 일 실시예에 따른 전자 장치에서 도 6의 D-D' 선을 따라 자른 단면도이다.

- [23] 도 9는 일 실시예에 따른 전자 장치의 제1 분기부의 형성 방법을 예시적으로 나타내는 도면이다.
- [24] 도 10은 일 실시예에 따른 전자 장치에서 도 6의 E-E' 선을 따라 자른 단면도이다.
- [25] 도 11은 일 실시예에 따른 전자 장치에서 도 6의 F-F' 선을 따라 자른 단면도이다.
- [26] 도 12는 일 실시예에 따른 전자 장치의 단면도이다.
- [27] 도면의 설명과 관련하여, 동일 또는 유사한 구성요소에 대해서는 동일 또는 유사한 참조 부호가 사용될 수 있다.

발명의 실시를 위한 형태

- [28] 이하, 본 발명의 다양한 실시 예가 첨부된 도면을 참조하여 기재된다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 실시 예의 다양한 변경(modification), 균등물(equivalent), 및/또는 대체물(alternative)을 포함하는 것으로 이해되어야 한다.
- [29] 도 1은, 다양한 실시예들에 따른, 네트워크 환경(100) 내의 전자 장치(101)의 블록도이다. 도 1을 참조하면, 네트워크 환경(100)에서 전자 장치(101)는 제 1 네트워크(198)(예: 근거리 무선 통신 네트워크)를 통하여 전자 장치(102)와 통신하거나, 또는 제 2 네트워크(199)(예: 원거리 무선 통신 네트워크)를 통하여 전자 장치(104) 또는 서버(108)와 통신할 수 있다. 일 실시예에 따르면, 전자 장치(101)는 서버(108)를 통하여 전자 장치(104)와 통신할 수 있다. 일 실시예에 따르면, 전자 장치(101)는 프로세서(120), 메모리(130), 입력 모듈(150), 음향 출력 모듈(155), 디스플레이 모듈(160), 오디오 모듈(170), 센서 모듈(176), 인터페이스(177), 연결 단자(178), 햅틱 모듈(179), 카메라 모듈(180), 전력 관리 모듈(188), 배터리(189), 통신 모듈(190), 가입자 식별 모듈(196), 또는 안테나 모듈(197)을 포함할 수 있다. 어떤 실시예에서는, 전자 장치(101)에는, 이 구성요소들 중 적어도 하나(예: 연결 단자(178))가 생략되거나, 하나 이상의 다른 구성요소가 추가될 수 있다. 어떤 실시예에서는, 이 구성요소들 중 일부들(예: 센서 모듈(176), 카메라 모듈(180), 또는 안테나 모듈(197))은 하나의 구성요소(예: 디스플레이 모듈(160))로 통합될 수 있다.
- [30] 프로세서(120)는, 예를 들면, 소프트웨어(예: 프로그램(140))를 실행하여 프로세서(120)에 연결된 전자 장치(101)의 적어도 하나의 다른 구성요소(예: 하드웨어 또는 소프트웨어 구성요소)를 제어할 수 있고, 다양한 데이터 처리 또는 연산을 수행할 수 있다. 일 실시예에 따르면, 데이터 처리 또는 연산의 적어도 일부로서, 프로세서(120)는 다른 구성요소(예: 센서 모듈(176) 또는 통신 모듈(190))로부터 수신된 명령 또는 데이터를 휘발성 메모리(132)에 저장하고, 휘발성 메모리(132)에 저장된 명령 또는 데이터를 처리하고, 결과 데이터를 비휘발성 메모리(134)에 저장할 수 있다. 일 실시예에 따르면, 프로세서(120)는

메인 프로세서(121)(예: 중앙 처리 장치 또는 어플리케이션 프로세서) 또는 이와는 독립적으로 또는 함께 운영 가능한 보조 프로세서(123)(예: 그래픽 처리 장치, 신경망 처리 장치(NPU: neural processing unit), 이미지 시그널 프로세서, 센서 허브 프로세서, 또는 커뮤니케이션 프로세서)를 포함할 수 있다. 예를 들어, 전자 장치(101)가 메인 프로세서(121) 및 보조 프로세서(123)를 포함하는 경우, 보조 프로세서(123)는 메인 프로세서(121)보다 저전력을 사용하거나, 지정된 기능에 특화되도록 설정될 수 있다. 보조 프로세서(123)는 메인 프로세서(121)와 별개로, 또는 그 일부로서 구현될 수 있다.

- [31] 보조 프로세서(123)는, 예를 들면, 메인 프로세서(121)가 인액티브(예: 슬립) 상태에 있는 동안 메인 프로세서(121)를 대신하여, 또는 메인 프로세서(121)가 액티브(예: 어플리케이션 실행) 상태에 있는 동안 메인 프로세서(121)와 함께, 전자 장치(101)의 구성요소들 중 적어도 하나의 구성요소(예: 디스플레이 모듈(160), 센서 모듈(176), 또는 통신 모듈(190))와 관련된 기능 또는 상태들의 적어도 일부를 제어할 수 있다. 일실시에에 따르면, 보조 프로세서(123)(예: 이미지 시그널 프로세서 또는 커뮤니케이션 프로세서)는 기능적으로 관련 있는 다른 구성요소(예: 카메라 모듈(180) 또는 통신 모듈(190))의 일부로서 구현될 수 있다. 일실시에에 따르면, 보조 프로세서(123)(예: 신경망 처리 장치)는 인공지능 모델의 처리에 특화된 하드웨어 구조를 포함할 수 있다. 인공지능 모델은 기계 학습을 통해 생성될 수 있다. 이러한 학습은, 예를 들어, 인공지능이 수행되는 전자 장치(101) 자체에서 수행될 수 있고, 별도의 서버(예: 서버(108))를 통해 수행될 수도 있다. 학습 알고리즘은, 예를 들어, 지도형 학습(supervised learning), 비지도형 학습(unsupervised learning), 준지도형 학습(semi-supervised learning) 또는 강화 학습(reinforcement learning)을 포함할 수 있으나, 전술한 예에 한정되지 않는다. 인공지능 모델은, 복수의 인공 신경망 레이어들을 포함할 수 있다. 인공 신경망은 심층 신경망(DNN: deep neural network), CNN(convolutional neural network), RNN(recurrent neural network), RBM(restricted boltzmann machine), DBN(deep belief network), BRDNN(bidirectional recurrent deep neural network), 심층 Q-네트워크(deep Q-networks) 또는 상기 중 둘 이상의 조합 중 하나일 수 있으나, 전술한 예에 한정되지 않는다. 인공지능 모델은 하드웨어 구조 이외에, 추가적으로 또는 대체적으로, 소프트웨어 구조를 포함할 수 있다.
- [32] 메모리(130)는, 전자 장치(101)의 적어도 하나의 구성요소(예: 프로세서(120) 또는 센서 모듈(176))에 의해 사용되는 다양한 데이터를 저장할 수 있다. 데이터는, 예를 들어, 소프트웨어(예: 프로그램(140)) 및, 이와 관련된 명령에 대한 입력 데이터 또는 출력 데이터를 포함할 수 있다. 메모리(130)는, 휘발성 메모리(132) 또는 비휘발성 메모리(134)를 포함할 수 있다.
- [33] 프로그램(140)은 메모리(130)에 소프트웨어로서 저장될 수 있으며, 예를 들면, 운영 체제(142), 미들 웨어(144) 또는 어플리케이션(146)을 포함할 수 있다.
- [34] 입력 모듈(150)은, 전자 장치(101)의 구성요소(예: 프로세서(120))에 사용될

명령 또는 데이터를 전자 장치(101)의 외부(예: 사용자)로부터 수신할 수 있다. 입력 모듈(150)은, 예를 들면, 마이크, 마우스, 키보드, 키(예: 버튼), 또는 디지털 펜(예: 스타일러스 펜)을 포함할 수 있다.

- [35] 음향 출력 모듈(155)은 음향 신호를 전자 장치(101)의 외부로 출력할 수 있다. 음향 출력 모듈(155)은, 예를 들면, 스피커 또는 리시버를 포함할 수 있다. 스피커는 멀티미디어 재생 또는 녹음 재생과 같이 일반적인 용도로 사용될 수 있다. 리시버는 착신 전화를 수신하기 위해 사용될 수 있다. 일실시예에 따르면, 리시버는 스피커와 별개로, 또는 그 일부로서 구현될 수 있다.
- [36] 디스플레이 모듈(160)은 전자 장치(101)의 외부(예: 사용자)로 정보를 시각적으로 제공할 수 있다. 디스플레이 모듈(160)은, 예를 들면, 디스플레이, 홀로그램 장치, 또는 프로젝터 및 해당 장치를 제어하기 위한 제어 회로를 포함할 수 있다. 일실시예에 따르면, 디스플레이 모듈(160)은 터치를 감지하도록 설정된 터치 센서, 또는 상기 터치에 의해 발생하는 힘의 세기를 측정하도록 설정된 압력 센서를 포함할 수 있다.
- [37] 오디오 모듈(170)은 소리를 전기 신호로 변환시키거나, 반대로 전기 신호를 소리로 변환시킬 수 있다. 일실시예에 따르면, 오디오 모듈(170)은, 입력 모듈(150)을 통해 소리를 획득하거나, 음향 출력 모듈(155), 또는 전자 장치(101)와 직접 또는 무선으로 연결된 외부 전자 장치(예: 전자 장치(102))(예: 스피커 또는 헤드폰)를 통해 소리를 출력할 수 있다.
- [38] 센서 모듈(176)은 전자 장치(101)의 작동 상태(예: 전력 또는 온도), 또는 외부의 환경 상태(예: 사용자 상태)를 감지하고, 감지된 상태에 대응하는 전기 신호 또는 데이터 값을 생성할 수 있다. 일실시예에 따르면, 센서 모듈(176)은, 예를 들면, 제스처 센서, 자이로 센서, 기압 센서, 마그네틱 센서, 가속도 센서, 그립 센서, 근접 센서, 컬러 센서, IR(infrared) 센서, 생체 센서, 온도 센서, 습도 센서, 또는 조도 센서를 포함할 수 있다.
- [39] 인터페이스(177)는 전자 장치(101)가 외부 전자 장치(예: 전자 장치(102))와 직접 또는 무선으로 연결되기 위해 사용될 수 있는 하나 이상의 지정된 프로토콜들을 지원할 수 있다. 일실시예에 따르면, 인터페이스(177)는, 예를 들면, HDMI(high definition multimedia interface), USB(universal serial bus) 인터페이스, SD카드 인터페이스, 또는 오디오 인터페이스를 포함할 수 있다.
- [40] 연결 단자(178)는, 그를 통해서 전자 장치(101)가 외부 전자 장치(예: 전자 장치(102))와 물리적으로 연결될 수 있는 커넥터를 포함할 수 있다. 일실시예에 따르면, 연결 단자(178)는, 예를 들면, HDMI 커넥터, USB 커넥터, SD 카드 커넥터, 또는 오디오 커넥터(예: 헤드폰 커넥터)를 포함할 수 있다.
- [41] 햅틱 모듈(179)은 전기적 신호를 사용자가 촉각 또는 운동 감각을 통해서 인지할 수 있는 기계적인 자극(예: 진동 또는 움직임) 또는 전기적인 자극으로 변환할 수 있다. 일실시예에 따르면, 햅틱 모듈(179)은, 예를 들면, 모터, 압전 소자, 또는 전기 자극 장치를 포함할 수 있다.

- [42] 카메라 모듈(180)은 정지 영상 및 동영상을 촬영할 수 있다. 일실시예에 따르면, 카메라 모듈(180)은 하나 이상의 렌즈들, 이미지 센서들, 이미지 시그널 프로세서들, 또는 플래시들을 포함할 수 있다.
- [43] 전력 관리 모듈(188)은 전자 장치(101)에 공급되는 전력을 관리할 수 있다. 일실시예에 따르면, 전력 관리 모듈(188)은, 예를 들면, PMIC(power management integrated circuit)의 적어도 일부로서 구현될 수 있다.
- [44] 배터리(189)는 전자 장치(101)의 적어도 하나의 구성요소에 전력을 공급할 수 있다. 일실시예에 따르면, 배터리(189)는, 예를 들면, 재충전 불가능한 1차 전지, 재충전 가능한 2차 전지 또는 연료 전지를 포함할 수 있다.
- [45] 통신 모듈(190)은 전자 장치(101)와 외부 전자 장치(예: 전자 장치(102), 전자 장치(104), 또는 서버(108)) 간의 직접(예: 유선) 통신 채널 또는 무선 통신 채널의 수립, 및 수립된 통신 채널을 통한 통신 수행을 지원할 수 있다. 통신 모듈(190)은 프로세서(120)(예: 어플리케이션 프로세서)와 독립적으로 운영되고, 직접(예: 유선) 통신 또는 무선 통신을 지원하는 하나 이상의 커뮤니케이션 프로세서를 포함할 수 있다. 일실시예에 따르면, 통신 모듈(190)은 무선 통신 모듈(192)(예: 셀룰러 통신 모듈, 근거리 무선 통신 모듈, 또는 GNSS(global navigation satellite system) 통신 모듈) 또는 유선 통신 모듈(194)(예: LAN(local area network) 통신 모듈, 또는 전력선 통신 모듈)을 포함할 수 있다. 이들 통신 모듈 중 해당하는 통신 모듈은 제 1 네트워크(198)(예: 블루투스, WiFi(wireless fidelity) direct 또는 IrDA(infrared data association)와 같은 근거리 통신 네트워크) 또는 제 2 네트워크(199)(예: 레거시 셀룰러 네트워크, 5G 네트워크, 차세대 통신 네트워크, 인터넷, 또는 컴퓨터 네트워크(예: LAN 또는 WAN)와 같은 원거리 통신 네트워크)를 통하여 외부의 전자 장치(104)와 통신할 수 있다. 이런 여러 종류의 통신 모듈들은 하나의 구성요소(예: 단일 칩)로 통합되거나, 또는 서로 별도의 복수의 구성요소들(예: 복수 칩들)로 구현될 수 있다. 무선 통신 모듈(192)은 가입자 식별 모듈(196)에 저장된 가입자 정보(예: 국제 모바일 가입자 식별자(IMSI))를 이용하여 제 1 네트워크(198) 또는 제 2 네트워크(199)와 같은 통신 네트워크 내에서 전자 장치(101)를 확인 또는 인증할 수 있다.
- [46] 무선 통신 모듈(192)은 4G 네트워크 이후의 5G 네트워크 및 차세대 통신 기술, 예를 들어, NR 접속 기술(new radio access technology)을 지원할 수 있다. NR 접속 기술은 고용량 데이터의 고속 전송(eMBB(enhanced mobile broadband)), 단말 전력 최소화 및 다수 단말의 접속(mMTC(massive machine type communications)), 또는 고신뢰도와 저지연(URLLC(ultra-reliable and low-latency communications))을 지원할 수 있다. 무선 통신 모듈(192)은, 예를 들어, 높은 데이터 전송률 달성을 위해, 고주파 대역(예: mmWave 대역)을 지원할 수 있다. 무선 통신 모듈(192)은 고주파 대역에서의 성능 확보를 위한 다양한 기술들, 예를 들어, 빔포밍(beamforming), 거대 배열 다중 입출력(massive MIMO(multiple-input and multiple-output)), 전차원 다중입출력(FD-MIMO: full dimensional MIMO), 어레이

안테나(array antenna), 아날로그 빔형성(analog beam-forming), 또는 대규모 안테나(large scale antenna)와 같은 기술들을 지원할 수 있다. 무선 통신 모듈(192)은 전자 장치(101), 외부 전자 장치(예: 전자 장치(104)) 또는 네트워크 시스템(예: 제 2 네트워크(199))에 규정되는 다양한 요구사항을 지원할 수 있다. 일실시예에 따르면, 무선 통신 모듈(192)은 eMBB 실행을 위한 Peak data rate(예: 20Gbps 이상), mMTC 실행을 위한 손실 Coverage(예: 164dB 이하), 또는 URLLC 실행을 위한 U-plane latency(예: 다운링크(DL) 및 업링크(UL) 각각 0.5ms 이하, 또는 라운드 트립 1ms 이하)를 지원할 수 있다.

- [47] 안테나 모듈(197)은 신호 또는 전력을 외부(예: 외부의 전자 장치)로 송신하거나 외부로부터 수신할 수 있다. 일실시예에 따르면, 안테나 모듈(197)은 서브스트레이트(예: PCB) 위에 형성된 도전체 또는 도전성 패턴으로 이루어진 방사체를 포함하는 안테나를 포함할 수 있다. 일실시예에 따르면, 안테나 모듈(197)은 복수의 안테나들(예: 어레이 안테나)을 포함할 수 있다. 이런 경우, 제 1 네트워크(198) 또는 제 2 네트워크(199)와 같은 통신 네트워크에서 사용되는 통신 방식에 적합한 적어도 하나의 안테나가, 예를 들면, 통신 모듈(190)에 의하여 상기 복수의 안테나들로부터 선택될 수 있다. 신호 또는 전력은 상기 선택된 적어도 하나의 안테나를 통하여 통신 모듈(190)과 외부의 전자 장치 간에 송신되거나 수신될 수 있다. 어떤 실시예에 따르면, 방사체 이외에 다른 부품(예: RFIC(radio frequency integrated circuit))이 추가로 안테나 모듈(197)의 일부로 형성될 수 있다.
- [48] 다양한 실시예에 따르면, 안테나 모듈(197)은 mmWave 안테나 모듈을 형성할 수 있다. 일실시예에 따르면, mmWave 안테나 모듈은 인쇄 회로 기판, 상기 인쇄 회로 기판의 제 1 면(예: 아래 면)에 또는 그에 인접하여 배치되고 지정된 고주파 대역(예: mmWave 대역)을 지원할 수 있는 RFIC, 및 상기 인쇄 회로 기판의 제 2 면(예: 윗 면 또는 측 면)에 또는 그에 인접하여 배치되고 상기 지정된 고주파 대역의 신호를 송신 또는 수신할 수 있는 복수의 안테나들(예: 어레이 안테나)을 포함할 수 있다.
- [49] 상기 구성요소들 중 적어도 일부는 주변 기기들간 통신 방식(예: 버스, GPIO(general purpose input and output), SPI(serial peripheral interface), 또는 MIPI(mobile industry processor interface))를 통해 서로 연결되고 신호(예: 명령 또는 데이터)를 상호간에 교환할 수 있다.
- [50] 일실시예에 따르면, 명령 또는 데이터는 제 2 네트워크(199)에 연결된 서버(108)를 통해서 전자 장치(101)와 외부의 전자 장치(104)간에 송신 또는 수신될 수 있다. 외부의 전자 장치(102, 또는 104) 각각은 전자 장치(101)와 동일한 또는 다른 종류의 장치일 수 있다. 일실시예에 따르면, 전자 장치(101)에서 실행되는 동작들의 전부 또는 일부는 외부의 전자 장치들(102, 104, 또는 108) 중 하나 이상의 외부의 전자 장치들에서 실행될 수 있다. 예를 들면, 전자 장치(101)가 어떤 기능이나 서비스를 자동으로, 또는 사용자 또는

다른 장치로부터의 요청에 반응하여 수행해야 할 경우에, 전자 장치(101)는 기능 또는 서비스를 자체적으로 실행시키는 대신에 또는 추가적으로, 하나 이상의 외부의 전자 장치들에게 그 기능 또는 그 서비스의 적어도 일부를 수행하라고 요청할 수 있다. 상기 요청을 수신한 하나 이상의 외부의 전자 장치들은 요청된 기능 또는 서비스의 적어도 일부, 또는 상기 요청과 관련된 추가 기능 또는 서비스를 실행하고, 그 실행의 결과를 전자 장치(101)로 전달할 수 있다. 전자 장치(101)는 상기 결과를, 그대로 또는 추가적으로 처리하여, 상기 요청에 대한 응답의 적어도 일부로서 제공할 수 있다. 이를 위하여, 예를 들면, 클라우드 컴퓨팅, 분산 컴퓨팅, 모바일 에지 컴퓨팅(MEC: mobile edge computing), 또는 클라이언트-서버 컴퓨팅 기술이 이용될 수 있다. 전자 장치(101)는, 예를 들어, 분산 컴퓨팅 또는 모바일 에지 컴퓨팅을 이용하여 초저지연 서비스를 제공할 수 있다. 다른 실시예에 있어서, 외부의 전자 장치(104)는 IoT(internet of things) 기기를 포함할 수 있다. 서버(108)는 기계 학습 및/또는 신경망을 이용한 지능형 서버일 수 있다. 일 실시예에 따르면, 외부의 전자 장치(104) 또는 서버(108)는 제 2 네트워크(199) 내에 포함될 수 있다. 전자 장치(101)는 5G 통신 기술 및 IoT 관련 기술을 기반으로 지능형 서비스(예: 스마트 홈, 스마트 시티, 스마트 카, 또는 헬스케어)에 적용될 수 있다.

- [51] 도 2는 일 실시 예에 따른, 전자 장치(201)의 개략도이다.
- [52] 도 2의 전자 장치(201)는 HMD(head mounted display) 장치, 웨어러블 장치, 스마트 글래스(smart glasses), 또는 아이웨어(eyewear)로 참조될 수 있다. 도 2에 도시된 전자 장치(201)의 형태는 예시적인 것으로서, 본 문서의 실시예들이 이에 제한되는 것은 아니다. 예를 들어, 전자 장치(201)는 AR(augmented reality) 또는 VR(virtual reality)을 제공하도록 설정된 임의의 전자 장치일 수 있다.
- [53] 일 실시 예에 따르면, 전자 장치(201)는 도 1의 전자 장치(101)의 구성들 중 적어도 일부를 포함할 수 있다. 예를 들어, 전자 장치(201)는 디스플레이(예: 도 1의 디스플레이 모듈(160)), 카메라(예: 도 1의 카메라 모듈(180)), 적어도 하나의 센서(예: 도 1의 센서 모듈(176)), 프로세서(예: 도 1의 프로세서(120)), 배터리(예: 도 1의 배터리(189)), 메모리(예: 도 1의 130)), 또는 통신 회로(예: 도 1의 통신 모듈(190)) 중 적어도 하나를 포함할 수 있다. 전자 장치(201)의 구성 요소들 중 적어도 일부는 전자 장치(201)의 하우징 내부에 위치되거나, 하우징의 외부로 노출될 수 있다.
- [54] 도 2를 참조하면, 전자 장치(201)는 하우징(290)을 포함할 수 있다. 하우징(290)은 제1 템플(298-1), 제2 템플(298-2), 및 프레임(297)을 포함할 수 있다. 프레임(297)은 제1 템플(298-1)과 연결되는 제1 프레임(297-1), 제2 템플(298-2)과 연결되는 제2 프레임(297-2) 및 제1 프레임(297-1)과 제2 프레임(297-2)을 연결하는 브릿지(297-3)를 포함할 수 있다. 제1 템플(298-1), 제2 템플(298-2), 및 프레임(297)은 하우징으로 참조될 수 있다. 제1 템플(298-1)은 제1 힌지부(299-1)를 통하여 제1 프레임(297-1)에 물리적으로 연결되고, 착용되었을

때, 제1 프레임(297-1)을 지지할 수 있다. 제2 템플(298-2)은 제2 힌지부(299-2)를 통하여 제2 프레임(297-2)에 물리적으로 연결되고, 착용되었을 때, 제2 프레임(297-2)을 지지할 수 있다. 브릿지(297-3)의 일 단은 제1 프레임(297-1)과 연결되고, 타 단은 제2 프레임(297-2)과 연결될 수 있다.

- [55] 브릿지(297-3)는 제1 프레임(297-1) 및 제2 프레임(297-2)과 일체로 형성되거나, 생략될 수도 있다. 전자 장치(201)는 디스플레이를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)를 포함할 수 있다. 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)는, 액정 표시 장치(liquid crystal display; LCD), 디지털 미러 장치(digital mirror device; DMD), 실리콘 액정 표시 장치(liquid crystal on silicon device; LCoS device), 유기 발광 다이오드(organic light emitting diode; OLED) 또는 마이크로 LED(micro light emitting diode; micro LED) 중 적어도 하나를 포함할 수 있다. 예를 들어, 전자 장치(201)의 디스플레이는 빛을 조사하기 위한 적어도 하나의 광원을 포함할 수 있다. 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)가 액정 표시 장치, 디지털 미러 장치 또는 실리콘 액정 표시 장치 중 하나를 포함하는 경우, 전자 장치(201)는 디스플레이의 화면 출력 영역(260-1 및/또는 260-2)으로 빛을 조사하는 적어도 하나의 광원을 포함할 수 있다. 다른 예를 들어, 전자 장치(201)의 디스플레이가 자체적으로 빛을 발생시킬 수 있는 경우, 디스플레이는 디스플레이에 포함된 광원 외에 별도의 광원을 포함하지 않을 수 있다. 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)가 유기 발광 다이오드 또는 마이크로 LED 중 적어도 하나를 포함하는 경우, 전자 장치(201)는 별도의 광원을 포함하지 않더라도 사용자에게 이미지를 제공할 수 있다. 디스플레이가 유기 발광 다이오드 또는 마이크로 LED로 구현되는 경우, 별도 광원의 생략을 통하여 전자 장치(201)의 무게가 감소될 수 있다.

- [56] 일 실시 예에 따르면, 전자 장치(201)는 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)를 포함할 수 있다. 예를 들어, 사용자가 전자 장치(201)를 착용한 경우, 사용자는 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)를 통하여 볼(see through) 수 있다. 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)는 글래스 플레이트, 플라스틱 플레이트 또는 폴리머 중 적어도 하나로 형성될 수 있으며, 투명 또는 반투명할 수 있다. 제1 투명 부재(296-1)는 제1 프레임(297-1)에 고정될 수 있고, 제2 투명 부재(296-2)는 제2 프레임(297-2)에 고정될 수 있다. 예를 들어, 착용되었을 때, 제1 투명 부재(296-1)는 사용자의 우안에 대면하게 배치될 수 있고, 제2 투명 부재(296-2)는 사용자의 좌안에 대면하게 배치될 수 있다.

- [57] 일 실시 예에 따르면, 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)의 적어도 일부는 광도파로(waveguide)일 수 있다. 광도파로는 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)에 의하여 생성된 이미지를 사용자의 눈에 전달할 수 있다. 광도파로는 글래스, 플라스틱 또는 폴리머로

형성될 수 있다. 광도파로는 내부 또는 일 표면에 형성된 나노 패턴(예: 다각형 또는 곡면 형상의 격자 구조(grating structure))를 포함할 수 있다. 광도파로의 일단으로 입사된 광은 나노 패턴에 의해 광도파로 내부에서 전파되어 사용자의 눈으로 제공될 수 있다. Free-form형 프리즘으로 구성된 광도파로는 입사된 광을 반사 미러를 통해 사용자에게 제공하도록 구성될 수 있다.

- [58] 일 실시 예에 따르면, 광도파로는 회절 요소(예: DOE(Diffractive Optical Element), HOE(Holographic Optical Element)) 또는 반사 요소(예: 반사 거울) 중 적어도 하나를 포함할 수 있다. 상기 광도파로는 광도파로에 포함된 적어도 하나의 회절 요소 또는 반사 요소를 이용하여 광원으로부터 방출된 디스플레이 광을 사용자의 눈으로 유도할 수 있다. 예를 들어, 회절 요소는 제1 입력 광학 부재(262-1), 제2 입력 광학 부재(262-2), 및/또는 출력 광학 부재를 포함할 수 있다. 제1 입력 광학 부재(262-1) 및/또는 제2 입력 광학 부재(262-2)는 입력 그레이팅 영역(input grating area)으로 참조될 수 있으며, 출력 광학 부재는 출력 그레이팅 영역(output grating area)으로 참조될 수 있다.
- [59] 입력 그레이팅 영역은 광원(예: Micro LED)으로부터 출력되는 빛을 화면 표시부의 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)로 빛을 전달하기 위해 빛을 회절 또는 반사시킬 수 있다. 출력 그레이팅 영역은 제1 투명 부재(296-1) 및/또는 제2 투명 부재(296-2)에 전달된 빛을 사용자의 눈의 방향으로 회절 또는 반사시킬 수 있다. 예를 들어, 반사 요소는 전반사(total internal reflection, TIR)를 위한 전반사 광학 소자 또는 전반사 도파관을 포함할 수 있다. 전반사는 광을 유도하는 하나의 방식으로 참조될 수 있으며, 입력 그레이팅 영역을 통하여 입력되는 빛(예: 이미지)이 광도파로의 일면(예: 특정 면)에서 반사되도록 입사각을 만들어, 출력 그레이팅 영역까지 전달되도록 하는 것을 의미할 수 있다. 일 실시 예에서, 디스플레이로부터 방출되는 광의 광 경로는 입력 광학 부재에 의하여 광도파로로 유도될 수 있다. 광도파로 내부를 이동하는 광은 출력 광학 부재(262-1 및/또는 262-2)를 통해 사용자 눈 방향으로 유도될 수 있다. 화면 출력 영역(260-1 및/또는 260-2)은 눈 방향으로 방출되는 광에 기반하여 결정될 수 있다. 화면 출력 영역(260-1 및/또는 260-2)은 광도파로에 포함될 수 있다.
- [60] 도 2에는 전자 장치(201)가 광도파로를 이용하여 사용자에게 이미지를 제공하는 것으로 설명되었으나, 본 문서의 실시 예들이 이에 제한되는 것은 아니다. 일 실시 예에 따르면, 전자 장치(201)의 제1 디스플레이(261-1) 및/또는 제2 디스플레이(261-2)는 투명 또는 반투명 디스플레이일 수 있다. 이 경우, 디스플레이는 사용자의 눈과 대면하는 위치(예: 제1 화면 출력 영역(260-1) 및/또는 제2 화면 출력 영역(260-2)에 대응되는 위치)에 배치될 수 있다.
- [61] 일 실시 예에 따르면, 전자 장치(201)는 적어도 하나의 카메라를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 카메라(280-1), 제2 카메라(280-2), 및/또는 제3 카메라(280-3)를 포함할 수 있다. 예를 들어, 제1 카메라(280-1) 및 제2

카메라(280-2)는 외부 이미지 인식을 위하여 이용될 수 있다. 제1 카메라(280-1) 및 제2 카메라(280-2)는 사용자의 시선에 대응하는 방향(예: +x 방향)에 대응하는 이미지를 획득하도록 설정될 수 있다. 전자 장치(201)는 제1 카메라(280-1) 및 제2 카메라(280-2)를 이용하여 머리 트래킹(head tracking)(예: 3 자유도 또는 6 자유도(degree of freedom; DoF) 트래킹), 손 이미지 검출, 손 이미지 추적 및/또는 공간 인식을 수행할 수 있다. 일 예를 들어, 제1 카메라(280-1) 및 제2 카메라(280-2)는 동일한 규격 및 성능(예: 화각, 셔터 스피드, 해상도, 및/또는 컬러 비트 수 등에 대응하는 규격 및 성능)을 갖는 GS(global shutter) 카메라일 수 있다. 전자 장치(201)는 좌/우에 배치된 스테레오 카메라를 이용하여 공간 인식(예: 6 자유도 공간 인식) 및/또는 뎁스(depth) 정보 획득을 수행함으로써, SLAM(simultaneous localization and mapping) 기술을 지원할 수 있다. 또한, 전자 장치(201)는 좌/우에 배치된 스테레오 카메라를 사용자의 제스처를 인식할 수 있다. 전자 장치(201)는 RS(rolling shutter) 카메라에 비하여 상대적으로 왜곡이 적은 GS 카메라를 이용함으로써, 보다 빠른 손동작 및 미세 움직임을 검출할 수 있다. 예를 들어, 제3 카메라(280-3)는 외부 이미지 인식을 위하여 이용될 수 있고, 사용자의 시선에 대응하는 방향(예: +x 방향)에 대응하는 이미지를 획득하도록 설정될 수 있다.

[62] 일 실시예에서, 제3 카메라(280-3)는 제1 카메라(280-1) 및 제2 카메라(280-2)에 비하여 상대적으로 높은 해상도를 갖는 카메라일 수 있다. 제3 카메라(280-3)는 HR(high resolution) 카메라 또는 PV(photo video) 카메라로 참조될 수 있다. 제3 카메라(280-3)는 AF(auto focus) 및/또는 OIS(optical image stabilization)와 같은 고화질 이미지 획득을 위한 기능들을 지원할 수 있다. 제3 카메라(280-3)는 GS 카메라 또는 RS 카메라일 수 있다.

[63] 일 실시예에 따르면, 전자 장치(201)는 적어도 하나의 시선 추적(eye-tracking) 센서를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 시선 추적 센서(276-1) 및 제2 시선 추적 센서(276-2)를 포함할 수 있다. 제1 시선 추적 센서(276-1) 및 제2 시선 추적 센서(276-2)는, 예를 들어, 사용자의 눈에 대응하는 방향의 이미지를 획득하도록 설정된 카메라일 수 있다. 제1 시선 추적 센서(276-1) 및 제2 시선 추적 센서(276-2)는 사용자의 우안 이미지와 사용자의 좌안 이미지를 각각 획득하도록 설정될 수 있다. 전자 장치(201)는 제1 시선 추적 센서(276-1) 및 제2 시선 추적 센서(276-2)를 이용하여 사용자의 눈동자(pupil)를 검출하도록 설정될 수 있다. 전자 장치(201)는 사용자의 눈동자 이미지로부터 사용자의 시선을 획득하고, 획득된 시선에 기반하여 이미지를 제공할 수 있다. 예를 들어, 전자 장치(201)는 사용자의 시선 방향에 이미지가 위치되도록 이미지를 디스플레이할 수 있다. 일 예를 들어, 제1 시선 추적 센서(276-1) 및 제2 시선 추적 센서(276-2)는 동일한 규격 및 성능(예: 화각, 셔터 스피드, 해상도, 및/또는 컬러 비트 수 등에 대응하는 규격 및 성능)을 갖는 GS 카메라일 수 있다.

[64] 일 실시예에 따르면, 전자 장치(201)는 적어도 하나의 조명 유닛(illumination

unit)을 포함할 수 있다. 조명 유닛은 적어도 하나의 LED를 포함할 수 있다. 도 2에서, 전자 장치(201)는 제1 조명 유닛(281-1) 및 제2 조명 유닛(281-2)을 포함할 수 있다. 전자 장치(201)는 제1 조명 유닛(281-1) 및 제2 조명 유닛(281-2)을 이용하여 제1 카메라(280-1), 제2 카메라(280-2), 및/또는 제3 카메라(280-3)에 대한 보조 조명을 제공할 수 있다. 일 예에서, 전자 장치(201)는 조명 유닛을 이용하여 동공 이미지 획득을 위한 조명을 제공할 수 있다. 전자 장치(201)는 적외선 파장의 LED를 이용하여 시선 추적 센서에 대한 조명을 제공할 수 있다. 이 경우, 시선 추적 센서는 적외선 파장 이미지를 획득하기 위한 이미지 센서를 포함할 수 있다.

- [65] 일 실시 예에 따르면, 전자 장치(201)는 적어도 하나의 PCB를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 템플(template, 298-1)에 위치한 제1 PCB(287-1) 및 제2 템플(298-2)에 위치한 제2 PCB(287-2)를 포함할 수 있다. 제1 PCB(287-1) 및/또는 제2 PCB(287-2)는 신호 선 및/또는 FPCB(flexible PCB)를 통하여 전자 장치(201)의 다른 구성 요소들과 전기적으로 연결될 수 있다. 통신 회로, 메모리, 적어도 하나의 센서, 및/또는 프로세서는 제1 PCB(287-1) 및/또는 제2 PCB(287-2) 상에 배치될 수 있다. 제1 PCB(287-1) 및 제2 PCB(287-2) 각각은 인터포저(interposer)에 의하여 이격된 복수의 PCB들로 구성될 수 있다.
- [66] 일 실시 예에 따르면, 전자 장치(201)는 적어도 하나의 배터리를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 템플(298-1)의 일단에 위치한 제1 배터리(289-1) 및 제2 템플(298-2)의 일단에 위치한 제2 배터리(289-2)를 포함할 수 있다. 제1 배터리(289-1) 및 제2 배터리(289-2)는 전자 장치(201)의 구성 요소들에 전력을 공급하도록 설정될 수 있다.
- [67] 일 실시 예에 따르면, 전자 장치(201)는 적어도 하나의 스피커를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 스피커(270-1) 및 제2 스피커(270-2)를 포함할 수 있다. 전자 장치(201)는 좌측 및 우측에 위치한 스피커들을 이용하여 스테레오 사운드를 제공하도록 설정될 수 있다.
- [68] 일 실시 예에 따르면, 전자 장치(201)는 적어도 하나의 마이크를 포함할 수 있다. 예를 들어, 전자 장치(201)는 제1 마이크(271-1), 제2 마이크(271-2), 및/또는 제3 마이크(271-3)를 포함할 수 있다. 제1 마이크(271-1)는 프레임(297)의 우측에 위치되고, 제2 마이크(271-2)는 프레임(297-1)의 좌측에 위치되고, 제3 마이크(271-3)는 프레임(297)의 브릿지(297-3)에 위치될 수 있다. 전자 장치(201)는 1 마이크(271-1), 제2 마이크(271-2), 및/또는 제3 마이크(271-3)를 이용하여 빔포밍(beamforming)을 수행할 수 있다.
- [69]
- [70] 상술된 전자 장치(201)의 구성은 예시적인 것으로서, 본 문서의 실시예들이 이에 제한되지 않는다. 예를 들어, 전자 장치(201)는 도 2와 관련하여 설명된 구성 요소의 적어도 일부를 포함하지 않거나, 설명된 구성 요소 외의 다른 구성 요소를 더 포함할 수 있다. 예를 들어, 전자 장치(201)는 적어도 하나의 센서(예:

가속도 센서, 자이로 센서, 및/또는 터치 센서 등) 및/또는 안테나를 포함할 수 있다.

- [71] 도 3은 일 실시 예에 따른, 투명 부재를 통한 시선 추적 및 디스플레이 방법의 개략도이다.
- [72] 도 3을 참조하여, 디스플레이(361)(예: 도 2의 제1 디스플레이(261-1) 또는 제2 디스플레이(261-2))는 투명 부재(396)(예: 도 2의 제1 투명 부재(296-1) 또는 제2 투명 부재(296-2))를 이미지를 제공할 수 있다. 일 실시 예에 따르면, 디스플레이(361)는 렌즈(351)를 통하여 입력 광학 부재(362)(예: 도 2의 제1 입력 광학 부재(262-1) 또는 제2 입력 광학 부재(262-2))에 이미지에 대응하는 광을 입력시킬 수 있다. 입력 광학 부재(362)는 입사된 광을 반사 또는 회절하여 광도파로(360)로 입력할 수 있다. 출력 광학 부재(364)는 광도파로(360)를 통하여 전달된 빛을 사용자의 눈(399) 방향으로 출력시킬 수 있다. 일 예에서, 렌즈(351)는 디스플레이(361)에 포함될 수 있다. 일 예시에서, 렌즈(351)의 위치는 투명 부재(396)와 사용자의 눈(399) 사이의 거리에 기반하여 결정될 수 있다.
- [73] 시선 추적 센서(371)(예: 도 2의 제1 시선 추적 센서(276-1) 또는 제2 시선 추적 센서(276-2))는 사용자의 눈(399)의 적어도 일부에 대응하는 이미지를 획득할 수 있다. 예를 들어, 사용자의 눈(399)의 이미지에 대응하는 광은 제1 스플리터(splitter, 381)를 통하여 반사 및/또는 회절되어 광도파로(382)로 입력될 수 있다. 광도파로(382)를 통하여 제2 스플리터(383)에 전달된 광은, 제2 스플리터(383)에 의하여 반사 및/또는 회절되어 시선 추적 센서(371) 방향으로 출력될 수 있다.
- [74] 일 실시예에 따르면, 입력 광학 부재(362), 출력 광학 부재(364), 제1 스플리터(381), 광도파로(360, 382) 및/또는 제2 스플리터(383) 중 적어도 일부는 하나로 구성될 수 있다.
- [75] 도 4는 일 실시예에 따른 전자 장치를 나타내는 블록도이다.
- [76] 도 4를 참조하면, 전자 장치(400)는 제1 PCB(410), 제2 PCB(420) 및 제1 PCB(410) 또는 제2 PCB(420)와 전기적으로 연결되는 구성 요소들을 포함할 수 있다. 예를 들어, 전자 장치(400)의 구성 요소들은 제1 스피커(441) 제2 스피커(452), 제1 배터리(442), 제2 배터리(453), 터치 패드, 제1 카메라(431), 제2 카메라(432), 제1 디스플레이(433), 제2 디스플레이(434) 및 센서(461)를 포함할 수 있다. 센서(461)는 제3 카메라(예: 도 2의 제3 카메라(280-3)) 또는 마이크(예: 도 2의 제3 마이크(271-3))를 포함할 수 있다.
- [77] 일 실시예에 따르면, 제1 PCB(410), 제1 스피커(441) 및 제1 배터리(442)는 제1 템플 영역(A1)에 위치할 수 있다. 예를 들어, 제1 템플 영역(A1)은 제1 템플(예: 도 2의 제1 템플(298-1)) 내의 영역 또는 제1 템플 상의 영역을 의미할 수 있다. 일 실시예에 따르면, 제2 PCB(420), 제2 스피커(452) 및 제2 배터리(453)는 제2 템플 영역(A2)에 위치할 수 있다. 예를 들어, 제2 템플 영역(A2)은 제2 템플(예: 도 2의

제2 템플(298-2)) 내의 영역 또는 제2 템플 상의 영역을 의미할 수 있다. 일 실시예에 따르면, 제1 카메라(431) 및 제1 디스플레이(433)는 제1 프레임 영역(A3)에 위치할 수 있다. 예를 들어, 제1 프레임 영역(A3)은 제1 프레임(예: 도 2의 제1 프레임(297-1)) 내의 영역 또는 제1 프레임 상의 영역을 의미할 수 있다. 일 실시예에 따르면, 제2 카메라(432) 및 제2 디스플레이(434)는 제2 프레임 영역(A4)에 위치할 수 있다. 예를 들어, 제2 프레임 영역(A4)은 제2 프레임(예: 도 2의 제2 프레임(297-2)) 내의 영역 또는 제2 프레임 상의 영역을 의미할 수 있다. 일 실시예에 따르면, 센서(261)는 제1 프레임 영역(A3) 및 제2 프레임 영역(A4) 사이의 브릿지 영역(A5)에 위치할 수 있다.

- [78] 일 실시예에 따르면, 제1 PCB(410)는 프로세서(411), 제1 전력 관리 모듈(412), 메모리(413), 제1 디스플레이 구동 회로(414), 카메라 전력 관리 회로(415), 제1 음향 출력 회로(416), 터치 회로(417) 및 제2 전력 관리 모듈(418)을 포함할 수 있다.
- [79] 프로세서(411)는 메모리(413)에 저장된 프로그램(예: 도 1의 프로그램(140))을 실행하여, 적어도 하나의 다른 구성 요소(예: 하드웨어 또는 소프트웨어 구성요소)를 제어할 수 있고, 다양한 데이터 처리 또는 연산을 수행할 수 있다. 제1 전력 관리 모듈(412)은 전자 장치(400)에 공급되는 전력을 관리할 수 있다. 예를 들어, 제1 전력 관리 모듈(412)은 프로세서(411)에 직접적으로(directly) 연결되어, 프로세서(411)에 전력을 공급할 수 있다. 제1 디스플레이 구동 회로(414)는 제1 디스플레이(433)와 전기적으로 연결되어, 표시 정보에 대한 이미지 데이터 및 제1 디스플레이(433)의 구동을 위한 신호들을 제1 디스플레이(433)에 전송할 수 있다. 카메라 전력 관리 회로(415)는 제1 카메라(431) 및 제2 카메라(432)에 전기적으로 연결되어, 제1 카메라(431) 및 제2 카메라(432)를 구동하기 위한 전력을 전송할 수 있다. 제1 음향 출력 회로(416)는 제1 스피커(441)와 전기적으로 연결되어, 음향 데이터를 제1 스피커(441)에 전송할 수 있다. 터치 회로(417)는 사용자의 터치 입력을 감지할 수 있다. 예를 들어, 터치 회로(417)는 터치 패드에 전기적으로 연결되어, 터치 감지를 위한 터치 신호를 터치 패드에 전송할 수 있다. 제2 전력 관리 모듈(418)은 제1 배터리(442)와 전기적으로 연결되어, 제1 배터리(442)의 충전 전력을 관리할 수 있다.
- [80] 일 실시예에 따르면, 제2 PCB(420)는 통신 모듈(421), 제2 음향 출력 회로(423), 제2 디스플레이 구동 회로(424) 및 제3 전력 관리 모듈(425)을 포함할 수 있다.
- [81] 제2 음향 출력 회로(423)는 제2 스피커(452)와 전기적으로 연결되어, 음향 데이터를 제2 스피커(452)에 전송할 수 있다. 제2 디스플레이 구동 회로(424)는 제2 디스플레이(434)와 전기적으로 연결되어, 표시 정보에 대한 이미지 데이터 및 제2 디스플레이(434)의 구동을 위한 신호들을 제2 디스플레이(434)에 전송할 수 있다. 제3 전력 관리 모듈(425)은 제2 배터리(453)와 전기적으로 연결되어, 제2 배터리(453)의 충전 전력을 관리할 수 있다.

- [82] 제1 PCB(410) 및 제2 PCB(420)는 전기적으로 연결되어, 신호 또는 데이터를 송, 수신 할 수 있다. 예를 들어, 제1 PCB(410)는 화면 출력을 위한 데이터(예: 표시 정보에 대한 이미지 데이터), 통신 데이터(예: 블루투스 신호, WIFI 신호), 음향 데이터 또는 터치 데이터를 제2 PCB(420)로 송신하거나, 제2 PCB(420)로부터 수신할 수 있다. 제1 템플 영역(A1)에 위치하는 제1 PCB(410) 및 제2 템플 영역(A2)에 위치하는 제2 PCB(420)는 FPCB를 통해 전기적으로 연결될 수 있다.
- [83] 제1 PCB(410)는 제1 프레임 영역(A3)에 위치하는 제1 카메라(431) 및 제1 디스플레이(433), 제2 프레임 영역(A4)에 위치하는 제2 카메라(432) 및 브릿지 영역(A5)에 위치하는 적어도 하나의 센서(461)와 FPCB를 통해 전기적으로 연결될 수 있다.
- [84] 이하, 도 5를 참조하여, 일 실시예에 따른 전자 장치(500)에 대해 설명한다. 도 5는 일 실시예에 따른 전자 장치(500)를 나타내는 사시도이다.
- [85] 도 5를 참조하면, 전자 장치(500)는 제1 PCB(510), 제2 PCB(520) 및 제1 PCB(510)와 전자 장치(500)의 타 구성들(예: 도 4의 제1 카메라(431), 제2 카메라(432), 제1 디스플레이(433), 제2 디스플레이(434), 및/또는 센서(461))을 전기적으로 연결하는 연결 부재(530)를 포함할 수 있다.
- [86] 연결 부재(530)는 복수의 FPCB들을 포함할 수 있다. 예를 들어, 연결 부재(530)는 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)을 포함할 수 있다. 도 5의 FPCB들(531, 532, 533)은 일 예시이며, FPCB의 수 및 형태는 도 5에 도시된 바로 제한되지 않는다. FPCB들(531, 532, 533) 각각은 가요성 기관 및 가요성 기관에 패터닝된 도전층을 포함하여, 일 구성과 타 구성을 전기적으로 연결할 수 있다.
- [87] 연결 부재(530)는 적어도 2 이상의 FPCB들(531, 532, 533)이 중첩하는 중첩부(OP) 및 중첩부(OP)로부터 분기되는 분기부들(531b, 532b, 533b)을 포함할 수 있다. 연결 부재(530)의 중첩부(OP)는 제1 PCB(510)의 일 면으로부터 FPCB들(531, 532, 533)이 인출되어 연장될 수 있다. 이하, “중첩함”은 일 방향(예: 두께 방향)으로 포개어지는 것을 의미할 수 있다. 중첩부(OP)는 제1 템플(예: 도 2의 제1 템플(298-1))에 위치하는 제1 부분(OP1) 및 프레임(예: 도 2의 프레임(297))에 위치하는 제2 부분(OP2)을 포함할 수 있다. 중첩부(OP)의 제1 부분(OP1)에서, 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)은 제2 방향(Dr2)(예: FPCB의 두께 방향)으로 중첩할 수 있다. 제1 PCB(510)로부터 인출된 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)는 서로 중첩하며 제1 템플(예: 도 2의 제1 템플(298-1))의 연장 방향(예: 제1 방향(Dr1))을 따라 연장될 수 있다. 중첩부(OP)의 제2 부분(OP2)에서, 제2 FPCB(532) 및 제3 FPCB(533)는 FPCB(532, 533)의 두께 방향으로 중첩할 수 있다. 제2 FPCB(532) 및 제3 FPCB(533)는 서로 중첩하며 프레임(예: 도 2의 프레임(297))의 적어도 일 부분의 연장 방향을 따라 연장될 수 있다.
- [88] 예를 들어, 제1 FPCB(531)은 제1 PCB(510)로부터 제1 방향(Dr1)으로 인출되어

제2 FPCB(532) 및 제3 FPCB(533) 중 적어도 어느 하나와 중첩하며 연장되는 제1 중첩부(531a) 및 제2 FPCB(532) 및 제3 FPCB(533)와 중첩하지 않도록 제1 중첩부(531a)로부터 연장되는 제1 분기부(531b)를 포함할 수 있다. 제2 FPCB(532)는 제1 PCB(510)로부터 제1 방향(Dr1)으로 인출되어 제1 FPCB(531) 및 제3 FPCB(533) 중 적어도 어느 하나와 중첩하며 연장되는 제2 중첩부(532a) 및 제1 FPCB(531) 및 제3 FPCB(533)와 중첩하지 않도록 제2 중첩부(532a)로부터 연장되는 제2 분기부(532b)를 포함할 수 있다. 제3 FPCB(533)은 제1 PCB(510)로부터 제1 방향(Dr1)으로 인출되어 제1 FPCB(531) 및 제2 FPCB(532) 중 적어도 어느 하나와 중첩하며 연장되는 제3 중첩부(533a) 및 제1 FPCB(531) 및 제2 FPCB(532)와 중첩하지 않도록 제3 중첩부(533a)로부터 연장되는 제3 분기부(533b)를 포함할 수 있다.

- [89] 연결 부재(530)의 중첩부(OP)의 일부는, 전자 장치(500)의 힌지부(예: 도 2의 제1 힌지부(299-1))와 인접하는 영역인 힌지 영역(HA)에 위치할 수 있다. 예를 들어, 중첩부(OP)는 전자 장치(500)의 힌지부와 일부 중첩할 수 있다. 일 실시예에 따른 전자 장치(500)의 연결 부재(530)는 제1 PCB(510)로부터 일 방향으로 인출되어 서로 중첩하며 연장되는 중첩부(OP)를 포함하고, 중첩부(OP)의 일부가 제1 템플(예: 도 2의 제1 템플(298-1)) 및 힌지 영역(HA)에 위치하여, 폭이 좁은 전자 장치(500)의 제1 템플에 제1 PCB(510) 및 제1 PCB(510)에 연결되는 연결 부재(530)가 위치할 수 있다.
- [90] 분기부들(531b, 532b, 533b) 각각은 중첩부(OP)로부터 제1 PCB(510)와 전기적으로 연결되는 전자 장치(500)의 구성들의 위치까지 연장될 수 있다. 예를 들어, 제1 FPCB(531)는 제1 PCB(510)와 제1 카메라(예: 도 4의 제1 카메라(431))를 전기적으로 연결할 수 있다. 제1 FPCB(531)는 제1 PCB(510)로부터 제1 템플 영역 및 힌지 영역(HA)을 지나 제1 카메라의 위치까지 연장될 수 있다. 제1 FPCB(531)의 일 단은 제1 PCB(510)에 연결되고, 타 단은 제1 카메라에 연결될 수 있다. 제1 FPCB(531)의 제1 중첩부(531a)는 제1 PCB(510)에 연결되고, 제1 분기부(531b)는 제1 카메라에 연결될 수 있다. 제1 FPCB(531)의 제1 중첩부(531a)는 제1 템플에 위치할 수 있다. 제1 FPCB(531)의 제1 분기부(531b)는 제1 프레임(예: 도 2의 제1 프레임(297-1))의 일 영역을 따라 위치할 수 있고, 제1 카메라의 위치까지 연장될 수 있다.
- [91] 제2 FPCB(532)는 제1 PCB(510)와 제2 PCB(520)를 전기적으로 연결할 수 있다. 제2 FPCB(532)는 제1 PCB(510)로부터 제1 템플 영역 및 힌지 영역(HA)을 지나 제2 템플 영역(예: 도 4의 제2 템플 영역(A2))에 위치하는 제2 PCB(520)의 위치까지 연장될 수 있다. 제2 FPCB(532)의 일 단은 제1 PCB(510)에 연결되고, 타 단은 제2 PCB(520)에 연결될 수 있다. 제2 FPCB(532)의 제2 중첩부(532a)는 제1 PCB(510)에 연결되고, 제2 분기부(532b)는 제2 PCB(520)에 연결될 수 있다. 제2 FPCB(532)의 제2 중첩부(532a)는 제1 템플 및 제1 프레임(예: 도 2의 제1 프레임(297-1))의 일 영역(예: 제1 프레임의 상단부)에 위치할 수 있다. 제2

FPCB(532)의 제2 분기부(532b)는 제2 프레임(예: 도 2의 제2 프레임(297-2))의 일 영역(예: 제2 프레임의 상단부)을 따라 위치할 수 있고, 제2 PCB(520)의 위치까지 연장될 수 있다.

- [92] 제3 FPCB(533)는 제1 PCB(510)와 제2 카메라(예: 도 4의 제2 카메라(432))를 전기적으로 연결할 수 있다. 제3 FPCB(533)는 제1 PCB(510)로부터 제1 템플 영역 및 힌지 영역(HA)을 지나 제2 카메라의 위치까지 연장될 수 있다. 제3 FPCB(533)의 일 단은 제1 PCB(510)에 연결되고, 타 단은 제2 카메라에 연결될 수 있다. 제3 FPCB(533)의 제3 중첩부(533a)는 제1 PCB(510)에 연결되고, 제3 분기부(533b)는 제2 카메라에 연결될 수 있다. 제3 FPCB(533)의 제3 중첩부(533a)는 제1 템플 및 제1 프레임(예: 도 2의 제1 프레임(297-1))의 일 영역(예: 제1 프레임의 상단부)에 위치할 수 있다. 제3 FPCB(533)의 제3 분기부(533b)는 제2 프레임(예: 도 2의 제2 프레임(297-2))의 일 영역(예: 제2 프레임의 하단부)을 따라 위치할 수 있고, 제2 카메라의 위치까지 연장될 수 있다.
- [93] 실시예에 따라서는, 중첩부(OP)의 제2 부분(OP2)은 생략될 수 있다. 예를 들어, 중첩부(OP)는 제1 템플에 위치하고, 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)의 분기부들(531b, 532b, 533b) 각각은 프레임에서 중첩하지 않을 수 있다. 또한, 실시예에 따라서는, 프레임에 위치하는 중첩부(OP)의 제2 부분(OP2)에서 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)가 모두 중첩할 수도 있다.
- [94] 이하, 도 6을 참조하여, 일 실시예에 따른 전자 장치에 대해 설명한다. 도 6은 일 실시예에 따른 전자 장치에 포함되는 일부 구성들을 나타내는 평면도이다.
- [95] 도 6을 참조하면, 전자 장치는 제1 PCB(510) 및 제1 PCB(510)에 연결되는 연결 부재(530)를 포함할 수 있다. 연결 부재(530)는 적어도 2 이상의 FPCB들(531, 532, 533)이 중첩하는 중첩부(OP), 중첩부(OP)로부터 연장되는 분기부들(531b, 532b, 533b) 및 분기부들(531b, 532b, 533b)에 연결되는 경성 부재들(611, 612, 613)을 포함할 수 있다.
- [96] 연결 부재(530)의 중첩부(OP)의 적어도 일부는 힌지 영역(HA)에 위치할 수 있다. 예를 들어, 연결 부재(530)는 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)를 포함할 수 있다. 연결 부재(530)의 중첩부(OP)는 제1 템플(예: 도 2의 제1 템플(298-1))에 위치하는 제1 부분(OP1) 및 프레임(예: 도 2의 프레임(297))에 위치하는 제2 부분(OP2)을 포함할 수 있다. 중첩부(OP)의 제1 부분(OP1)에서 제1 FPCB(531)의 제1 중첩부(531a), 제2 FPCB(532)의 제2 중첩부(532a) 및 제3 FPCB(533)의 제3 중첩부(533a)는 중첩할 수 있다. 제1 FPCB(531)는, 중첩부(OP)(또는, 중첩부(OP)의 제1 부분(OP1))로부터 연장되고, 제1 분기점(B1)에서 제2 FPCB(532) 및 제3 FPCB(533)으로부터 분기되는 제1 분기부(531b)를 포함할 수 있다. 제1 분기부(531b)는 제1 FPCB(531)에서 제2 FPCB(532) 및 제3 FPCB(533)와 중첩하지 않는 부분일 수 있다. 중첩부(OP)의 제2

부분(OP2)은 분기된 제1 FPCB(531)와 다른 방향으로 제1 부분(OP1)으로부터 연장될 수 있다. 제2 부분(OP2)에서 제2 FPCB(532)의 제2 중첩부(532a) 및 제3 FPCB(533)의 제3 중첩부(533a)는 중첩할 수 있다. 제2 부분(OP2)에서 제2 FPCB(532)의 제2 중첩부(532a) 및 제3 FPCB(533)의 제3 중첩부(533a)는 제1 FPCB(531)와는 중첩하지 않을 수 있다.

- [97] 제2 FPCB(532)는, 중첩부(OP)의 제2 부분(OP2)으로부터 연장되고, 제2 분기점(B2)에서 제3 FPCB(533)으로부터 분기되는 제2 분기부(532b)를 포함할 수 있다. 제2 분기부(532b)는 제2 FPCB(532)에서 제1 FPCB(531) 및 제3 FPCB(533)와 중첩하지 않는 부분일 수 있다. 제3 FPCB(533)는, 중첩부(OP)의 제2 부분(OP2)으로부터 연장되고, 제3 분기점(B3)에서 제2 FPCB(532)으로부터 분기되는 제3 분기부(533b)를 포함할 수 있다. 제3 분기부(533b)는 제3 FPCB(533)에서 제1 FPCB(531) 및 제2 FPCB(532)와 중첩하지 않는 부분일 수 있다.
- [98] 경성 부재들(611, 612, 613)은 제1 분기부(531b)의 단부에 연결되는 제1 경성 부재(611), 제2 분기부(532b)의 단부에 연결되는 제2 경성 부재(612) 및 제3 분기부(533b)의 단부에 연결되는 제3 경성 부재(613)를 포함할 수 있다. 제1 경성 부재(611), 제2 경성 부재(612) 및 제3 경성 부재(613)에는 전자 장치의 구성들과 연결되는 커넥터가 실장될 수 있다.
- [99] 이하, 도 7을 참조하여, 제1 PCB(510)와 연결되는 연결 부재(530)에 대해 설명한다. 도 7은 일 실시예에 따른 전자 장치에서 도 6의 C-C' 선을 따라 자른 단면도이다.
- [100] 도 7을 참조하면, 전자 장치는 제1 PCB(510) 및 제1 PCB(510)에 연결되는 연결 부재(530)를 포함할 수 있다. 제1 PCB(510)는 적층된 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718), 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 중 적어도 어느 하나를 관통하는 오프닝(H)들, 제1 PCB(510)를 관통하는 관통 홀(TH), 도전층 및 접착층(720)을 포함할 수 있다. 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 각각에는 패터닝된 도전층들이 위치할 수 있다. 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718)은 오프닝(H)을 포함할 수 있고, 오프닝(H)에 위치하는 도전 패턴(731)을 통해 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 중 일 기판의 도전층과 다른 일 기판의 도전층이 전기적으로 연결될 수 있다. 제1 PCB(510)는 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 전체를 관통하는 관통 홀(TH)을 포함할 수 있고, 관통 홀(TH)의 측벽에 위치하는 도전 패턴(732)을 통해 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718)의 도전층들이 전기적으로 연결될 수 있다. 접착층(720)은 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 사이에 위치하여 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718)을 접착할 수 있다. 예를 들어, 접착층(720)은 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718) 사이에 복수 개의 층으로 위치할 수 있다.

- [101] 연결 부재(530)는 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)를 포함할 수 있다. 제1 FPCB(531)는 제1 중첩부(531a)를 포함할 수 있다. 제2 FPCB(532a)는 제2 중첩부(532a)를 포함할 수 있다. 제3 FPCB(533a)는 제3 중첩부(533a)를 포함할 수 있다. 제1 중첩부(531a), 제2 중첩부(532a) 및 제3 중첩부(533a)는 중첩할 수 있다. 예를 들어, 제1 중첩부(531a)와 제2 중첩부(532a)의 사이 및 제2 중첩부(532a)와 제3 중첩부(533a)의 사이에는 접촉층이 위치할 수 있다. 다른 예를 들어, 제1 중첩부(531a), 제2 중첩부(532a) 및 제3 중첩부(533a)는 서로 이격될 수도 있다.
- [102] 연결 부재(530)는 제1 PCB(510)의 도전층 또는 도전 패턴(731, 732)에 직접적으로(directly) 연결될 수 있다. 제1 FPCB(531)의 제1 중첩부(531a)는 제1 PCB(510)의 어느 하나의 기판의 도전층과 연결될 수 있다. 제2 FPCB(532)의 제2 중첩부(532a)는 제1 PCB(510)의 다른 어느 하나의 기판의 도전층과 연결될 수 있다. 제3 FPCB(533)의 제3 중첩부(533a)는 제1 PCB(510)의 또 다른 어느 하나의 기판의 도전층과 연결될 수 있다.
- [103] 이하, 도 8을 참조하여, 연결 부재(530)의 제1 분기부(531b)에 대해 설명한다. 도 8은 일 실시예에 따른 전자 장치에서 도 6의 D-D' 선을 따라 자른 단면도이다.
- [104] 도 8을 참조하면, 연결 부재(530)는 제1 FPCB(531), 제2 FPCB(532), 제3 FPCB(533), 커버층(811, 812, 813) 및 접촉층(821, 822)을 포함할 수 있다.
- [105] 제1 FPCB(531)은 제1 기판(8311), 제1 기판(8311)의 위(예: +Z축 방향)에 위치하는 제1 도전층(8312) 및 제1 기판(8311)의 아래(예: -Z축 방향)에 위치하는 제2 도전층(8313)을 포함할 수 있다. 제1 도전층(8312) 및 제2 도전층(8313)은 제1 기판(8311)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제1 부분(OP1)에서, 제1 FPCB(531)의 제1 중첩부(531a)는 제2 FPCB(532) 및 제3 FPCB(533)과 중첩할 수 있다. 제1 FPCB(531)의 제1 분기부(531b)는 중첩부(OP)의 제1 부분(OP1)으로부터 분기되어 연장될 수 있다. 제1 FPCB(531)의 제1 분기부(531b)는 제1 중첩부(531a)로부터 연장되고 제2 FPCB(532) 및 제3 FPCB(533)과 중첩하지 않을 수 있다. 제1 FPCB(531)의 제1 분기부(531b)가 중첩부(OP)의 제1 부분(OP1)으로부터 분기되어 연장되는 방향을 기준으로, 제2 FPCB(532) 및 제3 FPCB(533)는 제1 FPCB(531)의 제1 분기부(531b)가 제2 FPCB(532) 및 제3 FPCB(533)으로부터 분기되는 제1 분기점(B1)까지만 연장될 수 있다. 제1 분기점(B1)에서 제2 FPCB(532) 및 제3 FPCB(533)는 절단면(CP)을 포함할 수 있다.
- [106] 제2 FPCB(532)는 제1 FPCB(531)의 아래(예: -Z축 방향)에 위치할 수 있다. 제2 FPCB(532)은 제2 기판(8321), 제2 기판(8321)의 위(예: +Z축 방향)에 위치하는 제3 도전층(8322) 및 제2 기판(8321)의 아래(예: -Z축 방향)에 위치하는 제4 도전층(8323)을 포함할 수 있다. 제3 도전층(8322) 및 제4 도전층(8323)은 제2 기판(8321)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제1 부분(OP1)에서, 제2 FPCB(532)의 제2 중첩부(532a)는 제1 FPCB(531) 및 제3

- FPCB(533)과 중첩할 수 있다.
- [107] 제3 FPCB(533)은 제2 FPCB(532)의 아래(예: -Z축 방향)에 위치할 수 있다. 제3 FPCB(533)은 제3 기판(8331), 제3 기판(8331)의 위(예: +Z축 방향)에 위치하는 제5 도전층(8332) 및 제3 기판(8331)의 아래(예: -Z축 방향)에 위치하는 제6 도전층(8333)을 포함할 수 있다. 제5 도전층(8332) 및 제6 도전층(8333)은 제3 기판(8331)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제1 부분(OP1)에서, 제3 FPCB(533)의 제3 중첩부(533a)는 제1 FPCB(531) 및 제2 FPCB(532)과 중첩할 수 있다.
- [108] 제1 접착층(821)은 제1 FPCB(531)의 제1 중첩부(531a)와 제2 FPCB(532)의 제2 중첩부(532a) 사이에 위치하여, 제1 FPCB(531)의 제1 중첩부(531a)와 제2 FPCB(532)의 제2 중첩부(532a)를 접착할 수 있다. 제2 접착층(822)은 제2 FPCB(532)의 제2 중첩부(532a)와 제3 FPCB(533)의 제3 중첩부(533a) 사이에 위치하여, 제2 FPCB(532)의 제2 중첩부(532a)와 제3 FPCB(533)의 제3 중첩부(533a)를 접착할 수 있다.
- [109] 커버층(811, 812, 813)은 연결 부재(530)의 적어도 일 면 위에 위치하며, 연결 부재(530)를 보호할 수 있다. 커버층(811, 812, 813)은 제1 커버층(811), 제2 커버층(812) 및 제3 커버층(813)을 포함할 수 있다. 제1 커버층(811)은 제1 FPCB(531) 위(예: +Z축 방향)에 위치할 수 있다. 제2 커버층(812)은 제3 FPCB(533)의 아래(예: -Z축 방향)에 위치할 수 있다. 예를 들어, 제1 커버층(811)은 연결 부재(530)의 중첩부의 제1 부분(OP1)의 상부면(예: +Z축 방향의 면) 및 제1 분기부(531b)의 상부면을 덮을 수 있고, 제2 커버층(812)은 중첩부의 제1 부분(OP1)의 하부면(예: -Z축 방향의 면)을 덮을 수 있다. 제3 커버층(813)은 제1 FPCB(531)의 제1 분기부(531b) 아래(예: -Z축 방향)에 위치할 수 있다.
- [110] 연결 부재(530)는 관통 홀(TH) 및 관통 홀(TH)의 내벽에 위치하는 도전층(8411)을 포함할 수 있다. 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)은 관통 홀(TH)의 내벽에 위치하는 도전층(8411)을 통해 전기적으로 연결될 수 있다.
- [111] 이하, 도 9를 참조하여, 일 실시예에 따른 전자 장치의 제1 분기부(531b) 형성 방법의 일 예시에 대해 설명한다. 도 9는 일 실시예에 따른 전자 장치의 제1 분기부의 형성 방법을 예시적으로 나타내는 도면이다.
- [112] 도 9를 참조하면, 제1 분기점(B1)에서 제2 FPCB(532) 및 제3 FPCB(533)은 절단(예: laser cutting)될 수 있고, 제2 FPCB(532) 및 제3 FPCB(533)은 절단면(CP)을 포함할 수 있다. 제1 FPCB(531)의 제1 분기부(531b)와 중첩하는 제2 FPCB(532) 및 제3 FPCB(533)은 제거될 수 있다. 제1 분기점(B1)에서 제1 FPCB(531)은 절단되지 않고, 제1 FPCB(531)의 제1 분기부(531b)는 중첩부(OP)의 제1 부분(OP1)으로부터 분기되어 연장될 수 있다. 도 9는 제1 분기부(531b) 형성 방법의 일 예시이며, 일 실시예에 따른 전자 장치의 제1 분기부(531b) 형성

방법은 이에 한정되지 않는다.

- [113] 이하, 도 10을 참조하여, 연결 부재(530)의 제2 분기부(532b)에 대해 설명한다. 도 10은 일 실시예에 따른 전자 장치에서 도 6의 E-E' 선을 따라 자른 단면도이다.
- [114] 도 10을 참조하면, 연결 부재(530)는 제2 FPCB(532), 제3 FPCB(533), 커버층(812, 1011, 1012) 및 접착층(822)을 포함할 수 있다.
- [115] 제2 FPCB(532)은 제2 기판(8321), 제2 기판(8321)의 위(예: +Z축 방향)에 위치하는 제3 도전층(8322) 및 제2 기판(8321)의 아래(예: -Z축 방향)에 위치하는 제4 도전층(8323)을 포함할 수 있다. 제3 도전층(8322) 및 제4 도전층(8323)은 제2 기판(8321)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제2 부분(OP2)에서, 제2 FPCB(532)의 제2 중첩부(532a)는 제3 FPCB(533)의 제3 중첩부(533a)와 중첩할 수 있다. 제2 FPCB(532)의 제2 분기부(532b)는 중첩부(OP)의 제2 부분(OP2)으로부터 분기되어 연장될 수 있다. 제2 FPCB(532)의 제2 분기부(532b)는 제2 중첩부(532a)로부터 연장되고 제1 FPCB(531) 및 제3 FPCB(533)과 중첩하지 않을 수 있다. 제2 FPCB(532)의 제2 분기부(532b)가 중첩부(OP)의 제2 부분(OP2)으로부터 분기되어 연장되는 방향을 기준으로, 제3 FPCB(533)은 제2 FPCB(532)의 제2 분기부(532b)가 중첩부(OP)의 제2 부분(OP2)으로부터 분기되는 제2 분기점(B2)까지만 연장될 수 있다. 예를 들어, 제2 분기점(B2)에서 제3 FPCB(533)은 절단되어 제3 FPCB(533)에서 제2 FPCB(532)의 제2 분기부(532b)와 중첩하는 부분은 제거될 수 있다. 제2 분기점(B2)에서 제3 FPCB(533)은 절단면(CP)을 포함할 수 있다.
- [116] 제3 FPCB(533)은 제3 기판(8331), 제3 기판(8331)의 위(예: +Z축 방향)에 위치하는 제5 도전층(8332) 및 제3 기판(8331)의 아래(예: -Z축 방향)에 위치하는 제6 도전층(8333)을 포함할 수 있다. 제5 도전층(8332) 및 제6 도전층(8333)은 제3 기판(8331)의 오프닝(H)을 통해 연결될 수 있다. 제3 FPCB(533)의 제3 중첩부(533a)는 제2 FPCB(532)와 중첩할 수 있다.
- [117] 제2 접착층(822)은 제2 FPCB(532)의 제2 중첩부(532a)와 제3 FPCB(533)의 제3 중첩부(533a) 사이에 위치하여, 제2 FPCB(532)와 제3 FPCB(533)을 접착할 수 있다.
- [118] 커버층(812, 1011, 1012)은 제2 커버층(812), 제4 커버층(1011) 및 제5 커버층(1012)을 포함할 수 있다. 제2 커버층(812)은 제3 FPCB(533)의 아래(예: -Z축 방향)에 위치할 수 있다. 예를 들어, 제2 커버층(812)은 중첩부의 제2 부분(OP2)의 하부면(예: -Z축 방향의 면)을 덮을 수 있다. 제4 커버층(1011)은 연결 부재(530)의 중첩부의 제2 부분(OP2) 및 제2 분기부(532b) 위(예: +Z축 방향)에 위치할 수 있다. 제5 커버층(1012)은 제2 분기부(532b) 아래(예: -Z축 방향)에 위치할 수 있다. 예를 들어, 제4 커버층(1011)은 제2 FPCB(532)의 제2 중첩부(532a) 및 제2 분기부(532b)의 상부면(예: +Z축 방향의 면)을 덮을 수 있고, 제5 커버층(1012)은 제2 분기부(532b)의 하부면(예: -Z축 방향의 면)을 덮을 수 있다.

- [119] 연결 부재(530)는 관통 홀(TH) 및 관통 홀(TH)의 내벽에 위치하는 도전층(8411)을 포함할 수 있다. 제2 FPCB(532) 및 제3 FPCB(533)은 관통 홀(TH)의 내벽에 위치하는 도전층(8411)을 통해 전기적으로 연결될 수 있다.
- [120] 이하, 도 11을 참조하여, 연결 부재(530)의 제3 분기부(533b)에 대해 설명한다. 도 11은 일 실시예에 따른 전자 장치에서 도 6의 F-F' 선을 따라 자른 단면도이다.
- [121] 도 11을 참조하면, 연결 부재(530)는 제2 FPCB(532), 제3 FPCB(533), 커버층(812, 1011, 1111) 및 접착층(822)을 포함할 수 있다.
- [122] 제2 FPCB(532)은 제2 기판(8321), 제2 기판(8321)의 위(예: +Z축 방향)에 위치하는 제3 도전층(8322) 및 제2 기판(8321)의 아래(예: -Z축 방향)에 위치하는 제4 도전층(8323)을 포함할 수 있다. 제3 도전층(8322) 및 제4 도전층(8323)은 제2 기판(8321)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제2 부분(OP2)에서, 제2 FPCB(532)의 제2 중첩부(532a)는 제3 FPCB(533)의 제3 중첩부(533a)와 중첩할 수 있다.
- [123] 제3 FPCB(533)은 제3 기판(8331), 제3 기판(8331)의 위(예: +Z축 방향)에 위치하는 제5 도전층(8332) 및 제3 기판(8331)의 아래(예: -Z축 방향)에 위치하는 제6 도전층(8333)을 포함할 수 있다. 제5 도전층(8332) 및 제6 도전층(8333)은 제3 기판(8331)의 오프닝(H)을 통해 연결될 수 있다. 중첩부(OP)의 제2 부분(OP2)에서, 제3 FPCB(533)의 제3 중첩부(533a)는 제2 FPCB(532)의 제2 중첩부(532a)와 중첩할 수 있다. 제3 FPCB(533)의 제3 분기부(533b)는 중첩부(OP)의 제2 부분(OP2)으로부터 분기되어 연장될 수 있다. 제3 FPCB(533)의 제3 분기부(533b)는 제3 중첩부(533a)로부터 연장되고 제1 FPCB(531) 및 제2 FPCB(532)과 중첩하지 않을 수 있다. 제3 FPCB(533)의 제3 분기부(533b)가 중첩부(OP)의 제2 부분(OP2)으로부터 분기되어 연장되는 방향을 기준으로, 제2 FPCB(532)은 제3 FPCB(533)의 제3 분기부(533b)가 중첩부(OP)의 제2 부분(OP2)으로부터 분기되는 제3 분기점(B3)까지만 연장될 수 있다. 예를 들어, 제3 분기점(B3)에서 제2 FPCB(532)은 절단되어 제2 FPCB(532)에서 제3 FPCB(533)의 제3 분기부(533b)와 중첩하는 부분은 제거될 수 있다. 제3 분기점(B3)에서 제2 FPCB(532)은 절단면(CP)을 포함할 수 있다.
- [124] 제2 접착층(822)은 제2 FPCB(532)의 제2 중첩부(532a)와 제3 FPCB(533)의 제3 중첩부(533a) 사이에 위치하여, 제2 FPCB(532)과 제3 FPCB(533)을 접착할 수 있다.
- [125] 커버층(812, 1011, 1111)은 제2 커버층(812), 제4 커버층(1011) 및 제6 커버층(1111)을 포함할 수 있다. 제2 커버층(812)은 제3 FPCB(533)의 아래(예: -Z축 방향)에 위치할 수 있다. 제4 커버층(1011)은 연결 부재(530)의 중첩부의 제2 부분(OP2) 위(예: +Z축 방향)에 위치할 수 있다. 제6 커버층(1111)은 제3 분기부(533b) 위(예: +Z축 방향)에 위치할 수 있다.
- [126] 연결 부재(530)는 관통 홀(TH) 및 관통 홀(TH)의 내벽에 위치하는 도전층(8411)을 포함할 수 있다. 제2 FPCB(532) 및 제3 FPCB(533)은 관통

- 홀(TH)의 내벽에 위치하는 도전층(8411)을 통해 전기적으로 연결될 수 있다.
- [127] 이하, 도 12를 참조하여, 일 실시예에 따른 전자 장치에 대해 설명한다. 도 12는 일 실시예에 따른 전자 장치의 단면도이다. 도 12를 참조하면, 전자 장치는 제1 PCB(510) 및 제1 PCB(510)와 커넥터들(1221, 1222)을 통해 전기적으로 연결되는 연결 부재(1200)를 포함할 수 있다.
- [128] 연결 부재(1200)는 경성 부재(1210) 및 경성 부재(1210)에 연결되는 FPCB들(531, 532, 533)을 포함할 수 있다. FPCB들(531, 532, 533)은 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)을 포함할 수 있다. 연결 부재(1200)는 제1 FPCB(531), 제2 FPCB(532) 및 제3 FPCB(533)이 경성 부재(1210)로부터 일 방향으로 인출되어 서로 중첩하는 중첩부(OP)를 포함할 수 있다.
- [129] 제1 PCB(510)와 연결 부재(1200)는 커넥터들(1221, 1222)을 통해 전기적으로 연결될 수 있다. 예를 들어, 연결 부재(1200)의 경성 부재(1210)에 실장된 제1 커넥터 부재(1221)는 제1 PCB(510)에 실장된 제2 커넥터 부재(1222)와 접하여 전기적으로 연결될 수 있다.
- [130] 일 실시예에 따르면, 전자 장치(예: 전자 장치(500))는, 프레임(예: 프레임(297)), 상기 프레임의 일 측에 연결되는 제1 템플(예: 제1 템플(298-1)) 및 상기 프레임의 타 측에 연결되는 제2 템플(예: 제2 템플(298-2))을 포함하는 하우징(예: 하우징(290)), 상기 제1 템플에 위치하는 제1 PCB(예: 제1 PCB(510)) 및 상기 제1 PCB에 전기적으로 연결되는 제1 FPCB(예: 제1 FPCB(531)) 및 제2 FPCB(예: 제2 FPCB(532))을 포함하고, 상기 제1 FPCB는 상기 제1 PCB로부터 제1 방향으로 인출되어 상기 제2 FPCB와 중첩하는 제1 중첩부(예: 제1 중첩부(531a)) 및 상기 제1 중첩부로부터 연장되어 상기 제2 FPCB와 비중첩되는(non-overlapping) 제1 분기부(예: 제1 분기부(531b))를 포함하고, 상기 제2 FPCB는 상기 제1 PCB로부터 상기 제1 방향으로 인출되어 상기 제1 FPCB와 중첩하는 제2 중첩부(예: 제2 중첩부(532a)) 및 상기 제2 중첩부로부터 연장되어 상기 제1 FPCB와 비중첩되는 제2 분기부(예: 제2 분기부(532b))를 포함할 수 있다.
- [131] 일 실시예에 따르면, 상기 제1 분기부는 상기 하우징의 일 영역에 위치하고, 상기 제2 분기부는 상기 하우징의 다른 일 영역에 위치할 수 있다.
- [132] 일 실시예에 따르면, 상기 제1 중첩부 및 상기 제2 중첩부는 상기 제1 템플에 위치할 수 있다.
- [133] 일 실시예에 따른 전자 장치는 상기 프레임 및 상기 제1 템플을 연결하는 힌지부(예: 제1 힌지부(299-1))를 더 포함하고, 상기 제1 중첩부 및 상기 제2 중첩부는 상기 힌지부와 중첩할 수 있다.
- [134] 일 실시예에 따른 전자 장치는 상기 프레임의 일 영역에 위치하는 카메라(예: 제1 카메라(431)); 및 상기 제2 템플에 위치하는 제2 PCB(예: 제2 PCB(520))를 더 포함하고, 상기 제1 FPCB의 상기 제1 분기부는 상기 카메라에 연결되고, 상기 제2 FPCB의 상기 제2 분기부는 상기 제2 PCB에 연결될 수 있다.

- [135] 일 실시예에 따른 전자 장치는 상기 제1 중첩부와 상기 제2 중첩부 사이에 위치하며, 상기 제1 중첩부와 상기 제2 중첩부를 접착하는 접착층(예: 제1 접착층(821))을 더 포함할 수 있다.
- [136] 일 실시예에 따르면, 상기 제1 PCB는 적층된 복수의 기판들(예: 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718)) 및 상기 복수의 기판들에 패터닝된 도전층들을 포함하고, 상기 제1 FPCB의 상기 제1 중첩부는 상기 도전층들 중 어느 하나에 연결되고, 상기 제2 FPCB의 상기 제2 중첩부는 상기 도전층들 중 다른 하나에 연결될 수 있다.
- [137] 일 실시예에 따른 전자 장치는, 상기 제1 중첩부 및 상기 제2 중첩부에 연결되는 경성 부재(예: 경성 부재(1210)), 상기 경성 부재에 위치하는 제1 커넥터 부재(예: 제1 커넥터 부재(1221)) 및 상기 제1 PCB에 위치하는 제2 커넥터 부재(예: 제2 커넥터 부재(1222))를 더 포함하고, 상기 제1 FPCB 및 상기 제2 FPCB는 상기 제1 커넥터 부재와 상기 제2 커넥터 부재를 통해 상기 제1 PCB와 전기적으로 연결될 수 있다.
- [138] 일 실시예에 따른 전자 장치는, 상기 제1 FPCB의 상기 제1 분기부에 연결되는 제1 경성 부재(예: 제1 경성 부재(611)) 및 상기 제2 FPCB의 상기 제2 분기부에 연결되는 제2 경성 부재(예: 제2 경성 부재(612))를 더 포함할 수 있다.
- [139] 일 실시예에 따른 전자 장치는 상기 제1 분기부의 적어도 일 면을 덮는 제1 커버층(예: 제1 커버층(811)) 및 상기 제2 분기부의 적어도 일 면을 덮는 제2 커버층(예: 제2 커버층(1011))을 더 포함할 수 있다.
- [140] 일 실시예에 따른 전자 장치(예: 전자 장치(500))는, 프레임(예: 프레임(297)), 상기 프레임의 일 측에 연결되는 제1 템플(예: 제1 템플(298-1)) 및 상기 프레임의 타 측에 연결되는 제2 템플(예: 제2 템플(298-2))을 포함하는 하우징(예: 하우징(290)), 상기 제1 템플에 위치하는 제1 PCB(예: 제1 PCB(510)) 및 상기 제1 PCB에 전기적으로 연결되는 복수의 FPCB들(예: 복수의 FPCB들(531, 532, 533))을 포함하는 연결 부재(예: 연결 부재(530))를 포함하고, 상기 연결 부재는 복수의 FPCB들 중 적어도 2 이상의 FPCB들이 중첩하는 중첩부(예: 중첩부(OP)) 및 상기 중첩부로부터 분기되는 분기부들(예: 분기부들(531b, 532b, 533b))을 포함할 수 있다.
- [141] 일 실시예에 따르면, 상기 복수의 FPCB는 제1 FPCB(예: 제1 FPCB(531)), 제2 FPCB(예: 제2 FPCB(532)) 및 제3 FPCB(예: 제3 FPCB(533))을 포함하고, 상기 중첩부에서 상기 제2 FPCB는 상기 제1 FPCB와 상기 제3 FPCB 사이에 위치할 수 있다.
- [142] 일 실시예에 따르면, 상기 제1 FPCB는 상기 중첩부에 위치하는 제1 중첩부(예: 제1 중첩부(531a)) 및 제1 분기점(예: 제1 분기점(B1))에서 상기 제2 FPCB 및 상기 제3 FPCB으로부터 분기되어 상기 제1 중첩부로부터 연장되는 제1 분기부(예: 제1 분기부(531b))를 포함하고, 상기 제2 FPCB는 상기 중첩부에 위치하는 제2 중첩부(예: 제2 중첩부(532a)) 및 제2 분기점(예: 제2 분기점(B2))에서 상기 제1

- FPCB 및 상기 제3 FPCB으로부터 분기되어 상기 제2 중첩부로부터 연장되는 제2 분기부(예: 제2 분기부(532b))를 포함하고, 상기 제3 FPCB은 상기 중첩부에 위치하는 제3 중첩부(예: 제3 중첩부(533a)) 및 제3 분기점(예: 제3 분기점(B3))에서 상기 제1 FPCB 및 상기 제2 FPCB으로부터 분기되어 상기 제3 중첩부로부터 연장되는 제3 분기부(예: 제3 분기부(533b))를 포함할 수 있다.
- [143] 일 실시예에 따르면, 상기 중첩부는 상기 제1 PCB에 연결되고, 상기 제1 분기부, 상기 제2 분기부 및 상기 제3 분기부는 서로 다른 구성들에 연결될 수 있다.
- [144] 일 실시예에 따른 전자 장치는 상기 프레임에 위치하는 제1 카메라(예: 제1 카메라(431)) 및 제2 카메라(예: 제2 카메라(432)) 및 상기 제2 템플에 위치하는 제2 PCB(예: 제2 PCB(420))를 더 포함하고, 상기 제1 FPCB의 상기 제1 분기부는 상기 제1 카메라의 위치까지 연장되어 상기 제1 카메라에 연결되고, 상기 제2 FPCB의 상기 제2 분기부는 상기 제2 PCB의 위치까지 연장되어 상기 제2 PCB에 연결되고, 상기 제3 FPCB의 상기 제3 분기부는 상기 제2 카메라의 위치까지 연장되어 상기 제2 카메라에 연결될 수 있다.
- [145] 일 실시예에 따르면, 상기 제1 PCB는 적층된 복수의 기판들(예: 복수의 기판들(711, 712, 713, 714, 715, 716, 717, 718)) 및 상기 복수의 기판들에 패터닝된 도전층들을 포함하고, 상기 제1 FPCB의 상기 제1 중첩부, 상기 제2 FPCB의 상기 제2 중첩부 및 상기 제3 FPCB의 상기 제3 중첩부 각각은 상기 도전층들 중 어느 하나에 연결될 수 있다.
- [146] 일 실시예에 따른 전자 장치는 상기 연결 부재와 상기 제1 PCB를 전기적으로 연결하는 커넥터(예: 커넥터(1221, 1222))를 더 포함하고, 상기 연결 부재는 상기 커넥터가 실장되는 경성 부재(예: 경성 부재(1210))를 더 포함하고, 상기 경성 부재는 상기 중첩부와 연결될 수 있다.
- [147] 일 실시예에 따른 전자 장치는 상기 프레임 및 상기 제1 템플을 연결하는 힌지부(예: 제1 힌지부(299-1))를 더 포함하고, 상기 중첩부의 일부는 상기 힌지부와 중첩할 수 있다.
- [148]
- [149] 일 실시예에 따른 전자 장치는 상기 중첩부에서 상기 FPCB들 사이에 위치하는 적어도 하나의 접착층(예: 제1 접착층(821) 또는 제2 접착층(822))을 더 포함할 수 있다.
- [150] 일 실시예에 따른 전자 장치는 상기 프레임의 일 영역에 위치하는 디스플레이(예: 제1 디스플레이(261-1) 또는 제2 디스플레이(261-2)) 및 제1 투명 부재(예: 제1 투명 부재(296-1)) 및 제2 투명 부재(예: 제2 투명 부재(296-2))를 더 포함하고, 상기 프레임은, 상기 제1 템플에 연결되며 상기 제1 투명 부재를 고정하는 제1 프레임(예: 제1 프레임(297-1)) 및 상기 제2 템플에 연결되며 상기 제2 투명 부재를 고정하는 제2 프레임(예: 제2 프레임(297-2))을 포함하고, 상기 디스플레이는 상기 제1 투명 부재 또는 상기 제2 투명 부재 중 적어도 어느

하나에 위치하는 화면 출력 영역(예: 제1 화면 출력 영역(260-1) 및/또는 제2 화면 출력 영역(260-2))을 통해 화면을 표시할 수 있다.

- [151] 본 문서에 개시된 다양한 실시예들에 따른 전자 장치는 다양한 형태의 장치로 될 수 있다. 전자 장치는, 예를 들면, 휴대용 통신 장치(예: 스마트폰), 컴퓨터 장치, 휴대용 멀티미디어 장치, 휴대용 의료 기기, 카메라, 웨어러블 장치, 또는 가전 장치를 포함할 수 있다. 본 문서의 실시예에 따른 전자 장치는 전술한 기기들에 한정되지 않는다.
- [152] 본 문서의 다양한 실시예들 및 이에 사용된 용어들은 본 문서에 기재된 기술적 특징들을 특정한 실시예들로 한정하려는 것이 아니며, 해당 실시예의 다양한 변경, 균등물, 또는 대체물을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 또는 관련된 구성요소에 대해서는 유사한 참조 부호가 사용될 수 있다. 아이템에 대응하는 명사의 단수 형은 관련된 문맥상 명백하게 다르게 지시하지 않는 한, 상기 아이템 한 개 또는 복수 개를 포함할 수 있다. 본 문서에서, "A 또는 B", "A 및 B 중 적어도 하나", "A 또는 B 중 적어도 하나", "A, B 또는 C", "A, B 및 C 중 적어도 하나", 및 "A, B, 또는 C 중 적어도 하나"와 같은 문구들 각각은 그 문구들 중 해당하는 문구에 함께 나열된 항목들 중 어느 하나, 또는 그들의 모든 가능한 조합을 포함할 수 있다. "제 1", "제 2", 또는 "첫째" 또는 "둘째"와 같은 용어들은 단순히 해당 구성요소를 다른 해당 구성요소와 구분하기 위해 사용될 수 있으며, 해당 구성요소들을 다른 측면(예: 중요성 또는 순서)에서 한정하지 않는다. 어떤(예: 제 1) 구성요소가 다른(예: 제 2) 구성요소에, "기능적으로" 또는 "통신적으로"라는 용어와 함께 또는 이런 용어 없이, "커플드" 또는 "커넥티드"라고 언급된 경우, 그것은 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로(예: 유선으로), 무선으로, 또는 제 3 구성요소를 통하여 연결될 수 있다는 것을 의미한다.
- [153] 본 문서의 다양한 실시예들에서 사용된 용어 "모듈"은 하드웨어, 소프트웨어 또는 펌웨어로 구현된 유닛을 포함할 수 있으며, 예를 들면, 로직, 논리 블록, 부품, 또는 회로와 같은 용어와 상호 호환적으로 사용될 수 있다. 모듈은, 일체로 구성된 부품 또는 하나 또는 그 이상의 기능을 수행하는, 상기 부품의 최소 단위 또는 그 일부가 될 수 있다. 예를 들면, 일실시예에 따르면, 모듈은 ASIC(application-specific integrated circuit)의 형태로 구현될 수 있다.
- [154] 본 문서의 다양한 실시예들은 기기(machine)(예: 전자 장치(101)) 의해 읽을 수 있는 저장 매체(storage medium)(예: 내장 메모리(136) 또는 외장 메모리(138))에 저장된 하나 이상의 명령어들을 포함하는 소프트웨어(예: 프로그램(140))로서 구현될 수 있다. 예를 들면, 기기(예: 전자 장치(101))의 프로세서(예: 프로세서(120))는, 저장 매체로부터 저장된 하나 이상의 명령어들 중 적어도 하나의 명령을 호출하고, 그것을 실행할 수 있다. 이것은 기기가 상기 호출된 적어도 하나의 명령어에 따라 적어도 하나의 기능을 수행하도록 운영되는 것을 가능하게 한다. 상기 하나 이상의 명령어들은 컴파일러에 의해 생성된 코드 또는

인터프리터에 의해 실행될 수 있는 코드를 포함할 수 있다. 기기로 읽을 수 있는 저장 매체는, 비일시적(non-transitory) 저장 매체의 형태로 제공될 수 있다.

여기서, '비일시적'은 저장 매체가 실재(tangible)하는 장치이고, 신호(signal)(예: 전자기파)를 포함하지 않는다는 것을 의미할 뿐이며, 이 용어는 데이터가 저장 매체에 반영구적으로 저장되는 경우와 임시적으로 저장되는 경우를 구분하지 않는다.

- [155] 일실시에 따르면, 본 문서에 개시된 다양한 실시예들에 따른 방법은 컴퓨터 프로그램 제품(computer program product)에 포함되어 제공될 수 있다. 컴퓨터 프로그램 제품은 상품으로서 판매자 및 구매자 간에 거래될 수 있다. 컴퓨터 프로그램 제품은 기기로 읽을 수 있는 저장 매체(예: compact disc read only memory(CD-ROM))의 형태로 배포되거나, 또는 어플리케이션 스토어(예: 플레이 스토어™)를 통해 또는 두 개의 사용자 장치들(예: 스마트폰들) 간에 직접, 온라인으로 배포(예: 다운로드 또는 업로드)될 수 있다. 온라인 배포의 경우에, 컴퓨터 프로그램 제품의 적어도 일부는 제조사의 서버, 어플리케이션 스토어의 서버, 또는 중계 서버의 메모리와 같은 기기로 읽을 수 있는 저장 매체에 적어도 일시 저장되거나, 임시적으로 생성될 수 있다.
- [156] 다양한 실시예들에 따르면, 상기 기술한 구성요소들의 각각의 구성요소(예: 모듈 또는 프로그램)는 단수 또는 복수의 개체를 포함할 수 있으며, 복수의 개체 중 일부는 다른 구성요소에 분리 배치될 수도 있다. 다양한 실시예들에 따르면, 전술한 해당 구성요소들 중 하나 이상의 구성요소들 또는 동작들이 생략되거나, 또는 하나 이상의 다른 구성요소들 또는 동작들이 추가될 수 있다. 대체적으로 또는 추가적으로, 복수의 구성요소들(예: 모듈 또는 프로그램)은 하나의 구성요소로 통합될 수 있다. 이런 경우, 통합된 구성요소는 상기 복수의 구성요소들 각각의 구성요소의 하나 이상의 기능들을 상기 통합 이전에 상기 복수의 구성요소들 중 해당 구성요소에 의해 수행되는 것과 동일 또는 유사하게 수행할 수 있다. 다양한 실시예들에 따르면, 모듈, 프로그램 또는 다른 구성요소에 의해 수행되는 동작들은 순차적으로, 병렬적으로, 반복적으로, 또는 휴리스틱하게 실행되거나, 상기 동작들 중 하나 이상이 다른 순서로 실행되거나, 생략되거나, 또는 하나 이상의 다른 동작들이 추가될 수 있다.

청구범위

- [청구항 1] 전자 장치에 있어서,
프레임;
상기 프레임의 일 측에 연결되는 제1 템플 및 상기 프레임의 타 측에 연결되는 제2 템플을 포함하는 하우징;
상기 제1 템플에 위치하는 제1 PCB(printed circuit board); 및
상기 제1 PCB에 전기적으로 연결되는 제1 FPCB(flexible printed circuit board) 및 제2 FPCB를 포함하고,
상기 제1 FPCB는 상기 제1 PCB로부터 제1 방향으로 인출되어 상기 제2 FPCB와 중첩하는 제1 중첩부 및 상기 제1 중첩부로부터 연장되어 상기 제2 FPCB와 비중첩되는(non-overlapping) 제1 분기부를 포함하고,
상기 제2 FPCB는 상기 제1 PCB로부터 상기 제1 방향으로 인출되어 상기 제1 FPCB와 중첩하는 제2 중첩부 및 상기 제2 중첩부로부터 연장되어 상기 제1 FPCB와 비중첩되는 제2 분기부를 포함하는, 전자 장치.
- [청구항 2] 제1 항에서,
상기 제1 분기부는 상기 하우징의 일 영역에 위치하고, 상기 제2 분기부는 상기 하우징의 다른 일 영역에 위치하는, 전자 장치.
- [청구항 3] 제1 항에서,
상기 제1 중첩부 및 상기 제2 중첩부는 상기 제1 템플에 위치하는, 전자 장치.
- [청구항 4] 제3 항에서,
상기 프레임 및 상기 제1 템플을 연결하는 힌지부를 더 포함하고,
상기 제1 중첩부 및 상기 제2 중첩부는 상기 힌지부와 중첩하는, 전자 장치.
- [청구항 5] 제1 항에서,
상기 프레임의 일 영역에 위치하는 카메라; 및
상기 제2 템플에 위치하는 제2 PCB를 더 포함하고,
상기 제1 FPCB의 상기 제1 분기부는 상기 카메라에 연결되고, 상기 제2 FPCB의 상기 제2 분기부는 상기 제2 PCB에 연결되는, 전자 장치.
- [청구항 6] 제1 항에서,
상기 제1 중첩부와 상기 제2 중첩부 사이에 위치하며, 상기 제1 중첩부와 상기 제2 중첩부를 접착하는 접착층을 더 포함하는, 전자 장치.
- [청구항 7] 제1 항에서,
상기 제1 PCB는 적층된 복수의 기판들 및 상기 복수의 기판들에 패터닝된 도전층들을 포함하고,
상기 제1 FPCB의 상기 제1 중첩부는 상기 도전층들 중 어느 하나에 연결되고,

- 상기 제2 FPCB의 상기 제2 중첩부는 상기 도전층들 중 다른 하나에 연결되는, 전자 장치.
- [청구항 8] 제1 항에서,
상기 제1 중첩부 및 상기 제2 중첩부에 연결되는 경성 부재;
상기 경성 부재에 위치하는 제1 커넥터 부재; 및
상기 제1 PCB에 위치하는 제2 커넥터 부재를 더 포함하고,
상기 제1 FPCB 및 상기 제2 FPCB는 상기 제1 커넥터 부재와 상기 제2 커넥터 부재를 통해 상기 제1 PCB와 전기적으로 연결되는, 전자 장치.
- [청구항 9] 제1 항에서,
상기 제1 FPCB의 상기 제1 분기부에 연결되는 제1 경성 부재; 및
상기 제2 FPCB의 상기 제2 분기부에 연결되는 제2 경성 부재;를 더 포함하는, 전자 장치.
- [청구항 10] 제1 항에서,
상기 제1 분기부의 적어도 일 면을 덮는 제1 커버층; 및
상기 제2 분기부의 적어도 일 면을 덮는 제2 커버층을 더 포함하는, 전자 장치.
- [청구항 11] 전자 장치에 있어서,
프레임;
상기 프레임의 일 측에 연결되는 제1 템플 및 상기 프레임의 타 측에 연결되는 제2 템플을 포함하는 하우징;
상기 제1 템플에 위치하는 제1 PCB(printed circuit board); 및
상기 제1 PCB에 전기적으로 연결되는 복수의 FPCB들을 포함하는 연결 부재를 포함하고,
상기 연결 부재는 상기 복수의 FPCB들 중 적어도 2 이상의 FPCB들이 중첩하는 중첩부 및 상기 중첩부로부터 분기되는 분기부들을 포함하는, 전자 장치.
- [청구항 12] 제11 항에서,
상기 복수의 FPCB들은 제1 FPCB, 제2 FPCB 및 제3 FPCB를 포함하고,
상기 중첩부에서 상기 제2 FPCB는 상기 제1 FPCB와 상기 제3 FPCB 사이에 위치하는, 전자 장치.
- [청구항 13] 제12 항에서,
상기 제1 FPCB는 상기 중첩부에 위치하는 제1 중첩부 및 제1 분기점에서 상기 제2 FPCB 및 상기 제3 FPCB로부터 분기되어 상기 제1 중첩부로부터 연장되는 제1 분기부를 포함하고,
상기 제2 FPCB는 상기 중첩부에 위치하는 제2 중첩부 및 제2 분기점에서 상기 제1 FPCB 및 상기 제3 FPCB로부터 분기되어 상기 제2 중첩부로부터 연장되는 제2 분기부를 포함하고,
상기 제3 FPCB는 상기 중첩부에 위치하는 제3 중첩부 및 제3 분기점에서

상기 제1 FPCB 및 상기 제2 FPCB로부터 분기되어 상기 제3 중첩부로부터 연장되는 제3 분기부를 포함하는, 전자 장치.

[청구항 14]

제13 항에서,

상기 중첩부는 상기 제1 PCB에 연결되고,

상기 제1 분기부, 상기 제2 분기부 및 상기 제3 분기부는 서로 다른 구성들에 연결되는, 전자 장치.

[청구항 15]

제11 항에서,

상기 프레임의 일 영역에 위치하는 디스플레이; 및

제1 투명 부재 및 제2 투명 부재를 더 포함하고,

상기 프레임은,

상기 제1 템플에 연결되며 상기 제1 투명 부재를 고정하는 제1 프레임; 및

상기 제2 템플에 연결되며 상기 제2 투명 부재를 고정하는 제2 프레임을 포함하고,

상기 디스플레이는 상기 제1 투명 부재 또는 상기 제2 투명 부재 중 적어도 어느 하나에 위치하는 화면 출력 영역을 통해 화면을 표시하는, 전자 장치.