

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2004 年 12 月 9 日 (09.12.2004)

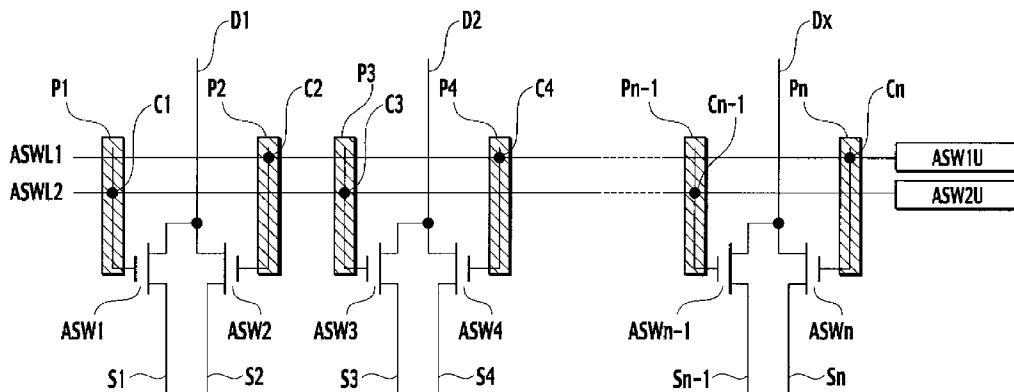
PCT

(10) 国際公開番号
WO 2004/107030 A1

- (51) 国際特許分類⁷: G02F 1/1345, G09F 9/30 (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (21) 国際出願番号: PCT/JP2004/007372
- (22) 国際出願日: 2004 年 5 月 28 日 (28.05.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-155018 2003 年 5 月 30 日 (30.05.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 東芝松下ディスプレイテクノロジー株式会社 (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) [JP/JP]; 〒1080075 東京都港区港南 4 丁目 1 番 8 号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 山本 光浩 (YAMAMOTO, Mitsuhiro) [JP/JP].
- (74) 代理人: 三好 秀和 (MIYOSHI, Hidekazu); 〒1050001 東京都港区虎ノ門 1 丁目 2 番 3 号 虎ノ門第 1 ビル 9 階 Tokyo (JP).
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告書
- 2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: ARRAY SUBSTRATE FOR FLAT DISPLAY DEVICE

(54) 発明の名称: 平面表示装置用アレイ基板



(57) Abstract: An array substrate for a flat display device should eliminate display irregularities attributed to non-uniformity of parasitic capacity in each switch of a signal line switching circuit. Each electrode pattern (P) for connecting each gate electrode of each switch (ASW) to one of the switch control signal lines (ASWL1 and ASWL2) is superimposed plainly on all of the switch control signal lines (ASWL) and formed substantially into an identical shape having an identical area of the electrode pattern (P).

(57) 要約: 本平面表示装置用アレイ基板は、信号線切替回路の各スイッチにおける寄生容量の不均一による表示ムラの解消を課題とする。各スイッチ ASW の各ゲート電極を複数のスイッチ制御信号線 ASWL 1 及び ASWL 2 のいずれかに接続する各電極パターン P を、スイッチ制御信号線 ASWL のすべてと平面的に重畳し且つ実質的に同一の形状となるように形成し、電極パターン P の面積が同一となるようにする。

WO 2004/107030 A1