

明 細 書

発明の名称：基板処理方法、接合システム、及び半導体装置

技術分野

[0001] 本開示は、基板処理方法、接合システム、及び半導体装置に関する。

背景技術

[0002] 特許文献1には、個片化されたチップを基板に接合する技術が記載されている。チップは、ダイとも呼ばれる。

先行技術文献

特許文献

[0003] 特許文献1：日本国特開2021-197430号公報

発明の概要

発明が解決しようとする課題

[0004] 本開示の一態様は、ダイの集積度を向上する、技術を提供する。

課題を解決するための手段

[0005] 本開示の一態様に係る基板処理方法は、ターゲット基板の上に第1ダイと第2ダイをこの順番で積層することを有する。前記ターゲット基板は、前記第1ダイとの対向面に絶縁膜と複数の電極とを有する。前記第1ダイは、前記ターゲット基板との対向面に絶縁膜と1つ以上の電極とを有し、且つ前記第2ダイとの対向面に絶縁膜と1つ以上の電極とを有する。前記第2ダイは、前記第1ダイとの対向面に絶縁膜と1つ以上の電極とを有する。前記基板処理方法は、前記ターゲット基板と前記第1ダイの絶縁膜同士を接合することと、前記ターゲット基板と前記第1ダイの電極同士を接合することと、前記第1ダイと前記第2ダイの絶縁膜同士を接合することと、前記第1ダイと前記第2ダイの電極同士を接合することと、を有する。

発明の効果

[0006] 本開示の一態様によれば、ダイの集積度を向上する。

図面の簡単な説明

- [0007] [図1]図1は、一実施形態に係る半導体装置を示す断面図である。
- [図2]図2は、一実施形態に係る接合システムを示す平面図である。
- [図3]図3（A）はターゲット基板の一例を示す断面図であり、図3（B）は第1キャリアに装着した複数の第1ダイの一例を示す断面図であり、図3（C）は第2キャリアに装着した複数の第2ダイの一例を示す断面図である。
- [図4]図4は、第1接合装置の一例を示す断面図である。
- [図5]図5は、第2接合装置の一例を示す断面図である。
- [図6]図6は、一実施形態に係る基板処理方法を示すフローチャートである。
- [図7]図7は、ステップS4の一例を示す断面図である。
- [図8]図8は、ステップS5の一例を示す断面図である。
- [図9]図9は、ステップS6の一例を示す断面図である。
- [図10]図10は、変形例に係る接合システムを示す平面図である。
- [図11]図11は、変形例に係る基板処理方法を示すフローチャートである。
- [図12]図12は、ステップS2のサブルーチンの一例を示すフローチャートである。
- [図13]図13（A）はステップS21の一例を示す断面図であり、図13（B）はステップS22の一例を示す断面図であり、図13（C）はステップS23の一例を示す断面図である。
- [図14]図14（A）はステップS24の一例を示す断面図であり、図14（B）は図14（A）に続いてステップS24の一例を示す断面図であり、図14（C）は図14（B）に続いてステップS24の一例を示す断面図である。
- [図15]図15は、ステップS21のサブルーチンの一例を示すフローチャートである。
- [図16]図16（A）はステップS211の一例を示す断面図であり、図16（B）はステップS214の一例を示す断面図であり、図16（C）はステップS215の一例を示す断面図である。

[図17]図17(A)はステップS216の一例を示す断面図であり、図17(B)はステップS217の一例を示す断面図である。

[図18]図18は、ステップS211のサブルーチンの一例を示すフローチャートである。

[図19]図19(A)はステップS2111の一例を示す断面図であり、図19(B)はステップS2112の一例を示す断面図であり、図19(C)はステップS2113の一例を示す断面図である。

[図20]図20(A)はステップS2114の一例を示す断面図であり、図20(B)はステップS2115の一例を示す断面図であり、図20(C)はステップS2116の一例を示す断面図である。

発明を実施するための形態

[0008] 以下、本開示の実施形態について図面を参照して説明する。なお、各図面において同一の又は対応する構成には同一の符号を付し、説明を省略することがある。本明細書において、X軸方向、Y軸方向、Z軸方向は互いに垂直な方向である。X軸方向及びY軸方向は水平方向、Z軸方向は鉛直方向である。X軸方向は、X軸正方向と、X軸正方向とは反対方向であるX軸負方向とを含む。Y軸方向は、Y軸正方向と、Y軸正方向とは反対方向であるY軸負方向とを含む。Z軸方向は、Z軸正方向と、Z軸正方向とは反対方向であるZ軸負方向とを含む。

[0009] 図1を参照して、一実施形態に係る半導体装置2について説明する。半導体装置2は、例えばターゲット基板10の上に第1ダイ20と第2ダイ60をこの順番で積層してなる。半導体装置2は、ターゲット基板10と複数の第1ダイ20と複数の第2ダイ60を有する。第2ダイ60は、第1ダイ20を基準として、ターゲット基板10とは反対側に設けられる。なお、半導体装置2は、第1ダイ20と第2ダイ60を1つずつ有してもよい。

[0010] なお、図示しないが、半導体装置2は、第3ダイを更に有してもよく、ターゲット基板10の上に第1ダイ20と第2ダイ60と第3ダイをこの順番で積層してなるものであってもよい。また、半導体装置2は、第2ダイ60

を有しなくてもよく、ターゲット基板 10 の上に第 1 ダイ 20 を重ねてなるものであってもよい。

[0011] ターゲット基板 10 は、第 1 ダイ 20 との対向面 10a に、絶縁膜 12 と複数の電極 13 とを有する。絶縁膜 12 は、例えばシリコン酸化膜である。シリコン酸化膜同士は、OH 基同士の水素結合によって接合可能である。接合後、脱水縮合反応により接合強度を高めることも可能である。シリコン酸化膜は、接合前に、プラズマで表面を活性化し、その後、水分子の供給によって表面に OH 基を付与してよい。シリコン酸化膜は、例えば TEOS (Tetraethoxysilane) を用いて形成される。絶縁膜 12 は、半導体基板 11 の上に形成される。半導体基板 11 は、本実施形態ではシリコンウェハであるが、化合物半導体ウェハであってもよい。半導体基板 11 と絶縁膜 12 の間には、図示しない導電膜などが設けられてもよい。複数の電極 13 は、絶縁膜 12 の開口に設けられる。

[0012] 第 1 ダイ 20 は、ターゲット基板 10 との対向面 20a に絶縁膜（例えば後述する第 1 絶縁膜 32）と 1 つ以上の電極（例えば後述する第 1 電極 33）とを有する。また、第 1 ダイ 20 は、第 2 ダイ 60 との対向面 20b に絶縁膜（例えば後述する第 6 絶縁膜 54）と 1 つ以上の電極（例えば後述する第 6 電極 55）とを有する。20a と 20b は、互いに反対向きの面である。絶縁膜は、例えばシリコン酸化膜であり、例えば TEOS を用いて形成される。

[0013] 第 1 ダイ 20 は、例えば第 1 積層基板 30 の上に第 2 積層基板 40 と第 3 積層基板 50 をこの順番で積層してなる。第 1 ダイ 20 は、第 1 積層基板 30 と第 2 積層基板 40 と第 3 積層基板 50 をこの順番で有する。なお、図示しないが、第 1 ダイ 20 は、第 4 積層基板を更に有してもよく、第 1 積層基板 30 と第 2 積層基板 40 と第 3 積層基板 50 と第 4 積層基板をこの順番で有してもよい。また、第 1 ダイ 20 は、第 3 積層基板 50 を有しなくてもよく、第 1 積層基板 30 の上に第 2 積層基板 40 を重ねてなるものであってもよい。

- [0014] 第1積層基板30は、第1半導体基板31を有する。第1半導体基板31は、本実施形態ではシリコンウェハであるが、化合物半導体ウェハであってもよい。第1積層基板30は、第1半導体基板31の片面に形成される第1絶縁膜32と、第1絶縁膜32の開口に設けられる第1電極33と、を有する。また、第1積層基板30は、第1半導体基板31の反対面に形成される第2絶縁膜34と、第2絶縁膜34の開口に設けられる第2電極35と、を有する。第1電極33と第2電極35とは、電氣的に接続される。
- [0015] 第2積層基板40は、第2半導体基板41を有する。第2半導体基板41は、本実施形態ではシリコンウェハであるが、化合物半導体ウェハであってもよい。第2積層基板40は、第2半導体基板41の片面に形成される第3絶縁膜42と、第3絶縁膜42の開口に設けられる第3電極43と、を有する。また、第2積層基板40は、第2半導体基板41の反対面に形成される第4絶縁膜44と、第4絶縁膜44の開口に設けられる第4電極45と、を有する。第3電極43と第4電極45とは、電氣的に接続される。
- [0016] 第3積層基板50は、第3半導体基板51を有する。第3半導体基板51は、本実施形態ではシリコンウェハであるが、化合物半導体ウェハであってもよい。第3積層基板50は、第3半導体基板51の片面に形成される第5絶縁膜52と、第5絶縁膜52の開口に設けられる第5電極53と、を有する。また、第3積層基板50は、第3半導体基板51の反対面に形成される第6絶縁膜54と、第6絶縁膜54の開口に設けられる第6電極55と、を有する。第5電極53と第6電極55とは、電氣的に接続される。
- [0017] ターゲット基板10の絶縁膜12と、第1積層基板30の第1絶縁膜32とが接触して接合される。また、ターゲット基板10の電極13と、第1積層基板30の第1電極33とが接触して接合される。電極13と第1電極33は電氣的に接続される。電極13と第1電極33の数は、特に限定されない。
- [0018] 第1積層基板30の第2絶縁膜34と、第2積層基板40の第3絶縁膜42とが接触して接合される。また、第1積層基板30の第2電極35と、第

2 積層基板 4 0 の第 3 電極 4 3 とが接触して接合される。第 2 電極 3 5 と第 3 電極 4 3 は電氣的に接続される。第 2 電極 3 5 と第 3 電極 4 3 の数は、特に限定されない。

[0019] 第 2 積層基板 4 0 の第 4 絶縁膜 4 4 と、第 3 積層基板 5 0 の第 5 絶縁膜 5 2 とが接触して接合される。また、第 2 積層基板 4 0 の第 4 電極 4 5 と、第 3 積層基板 5 0 の第 5 電極 5 3 とが接触して接合される。第 4 電極 4 5 と第 5 電極 5 3 は電氣的に接続される。第 4 電極 4 5 と第 5 電極 5 3 の数は、特に限定されない。

[0020] 第 2 ダイ 6 0 は、第 1 ダイ 2 0 との対向面 6 0 a に絶縁膜 6 2 と 1 つ以上の電極 6 3 とを有する。絶縁膜 6 2 は、例えばシリコン酸化膜であり、例えば T E O S を用いて形成される。電極 6 3 は、絶縁膜 6 2 の開口に設けられる。

[0021] 第 2 ダイ 6 0 は、第 1 ダイ 2 0 と同様に、複数枚の積層基板を積層してなるものであってよい。第 2 ダイ 6 0 の構造は、第 1 ダイ 2 0 の構造と同様であるので、詳しい説明を省略する。第 2 ダイ 6 0 は、第 1 ダイ 2 0 とは同じ機能を有してもよいし、異なる機能を有してもよい。

[0022] 第 1 ダイ 2 0 の絶縁膜（例えば第 6 絶縁膜 5 4）と、第 2 ダイ 6 0 の絶縁膜 6 2 とが接触して接合される。また、第 1 ダイ 2 0 の電極（例えば第 6 電極 5 5）と、第 2 ダイ 6 0 の電極 6 3 とが接触して接合される。第 6 電極 5 5 と電極 6 3 は電氣的に接続される。第 6 電極 5 5 と電極 6 3 の数は、特に限定されない。

[0023] 半導体装置 2 が図示しない第 3 ダイを有する場合、第 2 ダイ 6 0 は第 3 ダイとの対向面 6 0 b に絶縁膜 6 4 と 1 つ以上の電極 6 5 とを有する。6 0 a と 6 0 b は、互いに反対向きの面である。電極 6 5 は、絶縁膜 6 4 の開口に設けられる。第 3 ダイは、第 2 ダイ 6 0 との対向面に、絶縁膜と 1 つ以上の電極とを有する。

[0024] 第 2 ダイ 6 0 の絶縁膜 6 4 と、第 3 ダイの絶縁膜とが接触して接合される。また、第 2 ダイ 6 0 の電極 6 5 と、第 3 ダイの電極とが接触して接合され

る。第2ダイ60の電極65と、第3ダイの電極とが電氣的に接続される。
電極（例えば電極65）の数は、特に限定されない。

[0025] 本実施形態によれば、ターゲット基板10と第1ダイ20と第2ダイ60が、 bumps を介さずに積層される。それゆえ、ダイの集積度を向上できる。また、第1ダイ20を構成する第1積層基板30と第2積層基板40と第3積層基板50が、 bumps を介さずに積層される。それゆえ、半導体回路の集積度を向上できる。

[0026] 次に、主に図2～図5を参照して、一実施形態に係る接合システム101について説明する。接合システム101は、ターゲット基板10の上に第1ダイ20と第2ダイ60をこの順番で積層する。つまり、接合システム101は、半導体装置2を製造する。なお、上記の通り、半導体装置2は、第2ダイ60を有しなくてもよく、ターゲット基板10の上に第1ダイ20を重ねてなるものであってもよい。

[0027] 図2に示すように、接合システム101は、搬入出ステーション110と、処理ステーション120と、制御回路190と、を備える。搬入出ステーション110と、処理ステーション120とは、この順番で、X軸負方向側からX軸正方向側に並ぶ。

[0028] 搬入出ステーション110は、載置台102を備える。載置台102には、カセットC101～C106が載置される。カセットC101は、図3（A）に示すターゲット基板10を収納する。カセットC102は、図3（B）に示すように複数の第1ダイ20が装着された第1キャリア70を収納する。カセットC103は、第1ダイ20が剥離された第1キャリア70を収納する。

[0029] 第1キャリア70は、例えば、フレーム71と、フレーム71の開口部を覆うテープ72とを備える。複数の第1ダイ20がテープ72の上に配列される。なお、図示しないが、第1キャリア70は、静電キャリアであってもよい。静電キャリアは、第1ダイ20を静電吸着する。静電キャリアは、ターゲット基板10と同程度の大きさを有してよい。静電キャリアは、キャリ

ア基板と樹脂膜とを有し、樹脂膜を基準としてキャリア基板とは反対側に第1ダイ20を装着する。

[0030] 樹脂膜は、粘着性を有してもよい。なお、樹脂膜は、第1ダイ20を樹脂膜に押し付けることで、第1ダイ20を吸着してもよい。第1ダイ20を樹脂膜に押し付けることで、第1ダイ20と樹脂膜の間からガスを抜くように樹脂膜を変形でき、樹脂膜に第1ダイ20を真空吸着させることができる。

従って、第1キャリア70は、静電キャリアではなくてもよい。

[0031] カセットC104は、図3(C)に示すように複数の第2ダイ60が装着された第2キャリア80を収納する。カセットC105は、第2ダイ60が剥離された第2キャリア80を収納する。第2キャリア80は、例えば、フレーム81と、フレーム81の開口部を覆うテープ82とを備える。複数の第2ダイ60がテープ82の上に配列される。なお、第2キャリア80は、第1キャリア70と同様に、キャリア基板と樹脂膜とで構成されてもよい。

[0032] カセットC106は、半導体装置2を収納する。

[0033] 搬入出ステーション110は、搬送領域111と搬送装置112とを備える。搬送領域111は、載置台102に隣接する。搬送領域111は、Y軸方向に延びている。搬送装置112は、基板搬送アーム112aとキャリア搬送アーム112bとを有する。基板搬送アーム112aは、搬送領域111において、ターゲット基板10を保持して搬送する。搬送するターゲット基板10は、第1ダイ20などが接合される前のものでも、第1ダイ20などが接合された後のものでもよい。キャリア搬送アーム112bは、搬送領域111において、第1キャリア70又は第2キャリア80を保持して搬送する。搬送する第1キャリア70又は第2キャリア80は、第1ダイ20又は第2ダイ60が装着されたものでも、第1ダイ20又は第2ダイ60が剥離されたものでもよい。

[0034] 搬送装置112は、基板搬送アーム112aとキャリア搬送アーム112bを移動又は回転させる図示しない駆動部を有する。基板搬送アーム112aとキャリア搬送アーム112bは、水平方向(X軸方向及びY軸方向の両

方向)及び鉛直方向(Z軸方向)の移動と、鉛直軸を中心とする回転とが可能である。

[0035] 基板搬送アーム112aとキャリア搬送アーム112bは、図2に示すように同じY軸スライダに搭載され同時にY軸方向に移動させられてもよいし、異なるY軸スライダに搭載され独立にY軸方向に移動させられてもよい。基板搬送アーム112aとキャリア搬送アーム112bは、異なる高さに配置される。

[0036] 処理ステーション120は、第1接合装置130と、第2接合装置140と、加熱装置150と、を備える。第1接合装置130と第2接合装置140と加熱装置150は、搬送領域111に隣接している。第1接合装置130は、ターゲット基板10と第1ダイ20を接合する。第2接合装置140は、第1ダイ20と第2ダイ60を接合する。加熱装置150は、ターゲット基板10と第1ダイ20と第2ダイ60を加熱する。

[0037] 制御回路190は、例えばコンピュータであり、CPU (Central Processing Unit) などの演算部191と、メモリなどの記憶部192と、を備える。記憶部192には、接合システム101において実行される各種の処理を制御するプログラムが格納される。制御回路190は、記憶部192に記憶されたプログラムを演算部191に実行させることにより、接合システム101の動作を制御する。接合システム101を構成する装置ごとに装置の動作を制御する装置制御部が設けられ、複数の装置制御部を統括制御するシステム制御部が設けられてもよい。装置制御部とシステム制御部とで制御回路190が構成されてもよい。

[0038] 制御回路190は、CPU、FPGA (Field Programmable Gate Array) 又はASIC (Application Specific Integrated Circuit) 等の電子回路を含み、メモリに格納された命令コードを実行することにより、または特殊用途向けに回路設計されることにより、本願明細書に記載の各種制御動作を実行する。

[0039] 次に、図4を参照して、第1接合装置130の一例について説明する。第

1 接合装置 130 は、例えば、キャリア保持部 131 と、基板保持部 132 と、搬送部 133 と、マウント部 134 と、を備える。キャリア保持部 131 は、第 1 キャリア 70 を保持する。基板保持部 132 は、ターゲット基板 10 を保持する。搬送部 133 は、キャリア保持部 131 で保持されている第 1 キャリア 70 から第 1 ダイ 20 を受け取って搬送する。搬送部 133 は、本実施形態では 1 つであるが、複数であってもよい。マウント部 134 は、搬送部 133 から第 1 ダイ 20 を受け取り、受け取った第 1 ダイ 20 を基板保持部 132 で保持されているターゲット基板 10 に接合する。

[0040] キャリア保持部 131 は、第 1 キャリア 70 を水平に保持する。基板保持部 132 は、ターゲット基板 10 を水平に保持する。搬送部 133 は、第 1 ダイ 20 を第 1 キャリア 70 から剥離して搬送する。搬送部 133 は、第 1 ダイ 20 の搬送中に、第 1 ダイ 20 を上下反転してもよい。マウント部 134 は、搬送部 133 から第 1 ダイ 20 を受け取り、受け取った第 1 ダイ 20 を基板保持部 132 で保持されているターゲット基板 10 に接合する。

[0041] 搬送部 133 は、例えば、吸着ヘッド 133a と、移動機構 133b と、を有する。吸着ヘッド 133a は、第 1 ダイ 20 を吸着する。吸着ヘッド 133a は、第 1 ダイ 20 を非接触で吸着してもよい。移動機構 133b は、吸着ヘッド 133a を移動させる。移動機構 133b は、吸着ヘッド 133a を上下反転させることで、第 1 ダイ 20 を上下反転させてもよい。

[0042] 第 1 接合装置 130 は、押圧部 135 を備えてもよい。押圧部 135 は、例えば第 1 キャリア 70 を局所的に押圧することで、一の第 1 ダイ 20 のみを押す。押圧部 135 は、第 1 ダイ 20 を第 1 キャリア 70 から剥離する方向に押す。なお、搬送部 133 が吸着ヘッド 133a と共に第 1 ダイ 20 を上昇させることのみで第 1 ダイ 20 を第 1 キャリア 70 から剥離可能な場合、押圧部 135 は無くてもよい。

[0043] マウント部 134 は、例えば、吸着ヘッド 134a と、移動機構 134b と、を有する。吸着ヘッド 134a は、吸着ヘッド 133a とは反対側から第 1 ダイ 20 を吸着する。吸着ヘッド 134a は、第 1 ダイ 20 を非接触で

吸着してもよい。移動機構134bは、吸着ヘッド134aを移動させることで、第1ダイ20をターゲット基板10に接合する。

[0044] 第1接合装置130は、ターゲット基板10に対する第1ダイ20の接合位置の精度を向上すべく、図示しない撮像部を備えてもよい。撮像部は、ターゲット基板10又は第1ダイ20の接合面のアライメントマークを撮像する。アライメントマークは、専用のマークであってもよいし、電気回路の一部であってもよい。撮像部は、第1ダイ20とターゲット基板10を接合する度に画像を撮像しなくてもよく、定期的に画像を撮像してもよい。

[0045] 次に、図5を参照して、第2接合装置140の一例について説明する。第2接合装置140は、例えば、キャリア保持部141と、基板保持部142と、搬送部143と、マウント部144と、を備える。キャリア保持部141は、第2キャリア80を保持する。基板保持部142は、ターゲット基板10を保持する。搬送部143は、キャリア保持部141で保持されている第2キャリア80から第2ダイ60を受け取って搬送する。搬送部143は、本実施形態では1つであるが、複数であってもよい。マウント部144は、搬送部143から第2ダイ60を受け取り、受け取った第2ダイ60を基板保持部142で保持されている第1ダイ20に接合する。

[0046] キャリア保持部141は、第2キャリア80を水平に保持する。基板保持部142は、ターゲット基板10を水平に保持する。搬送部143は、第2ダイ60を第2キャリア80から剥離して搬送する。搬送部143は、第2ダイ60の搬送中に、第2ダイ60を上下反転してもよい。マウント部144は、搬送部143から第2ダイ60を受け取り、受け取った第2ダイ60を第1ダイ20に接合する。

[0047] 搬送部143は、例えば、吸着ヘッド143aと、移動機構143bと、を有する。吸着ヘッド143aは、第2ダイ60を吸着する。吸着ヘッド143aは、第2ダイ60を非接触で吸着してもよい。移動機構143bは、吸着ヘッド143aを移動させる。移動機構143bは、吸着ヘッド143aを上下反転させることで、第2ダイ60を上下反転させてもよい。

- [0048] 第2接合装置140は、押圧部145を備えてもよい。押圧部145は、例えば第2キャリア80を局所的に押圧することで、一の第2ダイ60のみを押す。押圧部145は、第2ダイ60を第2キャリア80から剥離する方向に押す。なお、搬送部143が吸着ヘッド143aと共に第2ダイ60を上昇させることのみで第2ダイ60を第2キャリア80から剥離可能な場合、押圧部145は無くてもよい。
- [0049] マウント部144は、例えば、吸着ヘッド144aと、移動機構144bと、を有する。吸着ヘッド144aは、吸着ヘッド143aとは反対側から第2ダイ60を吸着する。吸着ヘッド144aは、第2ダイ60を非接触で吸着してもよい。移動機構144bは、吸着ヘッド144aを移動させることで、第2ダイ60を第1ダイ20に接合する。
- [0050] 第2接合装置140は、第1ダイ20に対する第2ダイ60の接合位置の精度を向上すべく、図示しない撮像部を備えてもよい。撮像部は、第1ダイ20又は第2ダイ60の接合面のアライメントマークを撮像する。アライメントマークは、専用のマークであってもよいし、電気回路の一部であってもよい。撮像部は、第2ダイ60と第1ダイ20を接合する度に画像を撮像しなくてもよく、定期的に画像を撮像してもよい。
- [0051] 次に、図6～図9を参照して、一実施形態に係る基板処理方法について説明する。基板処理方法は、例えばステップS1～S6を有する。ターゲット基板10の準備（ステップS1）は、例えば、カセットC101を載置台102に載置することを有する。第1ダイ20の準備（ステップS2）は、例えば、カセットC102を載置台102に載置することを有する。第2ダイ60の準備（ステップS3）は、カセットC104を載置台102に載置することを有する。
- [0052] 基板搬送アーム112aが、ターゲット基板10をカセットC101から取り出し、第1接合装置130に搬送する。また、キャリア搬送アーム112bが、第1ダイ20が装着された第1キャリア70をカセットC102から取り出し、第1接合装置130に搬送する。次に、第1接合装置130が

、第1ダイ20を第1キャリア70から剥離し、ターゲット基板10に接合する（ステップS4）。

[0053] ステップS4は、図7に示すように、ターゲット基板10と第1ダイ20の絶縁膜同士（例えば絶縁膜12と第1絶縁膜32）を接合することを有する。電極13と第1電極33は、絶縁膜12と第1絶縁膜32の界面に対して凹んでいてよく、互いに接触してなくてよい。電極は、絶縁膜よりも柔らかい。それゆえ、電極と絶縁膜の両方を同時に研磨することで、電極と絶縁膜との間に段差を形成することが可能である。

[0054] ステップS4の後、基板搬送アーム112aが、第1ダイ20と接合されたターゲット基板10を第1接合装置130から取り出し、第2接合装置140に搬送する。また、キャリア搬送アーム112bが、第2ダイ60が装着された第2キャリア80をカセットC104から取り出し、第2接合装置140に搬送する。次に、第2接合装置140が、第2ダイ60を第2キャリア80から剥離し、第1ダイ20に接合する（ステップS5）。

[0055] ステップS5は、図8に示すように、第1ダイ20と第2ダイ60の絶縁膜同士（例えば第6絶縁膜54と絶縁膜62）を接合することを有する。第6電極55と電極63は、第6絶縁膜54と絶縁膜62の界面に対して凹んでいてよく、互いに接触してなくてよい。電極は、絶縁膜よりも柔らかい。それゆえ、電極と絶縁膜の両方を同時に研磨することで、電極と絶縁膜との間に段差を形成することが可能である。

[0056] ステップS5の後、基板搬送アーム112aが、第1ダイ20及び第2ダイ60と接合されたターゲット基板10を第2接合装置140から取り出し、加熱装置150に搬送する。次に、加熱装置150がターゲット基板10と第1ダイ20と第2ダイ60を加熱する（ステップS6）。

[0057] ステップS6は、図9に示すように、ターゲット基板10と第1ダイ20の電極同士（例えば電極13と第1電極33）を接合することと、第1ダイ20と第2ダイ60の電極同士（例えば第6電極55と電極63）を接合することと、を一括で行うことを有する。工程数を削減できる。なお、電極は

、絶縁膜よりも大きな熱膨張係数を有する。それゆえ、離隔した電極同士を加熱によって接触して接合することが可能である。電極同士は、拡散接合する。

[0058] ステップS 6の後、基板搬送アーム112aが、第1ダイ20及び第2ダイ60と接合されたターゲット基板10を加熱装置150から取り出し、カセットC106に搬送する。なお、キャリア搬送アーム112bは、第1ダイ20が剥離された第1キャリア70を第1接合装置130から取り出し、カセットC103に搬送する。また、キャリア搬送アーム112bは、第2ダイ60が剥離された第2キャリア80を第2接合装置140から取り出し、カセットC105に搬送する。

[0059] 次に、図10を参照して、変形例に係る接合システム101について説明する。以下、上記実施形態との相違点について主に説明する。処理ステーション120は、第1接合装置130と、第2接合装置140と、第1加熱装置150Aと、第2加熱装置150Bと、を備える。第1加熱装置150Aは、ターゲット基板10と第1ダイ20の接合後であって第1ダイ20と第2ダイ60の接合前に、ターゲット基板10と第1ダイ20を加熱する。第2加熱装置150Bは、第1ダイ20と第2ダイ60の接合後に、第1ダイ20と第2ダイ60を加熱する。なお、第2加熱装置150Bは、ターゲット基板10も加熱してもよい。

[0060] 次に、図11を参照して、変形例に係る基板処理方法について説明する。以下、上記実施形態との相違点について主に説明する。基板処理方法は、ステップS 6の代わりに、ステップS 6A及びS 6Bを有する。ステップS 6Aは、ステップS 4の後であってステップS 5の前に、ターゲット基板10と第1ダイ20を加熱することで、ターゲット基板10と第1ダイ20の電極同士（例えば電極13と第1電極33）を接合することを有する。ステップS 6Bは、ステップS 5の後に、第1ダイ20と第2ダイ60を加熱することで、第1ダイ20と第2ダイ60の電極同士（例えば第6電極55と電極63）を接合することを有する。

- [0061] 次に、図12～図14を参照して、図6および図11に示すステップS2のサブルーチンの一例について説明する。図12に示すように、ステップS2は、例えばステップS21～S24を有する。ステップS21は、図13(A)に示すように、第1サポート基板36で支持された第1基板21を準備することを有する。第1基板21は、複数の第1ダイ20に個片化する前のものであり、例えば第1積層基板30と第2積層基板40と第3積層基板50を有する。
- [0062] ステップS22は、図13(B)に示すように、第1基板21を複数の第1ダイ20に個片化することを有する。個片化の方法は、特に限定されないが、例えばプラズマダイシング又はレーザーダイシングである。プラズマダイシング及びレーザーダイシングは、ブレードダイシングに比べて、高アスペクト比、及び狭ストリートでの個片化が可能である。
- [0063] ステップS23は、図13(C)に示すように、複数の第1ダイ20を第1キャリア70に装着することを有する。第1キャリア70は、例えば、フレーム71と、フレーム71の開口部を覆うテープ72とを備える。複数の第1ダイ20がテープ72の上に配列される。なお、ステップS23の前に、ステップS22が行われるのは、プラズマ又はレーザーによるテープ72の劣化を抑制するためである。
- [0064] ステップS24は、図14(A)～図14(C)に示すように、複数の第1ダイ20と第1サポート基板36を剥離することを有する。例えば、先ず、図14(A)に示すように、第1サポート基板36と第1ダイ20の界面に、第1ダイ20とは反対側からレーザー光線LBを照射し、改質層22を形成する。改質層22は、間隔をおいて複数設けられる。改質層22は、第1サポート基板36の内部に形成されてもよい。なお、改質層22の形成は行われなくてもよい。
- [0065] 次に、図14(B)に示すように、第1サポート基板36と第1ダイ20の界面に、ブレード23を挿し込み、剥離起点を形成する。次に、図14(C)に示すように、第1サポート基板36と第1ダイ20を剥離する。その

後、図示しないが、第1ダイ20の剥離面を研磨してもよい。研磨によって電極と絶縁膜との間に段差を形成することが可能である。

[0066] ステップS21～S24によって、第1キャリア70に装着された複数の第1ダイ20（図3（B）参照）が得られる。なお、第2キャリア80に装着された複数の第2ダイ60（図3（C）参照）は、第1キャリア70に装着された複数の第1ダイ20と同様に得られるので、詳しい説明を省略する。

[0067] 次に、図15～図17を参照して、図12に示すステップS21のサブルーチンの一例について説明する。図15に示すように、ステップS21は、例えばステップS211～S217を有する。ステップS211は、図16（A）に示すように、第1サポート基板36で支持された第1積層基板30を準備することを有する。ステップS212は、図示しないが、第2サポート基板で支持された第2積層基板40を準備することを有する。ステップS213は、図示しないが、第3サポート基板で支持された第3積層基板50を準備することを有する。

[0068] ステップS214は、図16（B）に示すように、第1サポート基板36で支持された第1積層基板30と、第2サポート基板46で支持された第2積層基板40とを接合することを有する。第1積層基板30と第2積層基板40の接合は、第1ダイ20と第2ダイ60の接合同様に好ましく行われてよい。例えば、絶縁膜同士（例えば第2絶縁膜34と第3絶縁膜42）を接合し、その後、電極同士（例えば第2電極35と第3電極43）を接合する。

[0069] ステップS215は、図16（C）に示すように、第2積層基板40と第2サポート基板46を剥離することを有する。第2積層基板40と第2サポート基板46の剥離は、複数の第1ダイ20と第1サポート基板36の剥離（図12に示すステップS24）と同様に好ましく行われてよい。その後、図示しないが、第2積層基板40の剥離面を研磨してもよい。研磨によって電極と絶縁膜との間に段差を形成することが可能である。

[0070] ステップS216は、図17（A）に示すように、第2積層基板40と、

第3サポート基板56で支持された第3積層基板50とを接合することを有する。第2積層基板40と第3積層基板50の接合は、第1ダイ20と第2ダイ60の接合と同様に行われてよい。例えば、絶縁膜同士（例えば第4絶縁膜44と第5絶縁膜52）を接合し、その後、電極同士（例えば第4電極45と第5電極53）を接合する。

[0071] ステップS217は、図17（B）に示すように、第3積層基板50と第3サポート基板56を剥離することを有する。第3積層基板50と第3サポート基板56の剥離は、複数の第1ダイ20と第1サポート基板36の剥離（図12に示すステップS24）と同様に行われてよい。その後、図示しないが、第3積層基板50の剥離面を研磨してもよい。研磨によって電極と絶縁膜との間に段差を形成することが可能である。

[0072] ステップS211～S217によって、第1サポート基板36で支持された第1基板21（図13（A）参照）が得られる。第1基板21は、第1積層基板30と第2積層基板40と第3積層基板50とで構成される。なお、第1積層基板30と第2積層基板40の電極同士の接合、及び第2積層基板40と第3積層基板50の電極同士の接合は、一括で行われてもよい。工程数を削減できる。

[0073] 次に、図18～図20を参照して、図15に示すステップS211のサブルーチンの一例について説明する。図18に示すように、ステップS211は、例えばステップS2111～S2116を有する。ステップS2111は、図19（A）に示すように、第1半導体基板31の片面に第1絶縁膜32を形成することと、第1絶縁膜32の開口に第1電極33を形成することと、を有する。

[0074] ステップS2112は、図19（B）に示すように、第1サポート基板36と第1半導体基板31とを接合することを有する。第1サポート基板36は、半導体基板38と、半導体基板38の上に形成される絶縁膜37と、を有する。第1サポート基板36の絶縁膜37と、第1絶縁膜32とが接合される。これらの絶縁膜は、例えばシリコン酸化膜であり、例えばTEOSを

用いて形成される。

- [0075] ステップS 2 1 1 3は、図19 (C) に示すように、第1半導体基板31を薄化することを有する。薄化は、例えば研削を含む。第1半導体基板31を第1サポート基板36とは反対側から研削することで、第1半導体基板31を薄化することができる。なお、薄化は、レーザー加工を含んでもよい。ステップS 2 1 1 3は、第1半導体基板31を薄化することに加えて、第1半導体基板31の周縁をトリミングすることを有してもよい。第1半導体基板31のベベルを除去することができる。トリミングは、例えばレーザー加工を含む。トリミングは、薄化の前に行われる。
- [0076] ステップS 2 1 1 4は、図20 (A) に示すように、第1絶縁膜32に比べて第1半導体基板31を選択的にエッチングすることを有する。エッチングは、例えばプラズマエッチングを含む。なお、第1電極33は、第1絶縁膜32で保護されており、エッチングされない。第1絶縁膜32と第1電極33は、第1半導体基板31の反対面から突出する。
- [0077] ステップS 2 1 1 5は、図20 (B) に示すように、第1半導体基板31の反対面（第1サポート基板36とは反対側の面）に第2絶縁膜34を形成することを有する。第2絶縁膜34は、例えばCVD (Chemical Vapor Deposition) 法で形成される。第2絶縁膜34は、例えばシリコン酸化膜であり、例えばTEOSを用いて形成される。
- [0078] ステップS 2 1 1 6は、図20 (C) に示すように、第2絶縁膜34を平坦化することを有する。第2絶縁膜34の平坦化は、例えばCMP (Chemical Mechanical Polishing) を含む。研磨盤39で第2絶縁膜34を平坦化することで、第2絶縁膜34の開口に第2電極35が設けられる。
- [0079] ステップS 2 1 1 1～S 2 1 1 6によって、第1サポート基板36で支持された第1積層基板30（図16 (A) 参照）が得られる。なお、第2サポート基板46で支持された第2積層基板40と、第3サポート基板56で支持された第3積層基板50は、第1サポート基板36で支持された第1積層基板30と同様に得られるので、詳しい説明を省略する。

[0080] 以上、本開示に係る基板処理方法、接合システム、及び半導体装置の実施形態等について説明したが、本開示は上記実施形態等に限定されない。特許請求の範囲に記載された範疇内において、各種の変更、修正、置換、付加、削除、及び組み合わせが可能である。それらについても当然に本開示の技術的範囲に属する。

[0081] 本出願は、2023年11月7日に日本国特許庁に出願した特願2023-190259号に基づく優先権を主張するものであり、特願2023-190259号の全内容を本出願に援用する。

符号の説明

[0082] 10 ターゲット基板

10a 対向面

12 絶縁膜

13 電極

20 第1ダイ

20a 対向面

20b 対向面

32 第1絶縁膜

33 第1電極

54 第6絶縁膜

55 第6電極

60 第2ダイ

60a 対向面

62 絶縁膜

63 電極

請求の範囲

- [請求項1] ターゲット基板の上に第1ダイと第2ダイをこの順番で積層することとを有する、基板処理方法であって、
- 前記ターゲット基板は、前記第1ダイとの対向面に絶縁膜と複数の電極とを有し、
- 前記第1ダイは、前記ターゲット基板との対向面に絶縁膜と1つ以上の電極とを有し、且つ前記第2ダイとの対向面に絶縁膜と1つ以上の電極とを有し、
- 前記第2ダイは、前記第1ダイとの対向面に絶縁膜と1つ以上の電極とを有し、
- 前記基板処理方法は、前記ターゲット基板と前記第1ダイの絶縁膜同士を接合することと、前記ターゲット基板と前記第1ダイの電極同士を接合することと、前記第1ダイと前記第2ダイの絶縁膜同士を接合することと、前記第1ダイと前記第2ダイの電極同士を接合することと、を有する、基板処理方法。
- [請求項2] 前記ターゲット基板と前記第1ダイの絶縁膜同士を接合することと、前記第1ダイと前記第2ダイの絶縁膜同士を接合することと、をこの順番で行ない、その後、前記ターゲット基板と前記第1ダイと前記第2ダイを加熱することで、前記ターゲット基板と前記第1ダイの電極同士を接合することと、前記第1ダイと前記第2ダイの電極同士を接合することと、を一括で行う、請求項1に記載の基板処理方法。
- [請求項3] 前記ターゲット基板と前記第1ダイの絶縁膜同士を接合することと、
- 前記ターゲット基板と前記第1ダイを加熱することで、前記ターゲット基板と前記第1ダイの電極同士を接合することと、
- 前記第1ダイと前記第2ダイの絶縁膜同士を接合することと、
- 前記第1ダイと前記第2ダイを加熱することで、前記第1ダイと前記第2ダイの電極同士を接合することと、

をこの順番で行う、請求項 1 に記載の基板処理方法。

[請求項4] 前記第 1 ダイの前記ターゲット基板との対向面に形成される絶縁膜は、T E O S (Tetraethoxysilane) を用いて形成される、請求項 1 ～ 3 のいずれか 1 項に記載の基板処理方法。

[請求項5] 前記第 1 ダイの前記第 2 ダイとの対向面に形成される絶縁膜は、T E O S (Tetraethoxysilane) を用いて形成される、請求項 1 ～ 3 のいずれか 1 項に記載の基板処理方法。

[請求項6] 前記基板処理方法は、前記ターゲット基板の上に前記第 1 ダイと前記第 2 ダイと第 3 ダイをこの順番で積層することを有し、

前記第 2 ダイは、前記第 3 ダイとの対向面に絶縁膜と 1 つ以上の電極とを有し、

前記第 3 ダイは、前記第 2 ダイとの対向面に絶縁膜と 1 つ以上の電極とを有し、

前記基板処理方法は、前記第 2 ダイと前記第 3 ダイの絶縁膜同士を接合することと、前記第 2 ダイと前記第 3 ダイの電極同士を接合することと、を有する、請求項 1 ～ 3 のいずれか 1 項に記載の基板処理方法。

[請求項7] 前記第 1 ダイは、第 1 積層基板と第 2 積層基板を有し、

前記第 1 積層基板は、第 1 半導体基板と、前記第 1 半導体基板の片面に形成される第 1 絶縁膜と、前記第 1 絶縁膜の開口に設けられる第 1 電極と、前記第 1 半導体基板の反対面に形成される第 2 絶縁膜と、前記第 2 絶縁膜の開口に設けられる第 2 電極と、を有し、前記第 1 電極と前記第 2 電極とが電氣的に接続され、

前記第 2 積層基板は、第 2 半導体基板と、前記第 2 半導体基板の片面に形成される第 3 絶縁膜と、前記第 3 絶縁膜の開口に設けられる第 3 電極と、前記第 2 半導体基板の反対面に形成される第 4 絶縁膜と、前記第 4 絶縁膜の開口に設けられる第 4 電極と、を有し、前記第 3 電極と前記第 4 電極とが電氣的に接続され、

前記第1積層基板の前記第2絶縁膜と、前記第2積層基板の前記第3絶縁膜とが接触して接合され、且つ、前記第1積層基板の前記第2電極と、前記第2積層基板の前記第3電極とが接触して接合される、請求項1～3のいずれか1項に記載の基板処理方法。

[請求項8]

ターゲット基板の上に第1ダイを重ねることを有する、基板処理方法であって、

前記ターゲット基板は、前記第1ダイとの対向面に絶縁膜と複数の電極とを有し、

前記第1ダイは、前記ターゲット基板との対向面に絶縁膜と1つ以上の電極とを有し、

前記基板処理方法は、前記ターゲット基板と前記第1ダイの絶縁膜同士を接合することと、前記ターゲット基板と前記第1ダイの電極同士を接合することと、を有し、

前記第1ダイは、第1積層基板と第2積層基板を有し、

前記第1積層基板は、第1半導体基板と、前記第1半導体基板の片面に形成される第1絶縁膜と、前記第1絶縁膜の開口に設けられる第1電極と、前記第1半導体基板の反対面に形成される第2絶縁膜と、前記第2絶縁膜の開口に設けられる第2電極と、を有し、前記第1電極と前記第2電極とが電氣的に接続され、

前記第2積層基板は、第2半導体基板と、前記第2半導体基板の片面に形成される第3絶縁膜と、前記第3絶縁膜の開口に設けられる第3電極と、前記第2半導体基板の反対面に形成される第4絶縁膜と、前記第4絶縁膜の開口に設けられる第4電極と、を有し、前記第3電極と前記第4電極とが電氣的に接続され、

前記第1積層基板の前記第2絶縁膜と、前記第2積層基板の前記第3絶縁膜とが接触して接合され、且つ、前記第1積層基板の前記第2電極と、前記第2積層基板の前記第3電極とが接触して接合される、基板処理方法。

[請求項9] 前記第1積層基板と前記第2積層基板で構成される第1基板を、複数の前記第1ダイに個片化することを有し、

前記第1積層基板を第1サポート基板で支持したものを準備することと、前記第2積層基板を第2サポート基板で支持したものを準備することと、前記第1積層基板と前記第2積層基板とを接合することと、前記第1積層基板と前記第2積層基板とを接合した後で、前記第2積層基板と前記第2サポート基板を剥離することとを、前記第1基板を複数の前記第1ダイに個片化することの前に有する、請求項8に記載の基板処理方法。

[請求項10] 前記第1ダイは、第3積層基板をさらに備え、

前記第3積層基板は、第3半導体基板と、前記第3半導体基板の片面に形成される第5絶縁膜と、前記第5絶縁膜の開口に設けられる第5電極と、前記第3半導体基板の反対面に形成される第6絶縁膜と、前記第6絶縁膜の開口に設けられる第6電極と、を有し、前記第5電極と前記第6電極とが電氣的に接続され、

前記第2積層基板の前記第4絶縁膜と、前記第3積層基板の前記第5絶縁膜とが接触して接合され、且つ、前記第2積層基板の前記第4電極と、前記第3積層基板の前記第5電極とが接触して接合される、請求項8に記載の基板処理方法。

[請求項11] 前記第1積層基板と前記第2積層基板と前記第3積層基板で構成される第1基板を、複数の前記第1ダイに個片化することを有し、

前記第1積層基板を第1サポート基板で支持したものを準備することと、前記第2積層基板を第2サポート基板で支持したものを準備することと、前記第3積層基板を第3サポート基板で支持したものを準備することと、前記第1積層基板と前記第2積層基板とを接合することと、前記第1積層基板と前記第2積層基板とを接合した後で、前記第2積層基板と前記第2サポート基板を剥離することと、前記第2積層基板と前記第2サポート基板を剥離した後で、前記第2積層基板と

前記第3積層基板を接合することと、前記第2積層基板と前記第3積層基板を接合した後で、前記第3積層基板と前記第3サポート基板を剥離することとを、前記第1基板を複数の前記第1ダイに個片化することの前に有する、請求項10に記載の基板処理方法。

- [請求項12] ターゲット基板の上に第1ダイと第2ダイをこの順番で積層する、接合システムであって、
- 前記ターゲット基板は、前記第1ダイとの対向面に絶縁膜と複数の電極とを有し、
- 前記第1ダイは、前記ターゲット基板との対向面に絶縁膜と1つ以上の電極とを有し、且つ前記第2ダイとの対向面に絶縁膜と1つ以上の電極とを有し、
- 前記第2ダイは、前記第1ダイとの対向面に絶縁膜と1つ以上の電極とを有し、
- 前記接合システムは、前記ターゲット基板と前記第1ダイの絶縁膜同士を接合する第1接合装置と、前記第1ダイと前記第2ダイの絶縁膜同士を接合する第2接合装置と、
- を備える、接合システム。
- [請求項13] 前記ターゲット基板と前記第1ダイと前記第2ダイを加熱することと、前記ターゲット基板と前記第1ダイの電極同士を接合することと、前記第1ダイと前記第2ダイの電極同士を接合することと、を一括で行う加熱装置を備える、請求項12に記載の接合システム。
- [請求項14] 前記ターゲット基板と前記第1ダイを加熱することと、前記ターゲット基板と前記第1ダイの電極同士を接合する第1加熱装置と、
- 前記第1ダイと前記第2ダイを加熱することと、前記第1ダイと前記第2ダイの電極同士を接合する第2加熱装置と、
- を備える、請求項12に記載の接合システム。
- [請求項15] ターゲット基板と第1ダイとを有する半導体装置であって、
- 前記ターゲット基板は、絶縁膜と前記絶縁膜の開口に設けられる電

極とを片面に有し、

前記第1ダイは、第1積層基板と第2積層基板を有し、

前記第1積層基板は、第1半導体基板と、前記第1半導体基板の片面に形成される第1絶縁膜と、前記第1絶縁膜の開口に設けられる第1電極と、前記第1半導体基板の反対面に形成される第2絶縁膜と、前記第2絶縁膜の開口に設けられる第2電極と、を有し、前記第1電極と前記第2電極とが電氣的に接続され、

前記第2積層基板は、第2半導体基板と、前記第2半導体基板の片面に形成される第3絶縁膜と、前記第3絶縁膜の開口に設けられる第3電極と、前記第2半導体基板の反対面に形成される第4絶縁膜と、前記第4絶縁膜の開口に設けられる第4電極と、を有し、前記第3電極と前記第4電極とが電氣的に接続され、

前記ターゲット基板の前記絶縁膜と、前記第1積層基板の前記第1絶縁膜とが接触して接合され、且つ、前記ターゲット基板の前記電極と、前記第1積層基板の前記第1電極とが接触して接合され、

前記第1積層基板の前記第2絶縁膜と、前記第2積層基板の前記第3絶縁膜とが接触して接合され、且つ、前記第1積層基板の前記第2電極と、前記第2積層基板の前記第3電極とが接触して接合される、半導体装置。