

明 細 書

発明の名称： 静電容量型入力装置

技術分野

[0001] 本発明は、同一レイヤに配列された複数の透光性電極を備え、指等が接触した電極の位置を検出できる静電容量型入力装置に関するものである。

背景技術

[0002] 近年、携帯電話機や、携帯情報端末、カーナビゲーションシステムを始め、様々な電子機器の操作部にタッチパネルが採用されている。タッチパネルは、液晶パネル等の表示装置の表示画面上に、指等の接触位置を検出可能な入力装置を貼り合わせて構成される。タッチパネルを構成する入力装置には、その構造及び検出方式の違いにより、抵抗膜型や静電容量型等の様々なタイプがある。このうち、静電容量型入力装置は、１枚の基板上に透光性導電膜（透光性電極）を有し、静電容量（指等がタッチすることによって形成される）を介して流れる微弱電流量の変化を検出することによって被接触位置を特定するものであり、抵抗膜型入力装置と比べて、より高い透過率が得られるという利点がある。

[0003] 図６は、特許文献１に記載されている従来の静電容量型入力装置の概略構成を示す平面図であり、図７は、図６に示すⅤⅠⅠ－ⅤⅠⅠラインの拡大断面図である。

[0004] 静電容量型入力装置９１は、基板９２上に、Ｘ軸方向（図の上下方向）に延びる複数のＸ軸トレース９３と、Ｙ軸方向（図の左右方向）に延び、Ｘ軸トレース９３と交差して配置される複数のＹ軸トレース９４とを備え、Ｘ軸方向及びＹ軸方向における指等の接触位置をそれぞれ検出する。

[0005] Ｘ軸トレース９３は、Ｘ軸方向に整列する複数の透明電極９５を相互に連結することによって形成されている。一方、Ｙ軸トレース９４は、Ｙ軸方向に間欠的に配置される複数の透明電極９６を導電性の材料よりなるジャンパー９９を介して電氣的に接続することによって形成されている。ジャンパー

９９は、Ｘ軸トレースの一部（隣接する一対の透明電極９５の連結部分）の上方を跨ぐように、Ｘ軸トレース９３及びＹ軸トレース９４上に積層された絶縁膜９７上に形成され、透明電極９６上に位置するスルーホール９８を通じて透明電極９６に接続されている。

[0006] このように、特許文献１に記載された構成では、Ｘ軸トレース９３とこれを跨いで形成されるジャンパー９９との間を絶縁するために、基板９２の全面に絶縁膜を成膜し、ジャンパー９９と透明電極９６との接続箇所にもスルーホール９８を設けている。

[0007] また、特許文献２には、基板の全面に絶縁膜を設ける代わりに、ジャンパーが跨ぐ部分にのみ絶縁膜を形成した構成が記載されている。

先行技術文献

特許文献

[0008] 特許文献１：登録実用新案第３１４４５６３号公報

特許文献２：登録実用新案第３１４４２４１号公報

発明の概要

発明が解決しようとする課題

[0009] 上記の従来の静電容量型入力装置は、基板上に、透光性電極、絶縁膜、ジャンパー（導電体）をこの順に積層することにより形成される。この場合、次のような問題がある。

[0010] 第１に、ジャンパーが人に近い側（液晶パネルと反対側）に形成されるので、ジャンパーを金属光沢を有する導電材料で形成した場合、ジャンパーが見た目に目立ちやすくなってしまう。

[0011] 第２に、絶縁膜の一部がオーバーハング状態で形成された場合、ジャンパーがオーバーハング部分を跨ぐ可能性が高く、ジャンパーの断線に繋がりがやすいという問題がある。

[0012] 図８は、図６に示す静電容量型入力装置において、絶縁膜のオーバーハングが発生した場合を説明するための平面図であり、図９は、図８に示すⅠ×Ⅱ

ー I X ラインの断面図である。

[0013] スルーホール 98 は、基板 92 上の全体に渡って絶縁膜 97 を積層した後、その一部を選択的にエッチングすることによって形成される。しかしながら、エッチングの処理時間が長くなり過ぎると、絶縁膜 97 の表面から深い部分でエッチングがより進行して、図 9 の断面図に示すように、絶縁膜 97 の表面側の部分がスルーホール 98 の中心側に向かってせり出した形状（オーバーハング）となる場合がある。

[0014] 例えば、図 8 に示す矢印で示した範囲にオーバーハングが生じると、図 9 の二点鎖線で模式的に示すように、隣接する一対の透明電極 96 を接続するためのジャンパー 99 が断線し、Y 軸トレース 94 の導通状態が得られなくなってしまう。ここで、スルーホールの半周にオーバーハングが生じると仮定すると、およそ 50% の確率でジャンパー 99 の形成領域とオーバーハング領域とが重なるので、かなりの確率で断線が生じてしまうことがわかる。

[0015] 図 10 は、特許文献 2 に記載の従来の静電容量型入力装置において、絶縁膜のオーバーハングが発生した場合を説明するための平面図であり、図 11 は、図 10 に示す X I - X I ラインの断面図である。

[0016] 同様の問題は、ジャンパー 99 が X 軸トレース 93 を跨ぐ部分にのみ絶縁膜 97 を設けた特許文献 2 に記載の構造でも生じ得る。例えば、図 10 に矢印で示した範囲（絶縁膜 97 の短辺部分）にオーバーハングが生じると、図 11 の二点鎖線で模式的に示すように、ジャンパー 99 が断線してしまい、Y 軸トレース 94 が導通しなくなる。

[0017] それ故に、本発明は、同一レイヤに 2 軸方向の透光性電極を配列した構造であって、一方の軸方向の透光性電極を相互に接続するジャンパーが目立ちにくく、断線する可能性の低い構造を有する静電容量型入力装置を提供することを目的とする。

課題を解決するための手段

[0018] 本発明に係る静電容量型入力装置は、基板と、基板上において第 1 の方向及びこれと直交する第 2 の方向に配列される複数の導電体と、導電体及び基

板を覆うように形成される絶縁膜と、絶縁膜上において第 1 及び第 2 の方向に配列される複数の第 1 の透光性電極と、絶縁膜上において第 1 及び第 2 の方向に配列されると共に、各々が第 1 の透光性電極の行間及び列間に配置される複数の第 2 の透光性電極とを備える。第 1 の方向に整列する第 1 の透光性電極の各々は、絶縁膜に形成されたスルーホールを通じて、導電体によって相互に電氣的に接続され、第 2 の方向に整列する第 2 の透光性電極の各々は、絶縁膜上において相互に接続される。

[0019] また、本発明に係る静電容量型入力装置は、基板と、基板上において第 1 の方向及びこれと直交する第 2 の方向に配列される複数の導電体と、導電体の各々を部分的に覆うように形成される複数の絶縁膜と、第 1 及び第 2 の方向に配列される複数の第 1 の透光性電極と、第 1 及び第 2 の方向に配列されると共に、各々が第 1 の透光性電極の行間及び列間に配置される複数の第 2 の透光性電極とを備える。第 1 の方向に整列する第 1 の透光性電極の各々は、導電体のうち、絶縁膜によって覆われていない部分に当接することで、導電体によって相互に電氣的に接続され、第 2 の方向に整列する第 2 の透光性電極の各々は、絶縁膜上において相互に接続される。

発明の効果

[0020] 本発明によれば、同一レイヤに複数の透光性電極を配列した静電容量型入力装置において、透光性電極同士を接続するために用いられる導電体が基板上（すなわち、入力装置の内部）に形成されるため、導電体を目立ちにくくすることができる。また、導電体のうち絶縁層で覆われていない部分の全体を覆うように第 1 の透光性電極の各々を形成することにより、絶縁膜の断面形状にかかわらず、導電体の断線を防止することが可能となる。

[0021] また、スルーホールの開口部全体を透光性電極で覆った場合、開口部の一部の範囲に絶縁膜のオーバーハングが生じて、オーバーハングのないスルーホールの内壁に沿って透光性電極が導電体表面に到達することができる。したがって、スルーホール内壁の断面形状にかかわらず、導電体の断線を防止することができる。

[0022] 更に、絶縁膜によって覆われていない導電体の一部と、透光性電極とが面接触できるので、エッチング処理によって、絶縁膜の外周壁にオーバーハングが生じた場合でも、透光性電極と導電体との接続を確保することができる。

図面の簡単な説明

[0023] [図1] 図1は、本発明の第1の実施形態に係る静電容量型入力装置の概略構成を示す平面図である。

[図2] 図2は、図1に示すI I-I Iラインの拡大断面図である。

[図3] 図3は、図1に示すスルーホール近傍の拡大図である。

[図4] 図4は、本発明の第2の実施形態に係る静電容量型入力装置の概略構成を示す平面図である。

[図5] 図5は、図4に示すV-Vラインの拡大端面図である。

[図6] 図6は、従来の静電容量型入力装置の概略構成を示す平面図である。

[図7] 図7は、図6に示すV I I-V I Iラインの拡大断面図である。

[図8] 図8は、図6に示す静電容量型入力装置において、絶縁膜のオーバーハングが発生した場合を説明するための平面図である。

[図9] 図9は、図8に示すI X-I Xラインの断面図である。

[図10] 図10は、従来の静電容量型入力装置において、絶縁膜のオーバーハングが発生した場合を説明するための平面図である。

[図11] 図11は、図10に示すX I-X Iラインの断面図である。

発明を実施するための形態

[0024] (第1の実施形態)

図1は、本発明の第1の実施形態に係る静電容量型入力装置の概略構成を示す平面図であり、図2は、図1に示すI I-I Iラインの拡大断面図である。また、図3は、図1に示すスルーホール近傍の拡大図である。

[0025] 静電容量型入力装置1は、基板2と、複数のジャンパー8と、絶縁膜6と、複数の第1の透光性電極3と、複数の第2の透光性電極4とを備える。ジャンパー8、絶縁膜6、透光性電極(第1の透光性電極3及び第2の透光性

電極 4) は、基板 2 上にこの順序で形成されたものである。

[0026] ジャンパー 8 は、導電性を有する材料によって形成され、基板 2 の表面に行列上に配列されている。ジャンパー 8 の各々は、第 1 の透光性電極 3 を X 軸方向に接続するためのものであり、両端部が X 軸方向に隣接する一対の第 1 の透光性電極 3 の各々と重なり合うような位置及び寸法に形成されている。ジャンパー 6 は、例えば、ITO (Indium Tin Oxide)、Mo/AI/Mo の積層体、Ag、Ag 合金、導電性高分子により形成することができる。

[0027] 絶縁膜 6 は、絶縁材料をジャンパー 8 及び基板 2 の表面全体を覆うように積層することにより形成され、第 1 の透光性電極 3 とジャンパー 8 とが重なり合う部分には、ジャンパー 8 の表面にまで達するスルーホール 7 が設けられている。

[0028] 第 1 の透光性電極 3 及び第 2 の透光性電極 4 は、同一レイヤ内で、X 軸方向及びこれと直交する Y 軸方向にマトリクス状に配列されている。第 1 の透光性電極 3 及び第 2 の透光性電極 4 は、ITO 等の透光性の導電材料を用いて、同一工程で形成される。

[0029] 第 1 の透光性電極 3 の各々は、図 1 に示されるように、絶縁膜 6 上においては X 軸方向及び Y 軸方向のいずれにも相互に接続されていないが、スルーホール 7 を介して基板 2 上のジャンパー 8 に接続されている。この結果、X 軸方向に整列する第 1 の透光性電極 3 が相互に電氣的に接続された状態となる。

[0030] 一方、第 2 の透光性電極 4 の各々は、第 1 の透光性電極 3 の行間及び列間に配置され、絶縁膜 6 上において、第 2 の透光性電極 4 と同時にパターンニングされる接続部 5 を介して Y 軸方向に相互に連結されている。

[0031] X 軸方向に接続される第 1 の透光性電極 3 と、Y 軸方向に接続される第 2 の透光性電極 4 とを同一レイヤに配列する場合、交差部分が生じるため、いずれか一方の接続を行うためにジャンパー 8 のような配線部が必要となる。本実施形態に係る静電容量型入力装置 1 では、ジャンパー 8 を基板 2 の表

面に形成し、その上方に絶縁膜 6 と第 1 及び第 2 の透光性電極 3 及び 4 を形成しているため、表面側から見た際にジャンパー 8 を目立ちにくくすることができる。

[0032] 本実施形態では、スルーホール 7 の開口部全体が第 1 の透光性電極 3 によって覆われているため、例えば、図 3 に示す矢印の範囲に絶縁膜のオーバーハング（図 9 参照）が生じた場合でも、オーバーハングのないスルーホール 7 の内壁に沿って第 1 の透光性電極 3 がジャンパー 8 の表面に到達することができる。したがって、スルーホール 7 内壁の断面形状にかかわらず、ジャンパー 8 の断線を防止することができる。

[0033] 上述したように、ジャンパー 8 は導電性を有する様々な材料によって形成することができるが、遮光性を有する材料を用いる場合、更に以下のような利点がある。

[0034] ジャンパー 8 を遮光性材料で形成する場合、ジャンパー 8 のパターニングと同一工程で、ジャンパー 8 と同一材料を用いて基板 2 上に位置決め用のアライメントマークを形成することができる。この結果、アライメントマーク形成プロセスを削減することができると共に、2 層目以降の膜を形成するために用いる露光機に特段の改造を施すことなく、標準的な読み取り機構を用いて露光時の位置決めをすることが可能となる。

[0035] また、2 層目以降の膜の形成時に顕微鏡等で目視確認して位置合わせを行う場合、1 層目のジャンパー 8 が遮光性材料で形成されていることによって、視認性が向上するので、位置合わせを容易に行うことが可能となる。

[0036] 更に、遮光性材料として導電性高分子材料を採用することもできる。一般に、高分子膜は、透光性と導電性がトレードオフの関係にあるが、ジャンパー 8 が形成される限られた範囲であれば遮光性があっても入力装置全体の光透過性に与える影響は小さい。また、導電性についても、1 TΩ 程度の抵抗値を有する材料であれば良いため、生産性の高い導電性高分子を利用することができる。

[0037] 遮光性材料として金属を用いる場合、ジャンパー 8 と、基板 2 上の図示し

ない金属配線層（透光性電極に接続される配線等）とを、１工程で同時にパターンニングすることができるので、工程数を削減してコストダウンを図ることも可能となる。

[0038] （第２の実施形態） 図４は、本発明の第２の実施形態に係る静電容量型入力装置の概略構成を示す平面図であり、図５は、図４に示すＶ－Ｖラインの拡大端面図である。

[0039] 本実施形態に係る静電容量型入力装置は、第１の実施形態と同様に、基板２上にジャンパー８、絶縁膜６、透光性電極（第１の透光性電極３及び第２の透光性電極４）を順に積層して構成されているが、絶縁膜６の形成領域が第１の実施形態とは相違する。以下、本実施形態と第１の実施形態との相違点を中心に説明する。

[0040] 本実施形態では、隣接する第２の透光性電極４を接続する接続部５と交差する部分にのみ絶縁膜６が設けられている。より詳細には、絶縁膜６は、ジャンパー８と隣接する第１の透光性電極３の各々とは重なり合う部分のうち一部（斜線部）を除いて、ジャンパー８の各々を部分的に覆うように形成されている。尚、本実施形態では、ジャンパー８の両方の端部に絶縁膜６で覆われていない部分が設けられているが、絶縁膜６で覆われない領域は、必ずしも端部である必要はなく、ジャンパー８と透光性電極との重なり部分の一部であれば良い。

[0041] また、第１の透光性電極３の各々は、ジャンパー８の表面のうち、絶縁膜６によって覆われていない一部（斜線部）の全体を覆うように形成され、ジャンパー８の当該一部に当接する。これにより、Ｘ軸方向に整列する第１の透光性電極３が相互に電氣的に接続された状態となる。一方、Ｙ軸方向に整列する第２の透光性電極の各々は、ジャンパー８を覆う絶縁膜６上において、接続部５を介して接続されている。

[0042] 本実施形態に係る静電容量型入力装置１においても、ジャンパー８を基板２の表面に形成し、その上に絶縁膜６と第１及び第２の透光性電極３及び４を形成しているため、表面側から見た際にジャンパー８を目立ちにくくする

ことができる。

[0043] また、本実施形態に係る静電容量型入力装置 1 では、絶縁膜 6 によって覆われていないジャンパー 8 の一部と、第 1 の透光性電極 3 とが面接触できるので、エッチング処理によって、図 5 の断面に示すように、オーバーハング（絶縁膜 6 の外周壁の断面のうち、絶縁膜 6 の表面側の部分がより外方にせり出した状態）が生じた場合でも、第 1 の透光性電極 3 とジャンパー 8 との接続を確保することができる。

[0044] 尚、上記の各実施形態では、透光性電極の X 軸方向の接続をジャンパーを介して行った例を示したが、図 1 の例の X 軸と Y 軸とを逆にして、X 軸方向の透光性電極の接続を接続部を介して行い、Y 軸方向の透光性電極の接続をジャンパーで行っても良い。

産業上の利用可能性

[0045] 本発明は、各種電子機器の入出力機器として用いられるタッチパネル等を構成するために利用できる。

符号の説明

- [0046] 1 静電容量型入力装置
2 基板
3 第 1 の透光性電極
4 第 2 の透光性電極
6 絶縁膜
7 スルーホール
8 ジャンパー

請求の範囲

[請求項1]

静電容量型入力装置であって、
基板と、
前記基板上において第1の方向及びこれと直交する第2の方向に配列される複数の導電体と、
前記導電体及び前記基板を覆うように形成される絶縁膜と、
前記絶縁膜上において前記第1及び第2の方向に配列される複数の第1の透光性電極と、
前記絶縁膜上において前記第1及び第2の方向に配列されると共に、各々が前記第1の透光性電極の行間及び列間に配置される複数の第2の透光性電極とを備え、
第1の方向に整列する前記第1の透光性電極の各々は、前記絶縁膜に形成されたスルーホールを通じて、前記導電体によって相互に電氣的に接続され、
第2の方向に整列する前記第2の透光性電極の各々は、前記絶縁膜上において相互に接続される、静電容量型入力装置。

[請求項2]

静電容量型入力装置であって、
基板と、
前記基板上において第1の方向及びこれと直交する第2の方向に配列される複数の導電体と、
前記導電体の各々を部分的に覆うように形成される複数の絶縁膜と、
前記第1及び第2の方向に配列される複数の第1の透光性電極と、
前記第1及び第2の方向に配列されると共に、各々が前記第1の透光性電極の行間及び列間に配置される複数の第2の透光性電極とを備え、
第1の方向に整列する前記第1の透光性電極の各々は、前記導電体のうち、前記絶縁膜によって覆われていない部分に当接することで、

前記導電体によって相互に電氣的に接続され、

第2の方向に整列する前記第2の透光性電極の各々は、前記絶縁膜上において相互に接続される、静電容量型入力装置。

[請求項3] 前記第1の透光性電極の各々は、前記導電体のうち、前記絶縁膜によって覆われていない部分の全体を覆うように形成される、請求項1または2に記載の静電容量型入力装置。

[請求項4] 前記導電体は、遮光性を有する材料よりなる、請求項1または2に記載の静電容量型入力装置。

[請求項5] 前記基板上に、前記導電体と同一材料より形成され、製造時の位置決めに用いられるアライメントマークを更に備える、請求項4に記載の静電容量型入力装置。