

权 利 要 求

- 1.一种位线结构制造方法，其特征在于，包含以下步骤：
- 在半导体衬底的表面形成位线导电层，所述位线导电层部分位于所述半导体衬底表面
- 5 的凹槽内；
- 在所述位线导电层和所述半导体衬底的表面形成第一保护层；
- 在所述第一保护层的表面形成第一阻挡层；
- 对所述第一阻挡层的表面进行钝化处理；
- 在所述第一阻挡层的表面形成牺牲层，所述牺牲层具有填充于所述凹槽内的填充部；
- 10 以及
- 利用蚀刻液清洗去除所述牺牲层的除所述填充部以外的部分。
- 2.根据权利要求 1 所述的位线结构制造方法，其特征在于，所述钝化处理包含等离子体处理、离子注入或者热氧化处理。
- 15
- 3.根据权利要求 1 所述的位线结构制造方法，其特征在于，经由钝化处理后的所述第一阻挡层包含两层薄膜结构，分别为邻接所述第一保护层的第一薄膜层和远离所述第一保护层的第二薄膜层；其中，所述牺牲层与所述第二薄膜层的蚀刻选择比大于所述牺牲层与所述第一薄膜层的蚀刻选择比。
- 20
- 4.根据权利要求 3 所述的位线结构制造方法，其特征在于，所述第一阻挡层的材质包含氧化硅；其中，所述钝化处理包含氮气等离子体处理，所述第二薄膜层的材质包含氮氧化硅。
- 25
- 5.根据权利要求 1 所述的位线结构制造方法，其特征在于，所述第一保护层的厚度为 1nm~3nm，所述第一阻挡层的厚度为 2nm~8nm。
- 6.根据权利要求 1 所述的位线结构制造方法，其特征在于，所述第一保护层的材质包含氮化硅，所述第一阻挡层的材质包含氧化硅，所述牺牲层的材质包含氮化硅。
- 30

7.根据权利要求 1 所述的位线结构制造方法，其特征在于，所述蚀刻液包含磷酸溶液；其中，所述蚀刻液的温度为 100℃~120℃。

8.根据权利要求 1 所述的位线结构制造方法，其特征在于，所述蚀刻液包含磷酸溶液；
5 其中，所述蚀刻液的浓度为 40%~60%。

9.根据权利要求 1 所述的位线结构制造方法，其特征在于，利用所述蚀刻液清洗去除所述牺牲层的除所述填充部以外的部分之后，还包含以下步骤：

去除暴露的所述第一阻挡层；
10 在所述位线导电层和所述半导体衬底的表面形成第二阻挡层；
在所述第二阻挡层的表面形成第二保护层。

10.根据权利要求 1 所述的位线结构制造方法，其特征在于，利用所述蚀刻液清洗去除所述牺牲层时，包含以下步骤：

15 利用稀释过的氢氟酸溶液对所述牺牲层的表面进行预清洗，去除所述牺牲层表面的氧化层；以及
利用磷酸溶液清洗所述牺牲层，去除所述牺牲层的除所述填充部以外的部分。

11.一种半导体结构制造方法，其特征在于，包含以下步骤：
20 提供半导体衬底，所述半导体衬底的表面具有凹槽；以及
利用权利要求 1~10 任一项所述的位线结构制造方法，在所述半导体衬底上形成位线结构。

12.根据权利要求 11 所述的半导体结构制造方法，其特征在于，所述钝化处理包含等
25 离子体处理；其中，对所述第一阻挡层进行钝化处理时，包含以下步骤：

对处理设备的处理腔室进行预热；
将形成有所述第一阻挡层的半导体结构放入处理腔室；
输入反应介质并对所述第一阻挡层的表面进行等离子体处理；
对处理腔室进行冷却；以及
30 取出半导体结构。

- 13.一种半导体结构，其特征在于，包含：
- 半导体衬底，所述半导体衬底的表面具有凹槽；
- 位线导电层，位线导电层部分位于所述半导体衬底表面的凹槽内；
- 5 位线插塞间隔层，所述位线插塞间隔层填充于所述凹槽内，所述位线插塞间隔层包含第一保护层、经由钝化处理后的第一阻挡层以及填充部。
- 14.根据权利要求 13 所述的半导体结构，其特征在于，所述第一保护层的厚度为 1nm~3nm。
- 10 15.根据权利要求 13 所述的半导体结构，其特征在于，所述第一阻挡层的厚度为 2nm~8nm。
- 16.根据权利要求 13 所述的半导体结构，其特征在于，所述第一保护层的材质包含氮化硅。
- 15 17.根据权利要求 13 所述的半导体结构，其特征在于，所述第一阻挡层的材质包含氧化硅。
- 18.根据权利要求 13 所述的半导体结构，其特征在于，所述填充部的材质包含氮化硅。
- 20 19. 根据权利要求 13 所述的半导体结构，其特征在于，经由钝化处理后的所述第一阻挡层包含两层薄膜结构，分别为邻接所述第一保护层的第一薄膜层和远离所述第一保护层的第二薄膜层；其中，所述填充部与所述第二薄膜层的蚀刻选择比大于所述填充部与所述第一薄膜层的蚀刻选择比。
- 25 20. 根据权利要求 19 所述的半导体结构，其特征在于，所述第一薄膜层的材质包含氧化硅，所述第二薄膜层的材质包含氮氧化硅。