

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(10) Numéro de publication internationale
WO 2020/212667 A1

(43) Date de la publication internationale
22 octobre 2020 (22.10.2020)

WIPO | PCT

(51) Classification internationale des brevets :
G06K 19/077 (2006.01) G06K 19/07 (2006.01)

(21) Numéro de la demande internationale :
PCT/FR2020/000140

(22) Date de dépôt international :
17 avril 2020 (17.04.2020)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
FR1904213 19 avril 2019 (19.04.2019) FR

(71) Déposant : SMART PACKAGING SOLUTIONS
[FR/FR] ; 85 AVENUE DE LA PLAINE, ZI DE
ROUSSET, 13790 ROUSSET (FR).

(72) Inventeurs : **FABRIZIO, Kevin** ; C/O SMART PACKAGING SOLUTIONS, 85 AVENUE DE LA PLAINE, ZI DE ROUSSET, 13790 ROUSSET (FR). **GERIN, Guillaume** ; C/O SMART PACKAGING SOLUTIONS, 85 AVENUE DE LA PLAINE, ZI DE ROUSSET, 13790 ROUSSET (FR).

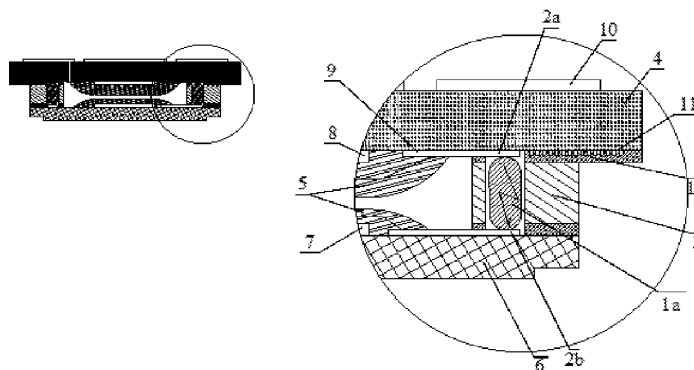
(74) Mandataire : **NONNENMACHER, Bernard** ; GLOBAL INVENTIONS, Les Portes de Rousset, bât B - 1er étage, 1200 avenue Olivier Perroy, 13790 ROUSSET (FR).

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG,

(54) Title: ELECTRONIC MODULE FOR CHIP CARD COMPRISING A DISPLAY SCREEN

(54) Titre : MODULE ÉLECTRONIQUE POUR CARTE À PUCE COMPRENANT UN ÉCRAN D'AFFICHAGE

[Fig 2]



(57) Abstract: The invention relates to an electronic module (20) for a chip card comprising at least a first dielectric substrate (4) which is provided on one of the faces thereof with at least a first microelectronic chip (8) whose input/output terminals (9) are connected to first connection pins (2a) which are arranged around the first microelectronic chip (8), and at least a second dielectric substrate (6) which is placed directly opposite the first substrate (4) and which is provided on one of the faces thereof with at least a second microelectronic chip (7) whose input/output terminals are connected to second connection pins (2b) which are arranged around the second microelectronic chip (7), the first and second microelectronic chips (7, 8) being arranged on the faces of the substrates (6, 4) directed towards the interior of the electronic module, characterised in that it comprises a dielectric shim (3) which has a calibrated thickness and which separates the first and second dielectric substrates (4, 6), the shim (3) comprising through-holes (22, 220) or vacancies (24), in which electrically conductive materials (1a, 1b, 1e) which are capable of connecting some of the first connection pins (2a) to some of the second connection pins (2b) are arranged.

(57) Abrégé : L'invention concerne un module électronique (20) pour carte à puce comportant au moins un premier substrat diélectrique (4) pourvu sur une de ses faces d'au moins une première puce microélectronique (8) dont les bornes d'entrée/sortie (9) sont connectées

[Suite sur la page suivante]

MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM,
PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC,
SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) États désignés (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Déclarations en vertu de la règle 4.17 :

- *relative au droit du déposant de demander et d'obtenir un brevet (règle 4.17(ii))*
- *relative au droit du déposant de revendiquer la priorité de la demande antérieure (règle 4.17(iii))*

Publiée:

- *avec rapport de recherche internationale (Art. 21(3))*

à des premiers plots de connexion (2a) disposés autour de ladite première puce microélectronique (8), et au moins un second substrat diélectrique (6) placé directement en regard du premier substrat (4) et pourvu sur une de ses faces d'au moins une seconde puce microélectronique (7) dont les bornes d'entrée/sortie sont connectées à des seconds plots de connexion (2b) disposés autour de ladite seconde puce microélectronique (7), les première et seconde puces microélectroniques (7,8) étant disposées sur les faces des substrats (6,4) tournées vers l'intérieur du module électronique, caractérisé en ce qu'il comporte une entretoise diélectrique (3) d'épaisseur calibrée séparant les premier et second substrats diélectriques (4,6), ladite entretoise (3) comportant des orifices traversants (22, 220 ou des vias (24) dans lesquels sont disposés des matériaux électriquement conducteurs (1a, 1b, 1e) aptes à connecter certains des premiers plots de connexion (2a) à certains des seconds plots de connexion (2b).