(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété Intellectuelle
Bureau international

(43) Date de la publication internationale
2 septembre 2004 (02.09.2004)

PCT

(10) Numéro de publication internationale
WO 2004/075287 A1

(51) Classification internationale des brevets[7] :
H01L 21/762, 21/20

(21) Numéro de la demande internationale :
PCT/FR2004/000305

(22) Date de dépôt international :
11 février 2004 (11.02.2004)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :
0301657 12 février 2003 (12.02.2003) FR

(71) Déposant *(pour tous les États désignés sauf US)* : **S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES** [FR/FR]; Parc Technologique des Fontaines, F-38100 BERNIN (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants *(pour US seulement)* : **RAYSSAC, Olivier** [FR/FR]; Chemin du Chapître, F-38100 GRENOBLE (FR). **MARTINEZ, Muriel** [FR/FR]; 3 Rue Casimir Brenier, F-38120 SAINT EGREVE (FR). **BISSON, Sephorah** [FR/FR]; 15 Rue du Docteur Mazet, F-38000 GRENOBLE (FR). **PORTIGLIATTI, Lionel** [FR/FR]; 36 Rue de la Beaume, F-38180 SEYSSIN (FR).

(74) Mandataires : **THEVENET, Jean-Bruno** etc.; c/o Cabinet BEAU DE LOMENIE, 158 RUE DE L'UNIVERSITE, F-75340 PARIS CEDEX 07 (FR).

(81) États désignés *(sauf indication contraire, pour tout titre de protection nationale disponible)* : AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) États désignés *(sauf indication contraire, pour tout titre de protection régionale disponible)* : ARIPO (BW, GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Publiée :

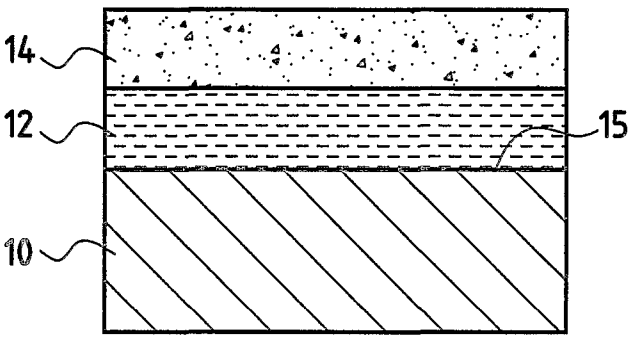
— *avec rapport de recherche internationale*

— *avant l'expiration du délai prévu pour la modification des revendications, sera republiée si des modifications sont reçues*

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

(54) **Title:** SEMICONDUCTOR STRUCTURE ON AN EXTREMELY ROUGH SUBSTRATE

(54) **Titre :** STRUCTURE SEMI-CONDUCTRICE SUR SUBSTRAT A FORTE RUGOSITE



(57) Abstract: The invention relates to a semiconductor structure comprising a substrate (10) or a base layer having a surface whose rugosity is more than 0.5 nm RMS, or whose chemistry is not compatible with molecular adhesion; a layer (14) made of semiconductor material; an adhesion layer (12) disposed between the substrate or the base layer and the layer made of semiconductor material.

(57) Abrégé : L'invention concerne une structure semi-conductrice, comportant : un substrat (10), ou une couche de base, présentant une surface ayant une rugosité supérieure à 0,5 nm RMS, ou dont la chimie n'est pas compatible avec une adhésion moléculaire, -une couche (14) de matériau choisi parmi les matériaux semi-conducteurs, -une couche (12), dite couche d'adhérence, située entre le substrat, ou la couche de base, et la couche de matériau choisi parmi les matériaux semi-conducteurs.

WO 2004/075287 A1