(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 4 月 8 日(08.04.2010)

PCT

(10) 国際公開番号
WO 2010/038450 A1

(51) 国際特許分類:
H01L 23/50 (2006.01) *H01L 21/56* (2006.01)

(21) 国際出願番号: PCT/JP2009/005033

(22) 国際出願日: 2009 年 9 月 30 日(30.09.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2008-254311 2008 年 9 月 30 日(30.09.2008) JP

(71) 出願人 (米国を除く全ての指定国について): 凸版印刷株式会社 (TOPPAN PRINTING CO., LTD.) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 塚本健人 (TSUKAMOTO, Takehito) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP). 馬庭進(MANIWA, Susumu) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP). 戸田順子 (TODA, Junko) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP).

(74) 代理人: 鈴木史朗, 外 (SUZUKI, Shirou et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

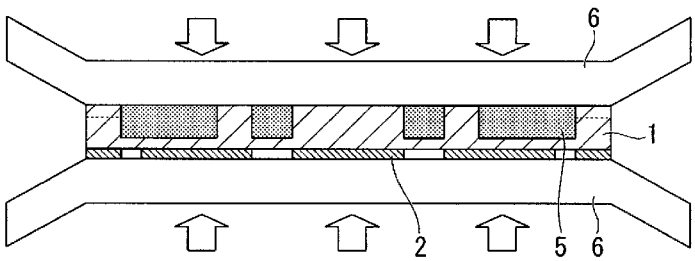
— 国際調査報告（条約第 21 条(3)）

[続葉有]

(54) **Title**: LEADFRAME SUBSTRATE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称 : リードフレーム基板及びその製造方法

[図1E]



(57) **Abstract**: On a first surface of a metal plate, a photoresist pattern for forming a semiconductor element mounting section on which a semiconductor element is to be mounted, a semiconductor element electrode connecting terminal to be connected with an electrode of the semiconductor element, and a first outer frame section is formed. On a second surface of the metal plate, a photoresist pattern for forming an external connecting terminal, a second outer frame section and a groove section on at least on a part of the second outer frame section is formed. On a metal plate exposing section where the metal plate is exposed on the second surface, a hole section, which does not penetrate the metal plate exposing section, and a groove section, which traverses from the inner side to the outer side of the second outer frame section, are formed by etching, and a resin layer is formed on the hole section and the groove section by applying a pre-molded resin with heat and pressure by using a flat pressing machine. The semiconductor element mounting section, the semiconductor element electrode connecting terminal to be electrically connected with the external connecting terminal, and the first outer frame section are formed by etching the first surface.

(57) 要約:

[続葉有]

WO 2010/038450 A1

金属板の第１の面に、半導体素子を搭載する半導体素子搭載部、半導体素子の電極と接続する為の半導体素子電極接続端子、及び第１の外枠部を、それぞれ形成する為のフォトレジストのパターンを形成し、金属板の第２の面には、外部接続端子、第２の外枠部、及び第２の外枠部の少なくとも一部に溝部を、それぞれ形成する為のフォトレジストのパターンを形成する。第２の面の金属板が露出した金属板露出部に、金属板露出部を貫通しない孔部と、第２の外枠部の内側から外側へ横断する溝部を、エッチングにより形成し、孔部と溝部に、プリモールド樹脂を平板プレスにて加熱・加圧塗布することによって樹脂層を形成する。第１の面をエッチングすることにより、半導体素子搭載部、外部接続端子と電気的に接続される半導体素子電極接続端子、及び第１の外枠部を形成する。