

计算存储系统及其操作方法、电子系统

技术领域

本公开涉及但不限于一种计算存储系统及其操作方法、电子系统。

背景技术

5 半导体存储器可以粗略地划分成两类，这取决于它们在断电时是否保留存储的数据；这两类半导体存储器是：易失性存储器和非易失性存储器，易失性存储器在断电时丢失存储的数据，非易失性存储器在断电时保留存储的数据。

发明内容

10 根据本公开实施例的第一方面，提供了一种计算存储系统，所述计算存储系统包括控制器、与所述控制器耦接的第一存储器以及用于执行程序的计算处理组件；所述第一存储器包括为所述计算处理组件执行所述程序过程中的输入数据/输出数据配置的相应的存储区域；所述控制器被配置为：将所述程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

15 在一些实施方式中，所述计算存储系统还包括与所述控制器耦接的第二存储器；所述控制器包括第一存储部件和第二存储部件；所述第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；或，所述控制器包括第三存储部件和第四存储部件；所述第
20 三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至所述第二存储器；所述第四存储部件中的值被配置为表征是否存在待存储至所述第二存储器的所述程序执行过程中的输出数据。

 在一些实施方式中，所述控制器被配置为：接收第一命令；响应于所述第

一命令，为所述计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域以及为配置的相应的存储区域配置相应的存储部件。

在一些实施方式中，所述控制器被配置为：接收激活命令；响应于所述激活命令激活所述程序；接收第二命令；所述第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；响应于所述第二命令，将第一批输入数据刷新至相应的存储区域中；基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，将所述第一存储部件中的值置为第一值；或，基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储区域中，将所述第三存储部件中的值置为第五值；基于所述第三存储部件中的值置为所述第五值，接收第三命令；所述第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存储在所述第二存储器中的地址信息；响应于所述第三命令将第一批需要存储至所述第二存储器中的输出数据存储至所述第二存储器中。

在一些实施方式中，所述控制器被配置为：基于所述第一存储部件中的值为所述第一值，接收第四命令；所述第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；响应于所述第四命令，将第 N 批输入数据刷新至相应的存储区域中；所述 N 为大于 1 的整数；基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，且所述程序执行过程中的输入数据均已刷新至相应存储区域中，将所述第二存储部件中的值置为第四值。

在一些实施方式中，所述控制器被配置为：基于所述第三存储部件中的值为所述第五值，接收第五命令；所述第五命令中携带有第 N 批需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息；响应于所述第五命令，将第 N 批输出数据存储至所述第二存储器中；所述 N 为大于 1 的整数；基于第 N 批输出数据已存储至所述第二存储器中，且还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部件中的值

置为第六值；或，基于第 N 批输出数据已存储至所述第二存储器中，且所述程序执行过程中的输出数据均已存储至所述第二存储器中，将所述第四存储部件中的值置为第八值。

5 在一些实施方式中，所述控制器被配置为：当所述程序执行过程中发生中断，基于所述第二存储部件中的值为表征所述程序执行过程中的输入数据均已刷新至相应的存储区域的第四值，结束所述程序，并将输出数据刷新至相应的存储区域中。

10 在一些实施方式中，所述控制器被配置为：接收第六命令；所述第六命令中携带有为所述程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息，或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存储器的输出数据分配的对应所述第二存储器中的地址信息；响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所述程序
15 执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述第二存储器中后，更新所述程序执行过程中剩余需要存储至所述第二存储器的输出数据需要存储至所述
20 第二存储器中的地址信息。

25 在一些实施方式中，所述第一存储器包括为所述程序执行过程中的输入数据配置的多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的输入数据执行所述程序的过程中，所述控制器被配置为：对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；或，所述第一存储器包括为所述程序执行过程中的输出数据配置的多个存储区域；所述控制器被配置为：在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据

还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。

在一些实施方式中，所述计算处理组件被配置为：加载将要执行的所述程序；读取刷新至相应存储区域的输入数据，或，将所述程序对输入数据进行处
5 理之后得到的输出数据刷新至相应的存储区域中。

在一些实施方式中，所述计算存储系统包括非易失性命名空间、计算命名空间以及子系统本地存储命名空间；所述非易失性命名空间包括所述第二存储器，所述计算命名空间包括所述计算处理组件，所述子系统本地存储命名空间包括所述第一存储器。

10 在一些实施方式中，所述计算存储系统支持多个程序同时执行，所述第一存储器包括为所述多个程序中的每个程序执行过程中的输入数据/输出数据分别配置的对应的存储区域，所述控制器被配置为：为所述多个程序中的每个程序对应的存储区域分别配置对应的存储部件，并为多个程序中的每个程序配置对应的存储部件。

15 根据本公开实施例的第二方面，提供了一种电子系统，所述电子系统包括主机和与所述主机耦接的计算存储系统，所述计算存储系统包括控制器、与所述控制器耦接的第一存储器以及用于执行程序的计算处理组件；其中，所述主机被配置为：发送第一命令；所述控制器被配置为：接收所述第一命令；响应于所述第一命令为所述计算处理组件执行所述程序过程中的输入数据/输出数
20 据配置相应的存储区域；将所述程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

在一些实施方式中，所述计算存储系统还包括与所述控制器耦接的第二存储器；所述控制器包括第一存储部件和第二存储部件；所述第一存储部件中的
25 值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；或，所述控制器包括第三存储部件和第四存储部件；所述第

三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至所述第二存储器；所述第四存储部件中的值被配置为表征是否存在待存储至所述第二存储器的所述程序执行过程中的输出数据。

在一些实施方式中，所述主机被配置为：发送激活命令；发送第二命令；
5 所述第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；所述控制器被配置为：接收所述激活命令；响应于所述激活命令激活所述程序；接收所述第二命令；响应于所述第二命令将第一批输入数据刷新至相应的存储区域中；基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，将所述第一存储部件中的值置为第一值；或，所述
10 主机被配置为：发送第三命令；所述第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存储在所述第二存储器中的地址信息；所述控制器被配置为：基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储区域中，将所述第三存储部件中的值置为第五值；基于所述第三存储部件中的值置为所述第五值，接收所述第三命令；响应于所述第三命令，将第一批
15 需要存储至所述第二存储器中的输出数据存储所述第二存储器中。

在一些实施方式中，所述主机被配置为：发送获取所述第一存储部件的值的命令；基于所述第一存储部件的值为所述第一值，发送第四命令；所述第四命令中携带有第N批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；所述N为大于1的整数；发送第七命令；所述第七命令中携带
20 有第N批需要刷新至相应的存储区域的输入数据已刷新至相应的存储区域中的信息，以及是否还存在待刷新至相应存储区域的所述程序执行过程中的输入数据的信息；所述控制器被配置为：接收获取所述第一存储部件的值的命令；响应于获取所述第一存储部件的值的命令向所述主机发送所述第一存储部件的值；接收所述第四命令，并响应于所述第四命令将第N批输入数据刷新至相应的
25 存储区域中；接收所述第七命令；响应于所述第七命令中携带的信息为还存在待刷新至相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中的值置为第二值；或，响应于所述第七命令中携带的信息为程序执行过

程中的输入数据均已刷新至相应存储区域中，将所述第二存储部件中的值置为第四值。

在一些实施方式中，所述主机被配置为：发送获取所述第三存储部件的值的命令；基于所述第三存储部件中的值为所述第五值，发送第五命令；所述第五命令中携带有第N批需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息；所述N为大于1的整数；发送第八命令；所述第八命令中携带有第N批输出数据已存储至所述第二存储器中以及是否还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据；所述控制器被配置为：接收获取所述第三存储部件的值的命令；响应于获取所述第三存储部件的值的命令向所述主机发送所述第三存储部件的值；接收所述第五命令；响应于所述第五命令将第N批输出数据存储至所述第二存储器中；接收所述第八命令；响应于所述第八命令中携带的信息为还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部件中的值置为第六值；或，响应于所述第八命令中携带的信息为所述程序执行过程中的输出数据均已存储至所述第二存储器中，将所述第四存储部件中的值置为第八值。

在一些实施方式中，所述主机被配置为：发送第六命令；所述第六命令中携带有为所述程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息；或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存储器的输出数据分配的对应所述第二存储器中的地址信息；所述控制器被配置为：接收所述第六命令；响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所述程序执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述第二存储器中后，更新所述程序执行过程中剩余需要存储至所述

第二存储器的输出数据需要存储至所述第二存储器中的地址信息。

在一些实施方式中，所述主机被配置为：发送为所述程序执行过程中的输入数据/输出数据配置多个存储区域的命令；所述控制器被配置为：为所述程序执行过程中的输入数据配置多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的输入数据执行所述程序的过程中，对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；或，所述控制器被配置为：为所述程序执行过程中的输出数据配置多个存储区域，在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。

根据本公开实施例的第三方面，提供了一种计算存储系统的操作方法，包括：为计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域；将程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

在一些实施方式中，为所述程序执行过程中的输入数据配置的相应的存储区域配置对应的第一存储部件，以及为所述程序配置对应的第二存储部件；所述第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；或，为所述程序执行过程中的输出数据配置的相应的存储区域配置对应的第三存储部件，以及为所述程序配置对应的第四存储部件；所述第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至第二存储器；所述第四存储部件中的值被配置为表征是否存在待存储至所述第二存储器的所述程序执行过程中的输出数据。

在一些实施方式中，所述操作方法还包括：接收第一命令；响应于所述第一命令，为所述计算处理组件执行程序过程中的输入数据/输出数据配置相应的

存储区域以及为配置的相应的存储区域配置相应的存储部件。

在一些实施方式中，所述操作方法还包括：接收激活命令；响应于所述激活命令激活所述程序；接收第二命令；所述第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；响应于所述第二命令，将第一批输入数据刷新至相应的存储区域中；基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，将所述第一存储部件中的值置为第一值；或，基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储区域中，将所述第三存储部件中的值置为第五值；基于所述第三存储部件中的值置为所述第五值，接收第三命令；所述第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存储在所述第二存储器中的地址信息；响应于所述第三命令将第一批需要存储至所述第二存储器中的输出数据存储

5 在所述第二存储器中。

在一些实施方式中，所述操作方法还包括：基于所述第一存储部件中的值为所述第一值，接收第四命令；所述第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；响应于所述第四命令，将第 N 批输入数据刷新至相应的存储区域中；所述 N 为大于 1 的整数；基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，且所述程序执行过程中的输入数据均已刷新至相应存储区域中，将所述第二存储部件中的值置为第四值。

15 20

在一些实施方式中，所述操作方法还包括：基于所述第三存储部件中的值为所述第五值，接收第五命令；所述第五命令中携带有第 N 批需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息；响应于所述第五命令，将第 N 批输出数据存储至所述第二存储器中；所述 N 为大于 1 的整数；基于第 N 批输出数据已存储至所述第二存储器中，且还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部件中的值置为第六值；或，基于第 N 批输出数据已存储至所述第二存储器中，且所述程

25

序执行过程中的输出数据均已存储至所述第二存储器中，将所述第四存储部件中的值置为第八值。

在一些实施方式中，所述操作方法还包括：当所述程序执行过程中发生中断，基于所述第二存储部件中的值为表征所述程序执行过程中的输入数据均已刷新至相应的存储区域的第四值，结束所述程序，并将输出数据刷新至相应的存储区域中。

在一些实施方式中，所述操作方法还包括：接收第六命令；所述第六命令中携带有为所述程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息，或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存储器的输出数据分配的对应所述第二存储器中的地址信息；响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所述程序执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述第二存储器中后，更新所述程序执行过程中剩余需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息。

在一些实施方式中，第一存储器包括为所述程序执行过程中的输入数据配置的多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的输入数据执行所述程序的过程中，所述操作方法还包括：对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；或，第一存储器包括为所述程序执行过程中的输出数据配置的多个存储区域；所述操作方法还包括：在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。

附图说明

- 图 1 为本公开实施例提供的一种电子系统的结构示意图一；
- 图 2 为本公开实施例提供的一种计算存储系统的结构示意图一；
- 图 3 为本公开实施例提供的一种在电子系统中加载程序的示例的示意图；
- 5 图 4 为本公开实施例提供的一种电子系统中的程序执行的示例的示意图；
- 图 5 为本公开实施例提供的一种存储器范围以及存储器范围集的示意图；
- 图 6a 为本公开实施例提供的一种计算存储系统的结构示意图二；
- 图 6b 为本公开实施例提供的一种计算存储系统的结构示意图三；
- 图 7 为本公开实施例提供的一种主机与计算存储系统交互的示意图一；
- 10 图 8 为本公开实施例提供的一种主机与计算存储系统交互的示意图二；
- 图 9 为本公开实施例提供的一种主机与计算存储系统交互的示意图三；
- 图 10 为本公开实施例提供的一种计算存储系统的结构示意图四；
- 图 11 为本公开实施例提供的一种主机与计算存储系统交互的示意图四；
- 图 12 为本公开实施例提供的一种电子系统的结构示意图二；
- 15 图 13 为本公开实施例提供的一种计算存储系统的操作方法的流程示意图。

具体实施方式

下面将参照附图更详细地描述本公开公开的示例性实施方式。虽然附图中显示了本公开的示例性实施方式，然而应当理解，可以以各种形式实现本公开，而不应被这里阐述的具体实施方式所限制。相反，提供这些实施方式是为了能够更透彻地理解本公开，并且能够将本公开公开的范围完整的传达给本领域的技术人员。

20

在下文的描述中，给出了大量具体的细节以便提供对本公开更为彻底的理解。然而，对于本领域技术人员而言显而易见的是，本公开可以无需一个或多个这些细节而得以实施。在其他的例子中，为了避免与本公开发生混淆，对于本领域公知的一些技术特征未进行描述；即，这里不描述实际实施例的全部特征，不详细描述公知的功能和结构。

25

在附图中，自始至终相同附图标记表示相同的元件。

应当明白，空间关系术语例如“在……下”、“在……下面”、“下面的”、“在……之下”、“在……之上”、“上面的”等，在这里可为了方便描述而被使用从而描述图中所示的一个元件或特征与其它元件或特征的关系。应当明白，除了图中所示的取向以外，空间关系术语意图还包括使用和操作中的器件的不同取向。例如，如果附图中的器件翻转，然后，描述为“在其它元件下面”或“在其之下”或“在其下”元件或特征将取向为在其它元件或特征“上”。因此，示例性术语“在……下面”和“在……下”可包括上和下两个取向。器件可以另外地取向（旋转 90 度或其它取向）并且在此使用的空间描述术语相应地被解释。

在此使用的术语的目的仅在于描述具体实施例并且不作为本公开的限制。在此使用时，单数形式的“一”、“一个”和“所述/该”也意图包括复数形式，除非上下文清楚指出另外的方式。还应明白术语“组成”和/或“包括”，当在该说明书中使用时，确定所述特征、整数、步骤、操作、元件和/或部件的存在，但不排除一个或更多其它的特征、整数、步骤、操作、元件、部件和/或组的存在或添加。在此使用时，术语“和/或”包括相关所列项目的任何及所有组合。

图 1 为本公开实施例提供的一种电子系统的结构示意图。图 2 为本公开实施例提供的一种计算存储系统的结构示意图。

参照图 1，电子系统 100 可包括主机 110 和至少一个计算存储系统 120。主机 110 可包括主机处理器 111 和主机存储器 112。主机处理器 111 可控制主机 110 的总体操作。主机处理器 111 可被实现为各种处理单元（包括例如中央处理器（CPU，Central Processing Unit）、应用处理器（AP，Application Processor）、图形处理器（GPU，Graphics Processing Unit）、神经处理器（NPU，Neural Processing Unit）、现场可编程门阵列（FPGA，Field Programmable Gate Array）和/或微处理器）中的至少一种。在一些实施例中，主机处理器 111 可被实现为片上系统（SoC，System on Chip）。主机存储器 112 可存储主机处理器 111 的操作所需的数据、指令和程序。主机存储器 112 可以是易失性存储器。易失性存储器包括但不限于随机存取存储器（RAM，Random Access Memory）、动态随

机存取存储器 (DRAM, Dynamic Random Access Memory)、静态随机存取存储器 (SRAM, Static Random Access Memory)、同步动态随机存取存储器 (SDRAM, Synchronous Dynamic Random Access Memory)、双倍数据速率同步动态随机存取存储器 (DDR SDRAM, Double Data Rate Synchronous Dynamic Random Access Memory)。

计算存储系统 120 可以是提供计算服务和数据存储服务的半导体装置。计算存储系统 120 可被用作电子系统 100 中的数据存储设备和用于执行程序的计算装置两者。在一些实施例中, 例如, 计算存储系统 120 可以被实现为数据中心或人工智能训练数据装置的一部分。

在一些实施例中, 主机 110 和计算存储系统 120 可通过接口物理连接, 并遵守相应的 PCIe/NVMe 协议通信。示例性的, 主机 110 和计算存储系统 120 可通过网络链路连接, 例如基于 NVMe-OF 协议连接。示例性的, 主机 110 和计算存储系统 120 还可通过计算快速链路 (CXL, Compute Express Link) 接口连接, 主机 110 可经由计算快速链路 (CXL, Compute Express Link) 接口来控制计算存储系统 120 的操作。计算存储系统 120 被配置为遵循 NVMe 的计算存储协议。CXL 接口可包括作为子协议的 CXL.io、CXL.cache 和 CXL.mem。主机 110 可将预定的程序加载到计算存储系统 120 进行处理。主机 110 可将各种类型的程序 (诸如, 应用、内核和/或计算) 加载到计算存储系统 120。程序可包括例如加密程序、压缩程序、图像识别程序、滤波程序和/或人工智能程序。

参照图 2, 在一些实施例中, 计算存储系统 200 可包括控制器 210、一个或多个子系统本地存储命名空间 (SLM NS, Sub-system Local Memory Namespaces) 230、一个或多个非易失性命名空间 (NVM NS, Non-Volatile Memory Namespaces) 240 和一个或多个计算命名空间 (CNS, Compute Namespaces) 220。计算存储系统 200 可与图 1 中所示的多个计算存储系统 120 中的一个对应。子系统本地存储命名空间 230 可以是由易失性存储器实现的命名空间, 其相对非易失性存储实现的命名空间而言, 更接近计算命名空间 220 的计算处理组件。非易失性命名空间 240 可以是由非易失性存储器实现的命名

空间。

在一些实施例中，计算存储系统 200 可使用非易失性存储器快速协议作为存储协议，并且控制器 210 可以是 NVMe 控制器。控制器 210 可响应于来自主机的输入/输出 (I/O) 请求，将程序执行过程中的输入数据/输出数据存储在子
5 系统本地存储命名空间 230 中，并且/或者读取存储在子系统本地存储命名空间 230 中的输入数据/输出数据。

在一些实施例中，控制器 210 可执行用于控制非易失性命名空间 240 或其他非易失性存储装置的各种操作。例如，各种操作可包括地址映射操作、磨损均衡操作和/或垃圾收集操作。地址映射操作可以是由主机或控制器管理的逻辑
10 地址与非易失性命名空间 240 的物理地址之间的转换操作。磨损均衡可以是使包括在非易失性命名空间 240 中的多个存储块的使用频率或数量均衡的操作。垃圾收集操作可以是将有效数据从非易失性命名空间 240 的源块复制到目标块然后擦除源块从而确保非易失性命名空间 240 中的可用块或空闲块的操作。

在一些实施例中，计算命名空间 220 可以用作表示用于执行程序的一个或多个计算引擎的抽象。计算引擎资源可以由 CPU、FPGA、GPU、ASIC 等中的一个或多个组成。例如，计算命名空间可以包括 CPU 核和 FPGA。计算引擎资源可为控制器 210 中的一部分，也可能是独立于控制器 210 之外的部分。计算引擎可执行从主机预先加载的程序。在一些实施例中，程序可被存储在程序槽
15 (Program Slot) 中。程序槽可被形成在计算引擎中，或可被分配在分开的存储器中。在一些实施例中，存储有程序的程序槽可在计算命名空间 220 内，或可形成计算命名空间 220，计算命名空间 220 是能够执行程序的实体 (Entity)。计算命名空间 220 可以是例如 NVMe 子系统
20 中的实体。计算命名空间 220 可访问子系统本地存储命名空间 230。在一些实施例中，计算存储系统 200 可包括一个或多个计算命名空间 220。如果计算存储系统 200 包括多个计算命名空间 220，则主机可 (例如，以一对一的关系) 将多个程序分别加载到多个计算命名空间 220。因此，每个加载的程序可在各自的计算命名空间 220 中被管理，且本公开不限于此。
25

在一些实施例中，控制器 210 可将存储在非易失性命名空间 240 中的数据复制到子系统本地存储命名空间 230，并且/或者可将存储在子系统本地存储命名空间 230 中的数据复制到非易失性命名空间 240，也就是说，控制器 210 可以根据计算命名空间 220 的程序处理的需要来控制非易失性命名空间 240 和本地存储命名空间 230 的数据搬移。

子系统本地存储命名空间 230 可存储将被执行的程序使用的输入数据，或可存储执行程序得到的结果（输出数据）。在一些实施例中，子系统本地存储命名空间 230 也可被控制器 210 访问。子系统本地存储命名空间 230 可被实现为例如 DRAM。

10 在一些实施例中，控制器 210 还可包括控制子系统本地存储命名空间 230 的第一控制部分（未示出），例如缓存控制器。在一些实施例中，第一控制部分可被设置为与控制器 210 分开的芯片。在一些其他实施例中，第一控制部分可被设置为控制器 210 的内部组件。

非易失性命名空间 240 可存储程序执行过程中的输入数据/输出数据。非易失性命名空间 240 可包括例如闪存（诸如，与非（NAND）闪存）。在另一示例中，非易失性命名空间 240 可包括例如相变存储器、电阻式存储器、磁阻式存储器、铁电存储器或聚合物存储器。在一些实施例中，计算存储系统 200 还可包括控制或被配置为控制非易失性命名空间 240 的第二控制部分，例如闪存控制器，该第二控制部分可包括在控制器 210 中。

20 本公开实施例中，计算存储系统中的计算处理组件包括计算引擎资源，会被抽象成一个或多个计算命名空间提供给用户使用。计算存储系统中的计算处理组件内部的 RAM，以及计算存储系统内部公共的 RAM，以及控制器内部的 RAM，都可以被抽象成子系统本地命名空间提供给用户使用。对于用户而言，这些计算命名空间以及子系统本地存储命名空间都是并列的关系，在一些实施方式中，可以根据内部具体的物理实现告知用户某一个子系统本地存储命名空间被某一个计算命名空间使用（因为物理上的从属关系）。

图 3 为本公开实施例提供的一种在电子系统中加载程序的示例的示意图。

参照图 3，主机 310 可将程序加载到计算存储系统 320。在图 3 中，计算存储系统 320 被示出为包括计算命名空间 322 和计算命名空间 323（例如，计算命名空间 0 和 1），但是计算命名空间的数量不限于此。

在一些实施例中，计算命名空间 322 和计算命名空间 323 可支持装置定义的程序和/或可下载的程序。装置定义的程序可以是例如由制造商提供的固定程序，可下载的程序可以是由主机 310 加载到计算命名空间 322 和计算命名空间 323 中的程序。例如，装置定义的程序 323a 可被设置在计算命名空间 323 中。

在一些实施例中，计算存储系统 320 的控制器 321 可接收从主机 310 传送的程序 322a 和 323b，并将它们存储在计算存储系统 320 中。计算命名空间的计算引擎可响应于来自主机 310 的程序执行命令，而使用存储在子系统本地存储命名空间 324 中的输入数据来执行计算命名空间 322 和计算命名空间 323 中的程序 322a、323a 和/或 323b，输入数据可以是程序执行所需的相应输入参数等。

图 4 为本公开实施例提供的一种电子系统中的程序执行的示例的示意图。
在图 4 中，假设程序 422a 被加载到计算存储系统 420 的计算命名空间 422。

参照图 4，在操作 S431 中，主机 410 可将数据复制命令发送到计算存储系统 420 的控制器 421。在操作 S432 中，响应于数据复制命令，存储在非易失性命名空间 424（例如，非易失性存储器装置）中的输入数据可被复制到子系统本地存储命名空间 423。在一些实施例中，控制器 421 可响应于数据复制命令来控制非易失性命名空间 424 和子系统本地存储命名空间 423，以将输入数据从非易失性命名空间 424 传送到子系统本地存储命名空间 423。

需要说明的是，图 4 所示的仅为一种示例，并不用于限定本公开实施例中输入数据以及输出数据的传输路径。在一些实施例中，主机 410 可直接将输入数据写入子系统本地存储命名空间 423，程序对输入数据处理后得到的输出数据存储在子系统本地存储命名空间 423 中，主机 410 可直接从子系统本地存储命名空间 423 中获得该输出数据，也就是说，非易失性命名空间 424 可以不参与输入数据的存储以及输出数据的存储。在另一些实施例中，非易失性命名空

间 424 也可以参与输入数据的存储以及输出数据的存储，主机 410 可将输入数据写入非易失性命名空间 424，非易失性命名空间 424 将输入数据复制到子系统本地存储命名空间 423，程序对输入数据处理后得到的输出数据存储于子系统本地存储命名空间 423 中，子系统本地存储命名空间 423 中的输出数据被复制 5 到非易失性命名空间 424 中，主机可从非易失性命名空间 424 中获得该输出数据。在再一些实施例中，非易失性命名空间 424 也可以只参与输入数据的存储以及输出数据的存储中的其中一者，示例性的，主机 410 可将输入数据直接写入子系统本地存储命名空间 423，程序对输入数据处理后得到的输出数据存储于子系统本地存储命名空间 423 中，子系统本地存储命名空间 423 中的输出 10 数据被复制到非易失性命名空间 424 中，主机 410 可从非易失性命名空间 424 中获得该输出数据；或者，主机 410 可将输入数据写入非易失性命名空间 424 中，非易失性命名空间 424 中的输入数据被复制到子系统本地存储命名空间 423，程序对输入数据处理后得到的输出数据存储于子系统本地存储命名空间 423 中，主机 410 可直接从子系统本地存储命名空间 423 中获得该输出数据。

15 在将数据从 NVM 命名空间 424 复制到子系统本地存储命名空间 423 完成之后，在操作 S433 中，控制器 421 可将读取成功消息发送到主机 410。

为了执行程序，在操作 S441 中，主机 410 可将程序执行命令发送到计算存储系统 420，以执行计算命名空间 422 中的程序 422a。在一些实施例中，控制器 421 可从主机 410 接收程序执行命令。在操作 S442 中，响应于程序执行命令， 20 计算命名空间 422 中的计算引擎可使用存储在子系统本地存储命名空间 423 中的输入数据来执行计算命名空间 422 中的程序 422a。在操作 S443 中，计算命名空间可将程序 422a 的执行结果（输出数据）存储在子系统本地存储命名空间 423 中。在计算命名空间 422 中的程序 422a 的执行完成之后，在操作 S444 中，控制器 421 可将指示程序的成功执行的消息发送到主机 410。

25 在一些实施例中，在操作 S451 中，主机 410 可将指示从子系统本地存储命名空间 423 读取输出数据的读取命令发送到计算存储系统 420。在操作 S452 中，控制器 421 可从子系统本地存储命名空间 423 读取输出数据（例如，程序 422a

的执行结果)并将数据传送到主机 410。

在一些实施例中,在程序 422a 执行完毕后,可将输出数据从子系统本地存储命名空间 423 下刷至非易失性命名空间 424。

电子系统可通过执行上述操作来执行计算存储系统 420 上的程序。此外,
5 如果被主机 410 请求,则电子系统可将程序的执行结果从计算存储系统 420 提供供给主机 410。

在一些实施例中,控制器 421 会响应于主机的命令在子系统本地存储命名空间 423 的存储器中配置相应的存储区域用于存储程序执行过程中的输入数据/输出数据。在一些实施例中,控制器可通过创建存储器范围的方式配置相应的
10 存储区域,一个存储器范围(MR, Memory Range)可限定出一个对应的存储区域,存储器范围可通过子系统本地存储命名空间的标识号(SLM NS ID, Sub-system Local Memory Namespaces Identity)、该存储区域在该本地存储命名空间的起始地址(Starting Byte)、数据长度(Length)来表示,每个存储器范围可指定子系统本地存储命名空间可被访问的范围。存储器范围的合集构成存
15 储器范围集(MRS, Memory Range Set)。存储器范围集可存储在计算命名空间中,程序的每次执行被限定访问除执行程序命名中的存储器范围集指定的范围之外的范围。如图 5 所示,计算命名空间 501 中的存储器范围 1 与存储器范围 2 组成存储器范围集 1,计算命名空间 502 中的存储器范围 1、存储器范围 2 以及存储器范围 3 组成存储器范围集 2,每个存储器范围中包括子系统本地存储
20 命名空间的标识号(SLM NS ID, Sub-system Local Memory Namespaces Identity)、该存储区域在该本地存储命名空间的起始地址(Starting Byte)以及数据长度(Length)相关的信息,通过存储器范围中包括的信息可以得出该存储器范围对应的子系统本地存储命名空间中的一个区域。需要说明的是,图 5 中以存储范围集存储在计算命名空间中为例进行了示例性的说明,但本公开实
25 施例不限于此,存储范围集还可存储于计算存储系统其他具有存储功能的存储器中。

程序执行过程中的输入数据/输出数据均存储在子系统本地存储命名空间

中。随着大数据与人工智能等应用的兴起，在某些场景中（例如 AI 训练），输入数据/输出数据的大小（例如某些 AI 训练程序的大模型的输入参数可以达到 GB 量级数据大小）远大于为输入数据/输出数据配置的存储区域的容量大小，从而会影响程序的正常执行。

5 本公开提供了一种计算存储系统，如图 6a 所示，计算存储系统 600 包括控制器 601、与控制器 601 耦接的第一存储器 602 以及用于执行程序的计算处理组件 603；第一存储器 602 包括为计算处理组件 603 执行所述程序过程中的输入数据/输出数据配置的相应的存储区域；控制器 601 被配置为：将程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；程序执行过程中
10 的输入数据/输出数据的大小大于相应的存储区域的容量大小。

 本公开实施例中，将某一程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中，在某一程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小的情况下，也能保证该程序的正常执行，也就是说，本公开实施例中无需限定程序执行过程中的输入数据/输出数据的大小小于
15 相应的存储区域的容量大小，使得可以放宽对程序执行过程中的输入数据/输出数据的大小的要求，提升计算存储系统的适用范围。

 在一些具体示例中，第一存储器 602 为易失性存储器，包括但不限于随机存取存储器（RAM，Random Access Memory）、动态随机存取存储器（DRAM，Dynamic Random Access Memory）、静态随机存取存储器（SRAM，Static Random
20 Access Memory）、同步动态随机存取存储器（SDRAM，Synchronous Dynamic Random Access Memory）、双倍数据速率同步动态随机存取存储器（DDR SDRAM，Double Data Rate Synchronous Dynamic Random Access Memory）。计算处理组件 603 具有计算功能，包括但不限于计算引擎，计算引擎资源可以由 CPU、FPGA、GPU、ASIC 等中的一个或多个组成。计算处理组件 603 可为控
25 制器 601 中的一部分，也可能是独立于控制器 601 之外的部分。

 在一些具体示例中，如图 6a 所示，第一存储器 602 包括为计算处理组件 603 执行程序过程中的输入数据配置的第一存储区域 606，以及包括为计算处理

组件 603 执行程序过程中的输出数据配置的第二存储区域 607。第一存储区域 606 的容量大小小于程序执行过程中的输入数据的大小，第二存储区域 607 的容量大小小于程序执行过程中的输出数据的大小。控制器 601 被配置为：将程序执行过程中的输入数据分批依次刷新至第一存储区域 606 中，和/或，将程序
5 执行过程中的输出数据分批依次刷新至第二存储区域 607 中。

在一些具体示例中，如图 6b 所示，第一存储器 602 包括为计算处理组件 603 执行程序过程中的输入数据配置的多个第一存储区域 606，多个第一存储区域 606 的容量大小小于程序执行过程中的输入数据的大小。第一存储器 602 包括为计算处理组件执行程序过程中的输出数据配置的第二存储区域 607，多个
10 第二存储区域 607 的容量大小小于程序执行过程中的输出数据的大小。

本公开实施例提供的方案适用于程序执行过程中的输入数据以及程序执行过程中的输出数据。以下先以程序执行过程中的输入数据为例进行示例性的说明。

在一些实施例中，如图 6a 以及图 6b 所示，控制器 601 包括第一存储部件
15 611 和第二存储部件 612；第一存储部件 611 中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；第二存储部件 612 中的值被配置为表征是否存在待刷新至相应存储区域的程序执行过程中的输入数据。

这里的第一存储部件 611、第二存储部件 612 可以为寄存器，例如它们可以通过同一寄存器的不同单元实现、或通过不同寄存器实现；第一存储部件
20 611、第二存储部件 612 还可以为控制器 601 中的存储器的一段区域。第一存储部件 611 可用于存储表征当前第一存储区域 606 中的输入数据是否需要刷新的值，示例性的，第一存储部件 611 中的值为第一值表征当前第一存储区域 606 中的输入数据需要刷新，第一存储部件 611 中的值为第二值表征当前第一存储区域 606 中的输入数据不需要刷新。第二存储部件 612 可用于存储表征是否存在
25 在待刷新至第一存储区域 606 的程序执行过程中的输入数据的值；示例性的，第二存储部件 612 中的值为第三值表征存在待刷新至第一存储区域 606 的程序执行过程中的输入数据，第二存储部件 612 中的值为第四值表征程序执行过程

中的输入数据均已刷新至第一存储区域 606。示例性的，这里第一值可以为“1”和“0”中的其中一者，第二值可以为“1”和“0”中的另一者。示例性的，这里第三值可以为“1”和“0”中的其中一者，第四值可以为“1”和“0”中的另一者。

5 本公开实施例中，控制器 601 提供与第一存储区域 606 相关联的第一存储部件 611，通过第一存储部件 611 中的值反映程序是否已经处理完当前第一存储区域 606 中的输入数据，即第一存储区域 606 中的输入数据是否需要更新。当程序已处理完当前第一存储区域 606 中的输入数据，第一存储区域 606 中的输入数据需要刷新；当程序未处理完当前第一存储区域 606 中的输入数据，第
10 一存储区域 606 中的输入数据不需要刷新。进一步的，本公开实施例中控制器 601 提供与程序相关联的第二存储部件 612，通过第二存储部件 612 中的值反应当前程序执行过程中所有的输入数据是否均已刷新至第一存储区域 606 中。

在一些实施例中，控制器 601 被配置为：接收第一命令；响应于第一命令，为计算处理组件 603 执行程序过程中的输入数据配置相应的存储区域以及为配
15 置的相应的存储区域配置相应的存储部件。

如图 7 中①所示，控制器 601 接收主机 605 发送的第一命令，该第一命令可以是创建存储器范围集的命令，控制器 601 接收第一命令后，为程序执行过程中的输入数据/输出数据分配第一存储器中的存储区域，该第一命令中携带有存储器范围的标识符（MRID，Memory Range Identity Document）以及携带有
20 需要为存储器范围集中存储器范围对应的第一存储区域 606 分配第一存储部件 611 以及需要为所要执行的程序分配第二存储部件 612 的信元；如图 7 中②所示，待控制器为程序执行过程中的输入数据/输出数据分配第一存储器中的存储区域结束，控制器 601 可将指示确认创建存储器范围集成功的消息发送给主机 605，该确认创建存储器范围集成功的消息中可携带第一存储部件 611 的地址以
25 及第二存储部件 612 的地址。

在一些具体示例中，控制器 601 被配置为将第一存储部件 611 的值初始化为第二值，将第二存储部件 612 的值初始化为第三值。

在一些实施例中，如图 6a 所示，计算存储系统 600 还包括与控制器 601 耦接的第二存储器 604。

在一些具体示例中，第二存储器 604 为非易失性存储器，包括但不限于闪存（诸如，与非（NAND）闪存）、相变存储器、电阻式存储器、磁阻式存储器、
5 铁电存储器或聚合物存储器。第二存储器 604 可用于存储程序执行过程中的输入数据/输出数据。

在一些实施例中，控制器 601 被配置为：接收激活命令；响应于激活命令激活程序；接收第二命令；第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在第二存储器 604 中的地址信息；响应于第二命令，将第一批输
10 入数据刷新至相应的存储区域中；基于第一批刷新至相应的存储区域中的输入数据已被程序处理，将第一存储部件 611 中的值置为第一值。

在一些实施例中，计算处理组件 603 被配置为：加载将要执行的程序；读取刷新至相应存储区域的输入数据。

在一些具体示例中，也可以不通过计算处理组件 603 加载将要执行的程序，
15 例如对于由制造商提供的固定程序。

如图 7 中③所示，控制器 601 接收主机 605 发送的激活命令，控制器 601 可响应于激活命令激活计算处理组件 603 中待执行的程序；如图 7 中④所示，待计算处理组件 603 中待执行程序激活成功，控制器 601 可将指示确认激活程序成功的消息发送给主机 605；如图 7 中⑤所示，控制器 601 接收主机 605 发
20 送的第二命令，该第二命令指示将第一批需要从第二存储器 604 刷新至第一存储区域 606 的输入数据刷新至第一存储区域 606，且该第二命令中携带有第一批需要刷新至第一存储区域 606 的输入数据在第二存储器 604 中的地址信息；如图 7 中⑥所示，待第一批需要从第二存储器 604 刷新至第一存储区域 606 的输入数据刷新至第一存储器的第一存储区域 606，控制器 601 可将指示确认将
25 第一批需要从第二存储器 604 刷新至第一存储区域 606 的输入数据刷新至第一存储区域 606 成功的消息发送给主机 605；如图 7 中⑦所示，控制器 601 接收主机 605 发送的执行程序的命令，该执行程序的命令中可携带第一存储部件 611

的地址信息以及第二存储部件 612 的地址信息，该执行程序的命令指示计算处理组件执行程序；如图 7 中⑧所示，计算处理组件 603 读取当前第一存储器 602 的第一存储区域 606 中存储的输入数据；如图 7 中⑨所示，第一存储器 602 将指示确认计算处理组件 603 读取当前第一存储器 602 的第一存储区域 606 中存储的输入数据成功的消息发送给计算处理组件 603；如图 7 中⑩所示，计算处理组件 603 执行程序；如图 7 中⑪所示，当计算处理组件 603 处理完当前第一存储器 602 的第一存储区域 606 中存储的输入数据（第一批刷新至第一存储区域 606 中的输入数据），计算处理组件 603 向控制器 601 反馈程序处于待定状态；如图 7 中⑫所示，控制器 601 将第一存储部件 611 中的值置为第一值；如图 7 中⑬所示，控制器 601 根据计算处理组件中的程序未执行完毕，即还存在待刷新至第一存储区域中的输入数据，确认第二存储部件 612 中的值为第三值。

在一些实施例中，控制器 601 被配置为：基于第一存储部件 611 中的值为第一值，接收第四命令；第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在第二存储器 604 中的地址信息；响应于第四命令，将第 N 批输入数据刷新至相应的存储区域中；N 为大于 1 的整数；基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至相应存储区域的程序执行过程中的输入数据，将第一存储部件 611 中的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，且程序执行过程中的输入数据均已刷新至相应存储区域中，将第二存储部件 612 中的值置为第四值。

如图 7 中⑭所示，控制器 601 接收主机 605 发送的获取第一存储部件 611 的值的命令，该获取第一存储部件 611 的值的命令主机 605 会定时发送给控制器 601；如图 7 中⑮所示，控制器 601 响应于主机 605 发送的获取第一存储部件 611 的值的命令，将第一存储部件 611 的值告知主机 605；如图 7 中⑯所示，当第一存储部件 611 中的值为第一值时，控制器 601 接收主机 605 发送的第四命令，该第四命令指示将第 N 批需要从第二存储器 604 刷新至第一存储器的第一存储区域 606 的输入数据刷新至第一存储区域 606，该第四命令中携带有第 N 批需要刷新至第一存储区域 606 的输入数据在第二存储器 604 中的地址信息；

如图 7 中⑰所示, 控制器 601 可将指示确认将第 N 批需要从第二存储器 604 刷新至第一存储器的第一存储区域 606 的输入数据刷新至第一存储区域 606 成功的消息发送给主机 605; 如图 7 中⑱所示, 在第 N 批输入数据已刷新至第一存储区域 606 中的情况下, 控制器 601 接收主机 605 发送的第七命令, 该第七命令中携带有表示还存在待刷新至第一存储区域 606 的程序执行过程中的输入数据的信息; 如图 7 中⑲所示, 控制器 601 响应于第七命令, 将第一存储部件 611 中的值置为第二值; 如图 7 中⑳所示, 控制器 601 将指示确认更新第一存储部件 611 中的值成功的消息发送给主机 605; 或者, 如图 7 中㉑所示, 在第 N 批输入数据已刷新至第一存储区域 606 中的情况下, 控制器 601 接收主机 605 发送的第九命令, 该第九命令中携带有表示程序执行过程中的输入数据均已刷新至第一存储区域 606 中的信息; 如图 7 中㉒所示, 控制器 601 响应于第九命令, 将第二存储部件 612 中的值置为第四值; 如图 7 中㉓所示, 控制器 601 将指示确认更新第二存储部件 612 中的值成功的消息发送给主机 605。

在一些实施例中, 控制器 601 被配置为: 当程序执行过程中发生中断, 基于第二存储部件 612 中的值被设置为表征程序执行过程中的输入数据均已刷新至相应的存储区域的第四值, 结束程序, 并将输出数据刷新至相应的存储区域中。

在一些实施例中, 计算处理组件 603 被配置为: 将程序对输入数据进行处理之后得到的输出数据刷新至相应的存储区域中。

在一些具体示例中, 程序对输入数据进行处理之后得到的输出数据可自动刷新至第二存储区域 607 中。

如图 7 中㉔所示, 在程序执行过程中发生中断的情况下, 控制器 601 将程序中断后继续的命令发送给计算处理组件 603; 如图 7 中㉕所示, 计算处理组件 603 将指示确认程序中断后继续成功的消息发送给控制器 601; 如图 7 中㉖所示, 当程序处于待定状态时, 计算处理组件 603 将程序处于待定状态的消息

告知控制器 601；如图 7 中⑳所示，在第二存储部件 612 中的值为第四值时，
控制器 601 将第二存储部件 612 中的值为第四值的消息告知计算处理组件
603；如图 7 中㉑所示，计算处理组件 603 将程序执行过程中的输出数据写入
第一存储器 602 中，在另一些具体示例中，输出数据也可以在程序执行过程中
5 分批依次刷新至第一存储器 602 中；如图 7 中㉒所示，第一存储器 602 将指示
确认程序执行过程中的输出数据写入第一存储器 602 成功的消息发送给计算处
理组件 603；如图 7 中㉓所示，控制器基于计算处理组件中的程序执行完毕将
程序执行结束的消息告知主机 605。

在一些实施例中，控制器 601 被配置为：接收第六命令；第六命令中携带
10 有为程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应第二存
储器 604 的地址信息；

响应于第六命令，分批依次将第二存储器 604 中的程序执行过程中的输入
数据刷新至相应的存储区域中，并在每次将第二存储器 604 中的程序执行过程
中的输入数据刷新至相应的存储区域中后，更新程序执行过程中剩余需要刷新
15 至相应的存储区域的输入数据在第二存储器 604 中的地址信息。

如图 8 中的㉔所示，第一命令中可以不携带需要为存储器范围集中存储器
范围对应的第一存储区域 606 分配第一存储部件的信元，以及第一命令中可以
不携带需要为所要执行的程序分配第二存储部件的信元，其他与图 7 中㉑至㉓
类似，这里不再赘述。如图 8 中㉕所示，控制器 601 接收主机 605 发送的第六
20 命令，该第六命令用于指示将需要从第二存储器 604 刷新至第一存储器的第一
存储区域 606 的输入数据刷新至第一存储区域 606，该第六命令中携带有为程
序执行过程中需要刷新至相应的存储区域的输入数据分配的对应第二存储器
604 的地址信息，也就是说，第六命令中携带有该程序执行过程中的所有输入
数据存储在第二存储器 604 中的地址信息，该地址信息包括第一存储区域 606
25 内需要存放的该程序执行过程中的所有输入数据在第二存储器 604 中的起始地

址、数据长度，并且指示将需要从第二存储器 604 刷新至第一存储区域 606 的输入数据刷新至第一存储区域 606 的操作仅在程序处于待定状态后进行操作；如图 8 中⑥所示，控制器 601 响应于第六命令，将第一批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区域 606 中；如图 8 中⑦所示，在
5 将第一批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区域 606 中后，控制器 601 更新程序执行过程中剩余需要刷新至第一存储区域 606 的输入数据在第二存储器 604 中的地址信息。

如图 8 中⑧所示，控制器 601 接收主机 605 发送的执行政程序的命令，并由控制器 601 将该命令告知计算处理组件 603；如图 8 中⑨所示，计算处理组件
10 603 读取第一存储器 602 的第一存储区域 606 中存储的第一批输入数据；如图 8 中⑩所示，第一存储器 602 将指示确认计算处理组件 603 读取第一存储器 602 的第一存储区域 606 中存储的第一批输入数据成功的消息告知计算处理组件 603；如图 8 中⑪所示，计算处理组件 603 执行程序，对读取的第一存储区域 606 中存储的第一批输入数据进行处理；如图 8 中⑫所示，当程序对读取的第一
15 一存储区域 606 中存储的第一批输入数据处理完，计算处理组件 603 告知控制器 601 程序处于待定状态；如图 8 中⑬所示，控制器 601 在得知程序处于待定状态的情况下向第一存储器 602 发送复制输入数据的命令，这里复制输入数据的命令可指示将第 N 批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区域 606 中；如图 8 中⑭所示，在将第 N 批程序执行过程中的输入数
20 据刷新至第一存储器 602 中的第一存储区域 606 中后，控制器 601 更新程序执行过程中剩余需要刷新至第一存储区域 606 的输入数据在第二存储器 604 中的地址信息；可循环进行如图 8 中的⑨至⑭的操作直到最后一批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区域 606 中；如图 8 中⑮所示，当最后一批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区
25 域 606 中后，控制器 601 可将指示确认复制输入数据成功的消息发送给主机 605。

如图 8 中⑯所示，主机 605 发送复制输入数据结束的命令，或者主机 605

也可以下发新的复制输入数据的命令；如图 8 中⑰所示，当计算处理组件 603 对最后一批刷新至第一存储区域 606 中的输入数据处理完后，计算处理组件 603 将输入数据均已被程序处理的消息告知控制器 601；如图 8 中⑱所示，计算处理组件 603 将程序执行后得到的结果（输出数据）写入第一存储器 602；

5 如图 8 中⑲所示，在将计算处理组件 603 将程序执行后得到的结果写入第一存储器 602 后，第一存储器 602 将计算处理组件 603 将程序执行后得到的结果写入第一存储器 602 成功的消息告知计算处理组件 603。

图 8 中所示的实施例主机 605 提前下发程序执行过程中所有需要刷新至第一存储区域 606 的输入数据分配的对应第二存储器 604 的地址信息，并指示

10 控制器 601 在检测到程序处于待定状态时将第二存储器 604 中的输入数据刷新至第一存储区域 606 中，控制器 601 可通过计算处理组件 603 告知程序是否处于待定状态，在控制器 601 一旦被告知程序处于待定状态的情况下，控制器 601 可立刻下发对第一存储区域 606 中的输入数据进行刷新操作的命令，从而使得可以减少程序处于待定状态后的等待时间。上述实施例中控制器 601 可自主决

15 定刷新数据的时间节点，减少数据刷新对主机正常输入/输出的影响。

图 9 所示的实施例与图 8 所示的实施例类似，在图 8 所示的实施例的基础上，可以进一步增加由控制器 601 提供与第一存储区域 606 相关联的第一存储部件 611，通过第一存储部件 611 中的值反应程序是否已经处理完当前第一存储区域 606 中的输入数据，第一存储部件 611 中的值表示第一存储区域 606 中的

20 的输入数据是否需要更新。控制器 601 被配置为将第一存储部件 611 的值初始化为第二值，将第二存储部件 612 的值初始化为第三值。在如图 9 中①所示的第一命令中携带有需要为存储器范围集中存储器范围对应的第一存储区域 606 分配第一存储部件以及需要为所要执行的程序分配第二存储部件 612 的信元；

如图 9 中⑬所示，在控制器 601 得知计算处理组件中的程序处于待定状态后，

25 控制器 601 可将第一存储部件 611 中的值置为第一值；如图 9 中⑭所示，控制器 601 可基于第一存储部件 611 中的值为第一值，向第一存储器 602 发送复制输入数据的命令，以刷新第一存储区域 606 中的输入数据；如图 9 中⑯所示，

在第一存储区域 606 中的输入数据刷新后，控制器 601 将第一存储部分中的值置为第二值；如图 9 中⑳所示，在主机 605 发送复制输入数据结束的命令后，控制器 601 将第二存储部件 612 中的值置为第四值；如图 9 中㉑所示，计算处理组件 603 处理完最后一批第一存储区域 606 中的输入数据后，计算处理组件 603 将程序处于待定状态的消息告知控制器 601；如图 9 中㉒所示，控制器 601 将指示确认第二存储部件 612 中的值为第四值的消息发送给计算处理组件 603；如图 9 中㉓所示，计算处理组件 603 基于第二存储部件 612 中的值为第四值，将程序执行后得到的结果（输出数据）写入第一存储器 602。

在一些实施例中，第一存储器 602 包括为程序执行过程中的输入数据配置的多个存储区域；计算处理组件 603 在对多个存储区域中的一个存储区域中的输入数据执行程序的过程中，控制器 601 被配置为：对多个存储区域中存储的输入数据已被程序处理的存储区域中的输入数据进行刷新操作。

本公开实施例中，可以为程序执行过程中的输入数据配置第一存储区域组，该第一存储区域组包括多个第一存储区域 606，在计算处理组件 603 对其中一个第一存储区域 606 中的输入数据执行程序时，可对除该第一存储区域 606 之外的第一存储区域 606 中，存储的输入数据已被程序处理的第一存储区域 606 的输入数据进行刷新操作，本公开实施例中在配置多个第一存储区域 606 的基础上，采用乒乓策略在程序执行时刷新另一个第一存储区域 606 中的输入数据，使得可以进一步减小程序处于待定状态的时间，从而使得可以提高程序执行效率。在一些实施例中，对应程序的多个第一存储区域 606 的输入数据可以不是串行地进行。

在一些具体示例中，控制器被配置为为第一存储区域组中每个第一存储区域配置对应的第一存储部件 611。

在一些实施例中，如图 10 所示，计算存储系统 600 包括非易失性命名空间 610、计算命名空间 608 以及子系统本地存储命名空间 609；非易失性命名空间 610 包括第二存储器 604，计算命名空间 608 包括计算处理组件 603，子系统本

地存储命名空间 609 包括第一存储器 602。

在一些实施例中，计算存储系统 600 支持多个程序同时执行，第一存储器 602 包括为多个程序中的每个程序执行过程中的输入数据分别配置的对应的存储区域，控制器 601 被配置为：为多个程序中的每个程序对应的存储区域分别配置对应的存储部件，并为多个程序中的每个程序配置对应的存储部件。

本公开实施例提供的方案中，在多个程序同时执行时，会为每个程序执行过程中的输入数据配置对应的一个或多个第一存储区域 606，且每个程序对应的第一存储区域 606 会分别配置对应的第一存储部件 611（例如寄存器），每个程序会配置对应的第二存储部件 612，使得多个程序中每个程序执行时都能实现将该程序执行过程中的输入数据分批依次刷新至相应的第一存储区域 606 中。

本公开实施例提供的方案还适用于程序执行过程中的输出数据。程序执行过程中的输出数据的分批依次刷新与程序执行过程中的输出数据的分批依次刷新的过程类似，以下以程序执行过程中的输出数据为例进行示例性的说明。

在一些实施例中，如图 6a 以及图 6b 所示，计算存储系统 600 还包括与控制器 601 耦接的第二存储器 604；控制器 601 包括第三存储部件 613 和第四存储部件 614；第三存储部件 613 中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至第二存储器 604；第四存储部件 614 中的值被配置为表征是否存在待存储至第二存储器 604 的程序执行过程中的输出数据。

这里的第三存储部件 613、第四存储部件 614 可以为寄存器，还可以为控制器 601 中的存储器的一段区域。第三存储部件 613 可用于存储表征当前刷新至第二存储区域 607 中的输出数据是否需要存储至第二存储器 604，示例性的，第三存储部件 613 中的值为第五值表征当前刷新至第二存储区域 607 中的输出数据还未存储至第二存储器 604，因此需要存储至第二存储器 604，第三存储部件 613 中的值为第六值表征当前刷新至第二存储区域 607 中的输出数据已存储至第二存储器 604，因此当前刷新至第二存储区域 607 中的输出数据不需要存储至第二存储器 604。第四存储部件 614 可用于存储表征是否存在待存储至第

二存储器 604 的程序执行过程中的输出数据；示例性的，第四存储部件 614 中的值为第七值表征还存在待存储至第二存储器 604 的程序执行过程中的输出数据；示例性的，第四存储部件 614 中的值为第八值表征待存储至第二存储器 604 的程序执行过程中的输出数据均已存储至第二存储器 604 中。示例性的，这里
5 第五值可以为“1”和“0”中的其中一者，第六值可以为“1”和“0”中的另一者。示例性的，这里第七值可以为“1”和“0”中的其中一者，第八值可以为“1”和“0”中的另一者。

本公开实施例中，控制器 601 提供与第二存储区域 607 相关联的第三存储部件 613，通过第三存储部件 613 中的值反映程序对当前第一存储区域 606 中的
10 的输入数据处理后得到的输出数据是否刷新至第二存储区域 607 中，即第二存储区域 607 中的输出数据是否需要存储至第二存储器 604 中。当程序对当前第一存储区域 606 中的输入数据处理后得到的输出数据刷新至第二存储区域 607 中，第二存储区域 607 中的输出数据需要存储至第二存储器 604 中；当程序还处于对当前第一存储区域 606 中的输入数据进行处理的过程中，或当程序对当前
15 前第一存储区域 606 中的输入数据进行处理后得到的输出数据还未刷新至第二存储区域 607 中，当前第二存储区域 607 中的输出数据已被存储至第二存储器 604 中，因此当前不需要将第二存储区域 607 中的输出数据存储至第二存储器 604 中。进一步的，本公开实施例中控制器 601 提供与程序相关联的第四存储部件 614，通过第四存储部件 614 中的值反映当前程序执行过程中所有的输出
20 数据是否均已存储至第二存储器 604 中。

在一些实施例中，控制器 601 被配置为：接收第一命令；响应于第一命令，为计算处理组件 603 执行程序过程中的输出数据配置相应的存储区域以及为配置的相应的存储区域配置相应的存储部件。

如图 11 中①所示，控制器 601 接收主机 605 发送的第一命令，该第一命令
25 可以是创建存储器范围集的命令，该第一命令中携带有存储器范围的标识符（MRID，Memory Range Identity Document）以及携带有需要为存储器范围集中存储器范围对应的第二存储区域 607 分配第三存储部件 613 以及需要为所要

执行的程序分配第四存储部件 614 的信元；如图 11 中②所示，控制器 601 可将指示确认创建存储器范围集成功的消息发送给主机 605，该确认创建存储器范围集成功的消息中可携带第三存储部件 613 的地址以及第四存储部件 614 的地址。

- 5 在一些具体示例中，控制器 601 被配置为将第三存储部件 613 的值初始化为第六值，将第四存储部件 614 的值初始化为第七值。

在一些实施例中，计算处理组件 603 被配置为：加载将要执行的程序；读取刷新至第一存储区域 606 的输入数据。

- 10 在一些实施例中，计算处理组件 603 被配置为：加载将要执行的程序；将程序对输入数据进行处理之后得到的输出数据刷新至相应的存储区域中。

下面将进一步结合图 11 介绍如何将程序执行过程中的输出数据分批依次刷新至第二存储区域 607 中，并进一步介绍如何将分批依次刷新至第二存储区域 607 中的输出数据依次存储至第二存储器 604 中。

- 15 在一些实施例中，控制器 601 被配置为：接收激活命令；响应于激活命令激活程序；接收第二命令；第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在第二存储器 604 中的地址信息；响应于第二命令，将第一批输入数据刷新至相应的存储区域中；基于第一批需要存储至第二存储器 604 的输出数据刷新至相应的存储区域中，将第三存储部件 613 中的值置为第五值。

- 20 如图 11 中③所示，控制器 601 接收主机 605 发送的激活命令，控制器 601 可响应于激活命令激活计算处理组件 603 中待执行的程序；如图 11 中⑤所示，控制器 601 接收主机 605 发送的第二命令，该第二命令指示将第一批需要从第二存储器 604 刷新至第一存储器 602 的第一存储区域 606 的输入数据刷新至第一存储区域 606，且该第二命令中携带有第一批需要刷新至第一存储区域 606 的输入数据在第二存储器 604 中的地址信息；如图 11 中⑥所示，待第一批需要从第二存储器 604 刷新至第一存储器 602 的第一存储区域 606 的输入数据刷新至第一存储区域 606 后，控制器 601 可将指示确认将第一批需要从第二存储器 604 刷新至第一存储区域 606 的输入数据刷新至第一存储区域 606 成功的消息
- 25

发送给主机 605；如图 11 中⑦所示，控制器 601 接收主机 605 发送的执行程序的命令，该执行程序的命令指示执行计算处理组件中的程序；如图 11 中⑧所示，计算处理组件 603 读取当前第一存储器 602 的第一存储区域 606 中存储的输入数据；如图 11 中⑩所示，计算处理组件 603 执行程序，产生第一批输出数据，
5 并将产生的第一批输出数据自动刷新至第二存储区域 607 中；如图 11 中⑪所示，计算处理组件 603 将产生的第一批输出数据刷新至第二存储区域 607 中成功的消息反馈给控制器 601；如图 11 中⑫所示，控制器 601 将第三存储部件 613 中的值置为第五值；如图 11 中⑬所示，控制器 601 确认第四存储部件 614 中的值为第七值。

10 在一些实施例中，控制器 601 被配置为：基于第三存储部件 613 中的值置为第五值，接收第三命令；第三命令中携带有第一批需要存储至第二存储器 604 中的输出数据需要存储在第二存储器 604 中的地址信息；响应于第三命令将第一批需要存储至第二存储器 604 中的输出数据存储至第二存储器 604 中。

如图 11 中⑭所示，控制器 601 接收主机 605 发送的获取第三存储部件 613
15 的值的命令，该获取第三存储部件 613 的值的命令主机 605 会定时发送给控制器 601；如图 11 中⑮所示，控制器 601 响应于主机 605 发送的获取第三存储部件 613 的值的命令，将第三存储部件 613 的值告知主机 605；如图 11 中⑯所示，当第三存储部件 613 中的值为第五值时，控制器 601 接收主机 605 发送的第三命令，该第三命令指示将第一批刷新至第二存储区域 607 中的输出数据
20 存储至第二存储器 604 中，该第三命令中携带有第一批需要存储至第二存储器 604 中的输出数据需要存储在第二存储器 604 中的地址信息；控制器 601 响应于第三命令将第一批需要存储至第二存储器 604 中的输出数据存储至第二存储器 604 中；如图 11 中⑰所示，控制器 601 可将指示确认将第一批需要存储至第二存储器 604 中的输出数据存储至第二存储器 604 中成功的消息发送给主机
25 605。如图 11 中⑱所示，在控制器 601 将第一批需要存储至第二存储器 604 中的输出数据存储至第二存储器 604 中之后，控制器 601 可将第三存储部件 613 中的值置为第六值。

在一些实施例中，控制器 601 被配置为：基于第三存储部件 613 中的值为第五值，接收第五命令；第五命令中携带有第 N 批需要存储至第二存储器 604 的输出数据需要存储至第二存储器 604 中的地址信息；响应于第五命令，将第 N 批输出数据存储至第二存储器 604 中；N 为大于 1 的整数；基于第 N 批输出数据已存储至第二存储器 604 中，且还存在待存储至第二存储器 604 中的程序执行过程中的输出数据，将第三存储部件 613 中的值置为第六值；或，基于第 N 批输出数据已存储至第二存储器 604 中，且程序执行过程中的输出数据均已存储至第二存储器 604 中，将第四存储部件 614 中的值置为第八值。

如图 11 中⑲至图 11 中㉔所示，计算处理组件 603 对第 N 批刷新至第一存储区域 606 中的输入数据处理，得到第 N 批输出数据，并将该第 N 批输出数据自动刷新至第二存储区域 607 中；计算处理组件 603 将产生的第 N 批输出数据刷新至第二存储区域 607 中成功的消息反馈给控制器 601；控制器 601 将第三存储部件 613 中的值置为第五值；控制器 601 确认第四存储部件 614 中的值为第七值；控制器 601 基于第三存储部件 613 中的值为第五值，接收主机 605 发送的第五命令，第五命令中携带有第 N 批需要存储至第二存储器 604 的输出数据需要存储至第二存储器 604 中的地址信息；控制器 601 响应于第五命令，将第 N 批输出数据存储至第二存储器 604 中。

在一些具体示例中，如图 11 中㉕至图 11 中㉗所示，控制器 601 基于第 N 批输出数据已存储至第二存储器 604 中，且还存在待存储至第二存储器 604 中的程序执行过程中的输出数据，将第三存储部件 613 中的值置为第六值；或，控制器 601 基于第 N 批输出数据已存储至第二存储器 604 中，且程序执行过程中的输出数据均已存储至第二存储器 604 中，将第四存储部件 614 中的值置为第八值。

在一些实施例中，控制器 601 被配置为：接收第六命令；第六命令中携带有为程序执行过程中需要存储至第二存储器 604 的输出数据分配的对应第二存储器 604 中的地址信息；响应于第六命令，分批依次将刷新至相应存储区域中

的程序执行过程中的输出数据存储至第二存储器 604 中，并在每次将相应存储区域中的程序执行过程中的输出数据刷新至第二存储器 604 中后，更新程序执行过程中剩余需要存储至第二存储器 604 的输出数据需要存储至第二存储器 604 中的地址信息。

5 控制器 601 接收主机 605 发送的第六命令，该第六命令用于指示将需要存储至第二存储器 604 的输出数据存储至第二存储器 604 中，该第六命令中携带有为程序执行过程中需要存储至第二存储器 604 的输出数据分配的对应第二存储器 604 中的地址信息，也就是说，第六命令中携带有为程序执行过程中所有需要存储至第二存储器 604 的输出数据分配的对应第二存储器 604 中的地址信息，该地址信息包括第二存储区域 607 内需要存放的该程序执行过程中的所有
10 输出数据需要存放在第二存储器 604 中的起始地址、数据长度，并且指示将需要存储至第二存储器 604 的输出数据存储至第二存储器 604 中的操作仅在计算处理组件 603 对输入数据进行处理得到对应的输出数据并将该输出数据刷新至第二存储区域 607 中后进行操作，在每次将第二存储区域 607 中的输出数据存储至第二存储器 604 中后，更新程序执行过程中剩余需要存储至第二存储器 604
15 的输出数据需要存储至第二存储器 604 中的地址信息。将第一批程序执行过程中的输入数据刷新至第一存储器 602 中的第一存储区域 606 中后。

 上述实施例中，主机 605 提前下发程序执行过程中所有需要存储至第一存储器 602 的输出数据分配的对应第二存储器 604 的地址信息，并指示控制器 601
20 在检测到程序处理当前第一存储区域 606 中的输入数据得到的对应的输出数据已刷新至第二存储区域 607 时将当前刷新至第二存储区域 607 中的输出数据存储至第二存储器 604 中，控制器 601 可通过计算处理组件 603 告知程序处理当前第一存储区域 606 中的输入数据得到的对应的输出数据是否已刷新至第二存储区域 607，在控制器 601 一旦被告知程序处理当前第一存储区域 606 中的输入数据得到的对应的输出数据已刷新至第二存储区域 607 的情况下，控制器 601
25 可立刻下发将当前刷新至第二存储区域 607 中的输出数据存储至第二存储器 604 中的命令，从而使得可以减少程序处理当前第一存储区域 606 中的输入数

据得到的对应的输出数据刷新至第二存储区域 607 后的等待时间。

在一些实施例中，第一存储器 602 包括为程序执行过程中的输出数据配置的多个存储区域；控制器 601 被配置为：在将程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据
5 据还未存储至第二存储器 604 的存储区域中的输出数据存储至第二存储器 604 中。

本公开实施例中，可以为程序执行过程中的输出数据配置第二存储区域组，第二存储区域组包括多个第二存储区域 607，在计算处理组件 603 将程序执行过程中的输出数据刷新至多个第二存储区域 607 中的一个第二存储区域 607 的
10 过程中，可将除该第二存储区域 607 之外的第二存储区域 607 中，存储的输出数据未存储至第二存储器 604 的输出数据存储至第二存储器 604 中，本公开实施例中在配置多个第二存储区域 607 的基础上，采用乒乓策略在刷新一个第二存储区域 607 时将另外的第二存储区域 607 中的输出数据存储至第二存储器 604 中，使得可以提高程序执行效率。

15 在一些具体示例中，控制器被配置为为第二存储区域组中每个第二存储区域配置对应的第三存储部件 613。

在一些实施例中，计算存储系统 600 支持多个程序同时执行，第一存储器 602 包括为多个程序中的每个程序执行过程中的输出数据分别配置的对应的存储区域，控制器 601 被配置为：为多个程序中的每个程序对应的存储区域分别
20 配置对应的存储部件，并为多个程序中的每个程序配置对应的存储部件。

本公开实施例提供的方案中，在多个程序同时执行时，会为每个程序执行过程中的输出数据配置对应的第二存储区域 607，且每个程序对应的第二存储区域 607 会分别配置对应的第三存储部件 613，每个程序会配置对应的第四存储部件 614，使得多个程序中每个程序执行时都能实现将该程序执行过程中的
25 输出数据分批依次刷新至相应的第二存储区域 607 中，并进一步使得多个程序中每个程序执行时都能实现将该程序执行过程中的输出数据分批依次从第二存储区域 607 中存储至第二存储器 604 中。

基于上述计算存储系统,本公开实施例还提供一种电子系统,如图 12 所示,电子系统包括主机 605 和与主机 605 耦接的计算存储系统 600,计算存储系统 600 包括控制器 601、与控制器 601 耦接的第一存储器 602 以及用于执行程序的计算处理组件 603;其中,主机 605 被配置为:发送第一命令;控制器 601 被配置为:接收第一命令;响应于第一命令为计算处理组件 603 执行程序过程中的输入数据/输出数据配置相应的存储区域;将程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中;程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

如图 12 所示,第一存储器 602 包括为计算处理组件执行程序过程中的输入数据配置的第一存储区域 606,以及为计算处理组件执行程序过程中的输出数据配置的第二存储区域 607。

在一些实施例中,计算存储系统还包括与控制器耦接的第二存储器;控制器包括第一存储部件和第二存储部件;第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新;第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的程序执行过程中的输入数据;或,控制器包括第三存储部件和第四存储部件;第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至第二存储器;第四存储部件中的值被配置为表征是否存在待存储至第二存储器的程序执行过程中的输出数据。

在一些实施例中,主机被配置为:发送激活命令;发送第二命令;第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息;控制器被配置为:接收激活命令;响应于激活命令激活程序;接收第二命令;响应于第二命令将第一批输入数据刷新至相应的存储区域中;基于第一批刷新至相应的存储区域中的输入数据已被程序处理,将第一存储部件中的值置为第一值;或,主机被配置为:发送第三命令;第三命令中携带有第一批需要存储至第二存储器中的输出数据需要存储在第二存储器中的地址信息;控制器被配置为:基于第一批需要存储至第二存储器的输出数据刷新至相应的存

储区域中，将第三存储部件中的值置为第五值；基于第三存储部件中的值置为第五值，接收第三命令；响应于第三命令，将第一批需要存储至第二存储器中的输出数据存储至第二存储器中。

在一些实施例中，主机被配置为：发送获取第一存储部件的值的命令；基于第一存储部件的值为第一值，发送第四命令；第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息；N 为大于 1 的整数；发送第七命令；第七命令中携带有第 N 批需要刷新至相应的存储区域的输入数据已刷新至相应的存储区域中的信息，以及是否还存在待刷新至相应存储区域的程序执行过程中的输入数据的信息；控制器被配置为：接收获取第一存储部件的值的命令；响应于获取第一存储部件的值的命令向主机发送第一存储部件的值；接收第四命令，并响应于第四命令将第 N 批输入数据刷新至相应的存储区域中；接收第七命令；响应于第七命令中携带的信息为还存在待刷新至相应存储区域的程序执行过程中的输入数据，将第一存储部件中的值置为第二值；或，响应于第七命令中携带的信息为程序执行过程中的输入数据均已刷新至相应存储区域中，将第二存储部件中的值置为第四值。

在一些实施例中，主机被配置为：发送获取第三存储部件的值的命令；基于第三存储部件中的值为第五值，发送第五命令；第五命令中携带有第 N 批需要存储至第二存储器的输出数据需要存储至第二存储器中的地址信息；N 为大于 1 的整数；发送第八命令；第八命令中携带有第 N 批输出数据已存储至第二存储器中以及是否还存在待存储至第二存储器中的程序执行过程中的输出数据；控制器被配置为：接收获取第三存储部件的值的命令；响应于获取第三存储部件的值的命令向主机发送第三存储部件的值；接收第五命令；响应于第五命令将第 N 批输出数据存储至第二存储器中；接收第八命令；响应于第八命令中携带的信息为还存在待存储至第二存储器中的程序执行过程中的输出数据，将第三存储部件中的值置为第六值；或，响应于第八命令中携带的信息为程序执行过程中的输出数据均已存储至第二存储器中，将第四存储部件中的值置为第八值。

在一些实施例中，主机被配置为：发送第六命令；第六命令中携带有为程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应第二存储器的地址信息；或，第六命令中携带有为程序执行过程中需要存储至第二存储器的输出数据分配的对应第二存储器中的地址信息；控制器被配置为：接收第六命令；响应于第六命令，分批依次将第二存储器中的程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将第二存储器中的程序执行过程中的输入数据刷新至相应的存储区域中后，更新程序执行过程中剩余需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息；或，响应于第六命令，分批依次将刷新至相应存储区域中的程序执行过程中的输出数据存储至第二存储器中，并在每次将相应存储区域中的程序执行过程中的输出数据刷新至第二存储器中后，更新程序执行过程中剩余需要存储至第二存储器的输出数据需要存储至第二存储器中的地址信息。

在一些实施例中，主机被配置为：发送为程序执行过程中的输入数据/输出数据配置多个存储区域的命令；控制器被配置为：为程序执行过程中的输入数据配置多个存储区域；计算处理组件在对多个存储区域中的一个存储区域中的输入数据执行程序的过程中，对多个存储区域中存储的输入数据已被程序处理的存储区域中的输入数据进行刷新操作；或，控制器被配置为：为程序执行过程中的输出数据配置多个存储区域，在将程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至第二存储器的存储区域中的输出数据存储至第二存储器中。

关于上述电子系统的其他细节在前述关于计算存储系统的实施例中已详细介绍，为了简洁，这里不再赘述。

基于上述计算存储系统，本公开实施例还提供一种计算存储系统的操作方法，如图 13 所示，该操作方法包括以下步骤：S100，为计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域；S200，将程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

在一些实施例中，为程序执行过程中的输入数据配置的相应的存储区域配置对应的第一存储部件，以及为程序配置对应的第二存储部件；第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的程序执行过程中的输入数据；或，为程序执行过程中的输出数据配置的相应的存储区域配置对应的第三存储部件，以及为程序配置对应的第四存储部件；第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至第二存储器；第四存储部件中的值被配置为表征是否存在待存储至第二存储器的程序执行过程中的输出数据。

10 在一些实施例中，操作方法还包括：接收第一命令；响应于第一命令，为计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域以及为配置的相应的存储区域配置相应的存储部件。

15 在一些实施例中，操作方法还包括：接收激活命令；响应于激活命令激活程序；接收第二命令；第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息；响应于第二命令，将第一批输入数据刷新至相应的存储区域中；基于第一批刷新至相应的存储区域中的输入数据已被程序处理，将第一存储部件中的值置为第一值；或，基于第一批需要存储至第二存储器的输出数据刷新至相应的存储区域中，将第三存储部件中的值置为第五值；基于第三存储部件中的值置为第五值，接收第三命令；第三命令中携带有第一批需要存储至第二存储器中的输出数据需要存储在第二存储器中的地址信息；响应于第三命令将第一批需要存储至第二存储器中的输出数据存储在第
20 二存储器中。

25 在一些实施例中，操作方法还包括：基于第一存储部件中的值为第一值，接收第四命令；第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息；响应于第四命令，将第 N 批输入数据刷新至相应的存储区域中；N 为大于 1 的整数；基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至相应存储区域的程序执行过程中的输入数据，将

第一存储部件中的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，且程序执行过程中的输入数据均已刷新至相应存储区域中，将第二存储部件中的值置为第四值。

在一些实施例中，操作方法还包括：基于第三存储部件中的值为第五值，
5 接收第五命令；第五命令中携带有第 N 批需要存储至第二存储器的输出数据需要存储至第二存储器中的地址信息；响应于第五命令，将第 N 批输出数据存储至第二存储器中；N 为大于 1 的整数；基于第 N 批输出数据已存储至第二存储器中，且还存在待存储至第二存储器中的程序执行过程中的输出数据，将第三存储部件中的值置为第六值；或，基于第 N 批输出数据已存储至第二存储器中，
10 且程序执行过程中的输出数据均已存储至第二存储器中，将第四存储部件中的值置为第八值。

在一些实施例中，操作方法还包括：当程序执行过程中发生中断，基于第二存储部件中的值为表征程序执行过程中的输入数据均已刷新至相应的存储区域的第四值，结束程序，并将输出数据刷新至相应的存储区域中。

15 在一些实施例中，操作方法还包括：接收第六命令；第六命令中携带有为程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应第二存储器的地址信息，或，第六命令中携带有为程序执行过程中需要存储至第二存储器的输出数据分配的对应第二存储器中的地址信息；响应于第六命令，分批依次将第二存储器中的程序执行过程中的输入数据刷新至相应的存储区域中，并在
20 每次将第二存储器中的程序执行过程中的输入数据刷新至相应的存储区域中后，更新程序执行过程中剩余需要刷新至相应的存储区域的输入数据在第二存储器中的地址信息；或，响应于第六命令，分批依次将刷新至相应存储区域中的程序执行过程中的输出数据存储至第二存储器中，并在每次将相应存储区域中的程序执行过程中的输出数据刷新至第二存储器中后，更新程序执行过程中
25 剩余需要存储至第二存储器的输出数据需要存储至第二存储器中的地址信息。

在一些实施例中，第一存储器包括为程序执行过程中的输入数据配置的多个存储区域；计算处理组件在对多个存储区域中的一个存储区域中的输入数据

执行程序的过程中，操作方法还包括：对多个存储区域中存储的输入数据已被程序处理的存储区域中的输入数据进行刷新操作；或，第一存储器包括为程序执行过程中的输出数据配置的多个存储区域；操作方法还包括：在将程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至第二存储器的存储区域中的输出数据存储至第二存储器中。

上述实施例中提到的计算存储系统的操作方法在前述关于计算存储系统的实施例中已详细介绍过，为了简洁，这里不再赘述。

基于上述计算存储系统的操作方法，本公开实施例还提供了一种计算机可读存储介质，计算机可读存储介质上存储有计算机程序，计算机程序被处理器执行时执行上述实施例中任一实施例的计算存储系统的操作方法。

这里，实现上述实施例中的计算存储系统的操作方法中的全部或部分流程，是可以通过计算机程序来指令相关的硬件来完成，所述的程序可存储于一计算机可读取存储介质中，该程序在执行时，可包括如上述各方法的实施例的流程。其中，所述存储介质可为磁性随机存取存储器（FRAM，FerromagneticRandomAccessMemory）、只读存储器（ROM，ReadOnlyMemory）、可编程只读存储器（PROM，ProgrammableRead-OnlyMemory）、可擦除可编程只读存储器（EPROM，ErasableProgrammableRead-OnlyMemory）、电可擦除可编程只读存储器（EEPROM，ElectricallyErasableProgrammableRead-OnlyMemory）、快闪存储器（FlashMemory）、磁表面存储器、光盘或只读光盘（CD-ROM，CompactDiscRead-OnlyMemory）等等；所述存储介质还可以包括上述种类的存储器的组合。

本公开所提供的几个装置实施例中所揭露的特征，在不冲突的情况下可以任意组合，得到新的装置实施例。

本公开所提供的几个方法实施例中所揭露的方法，在不冲突的情况下可以任意组合，得到新的方法实施例。

以上所述，仅为本公开的具体实施方式，但本公开的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本公开揭露的技术范围内，可轻易想到变化或替换，都应涵盖在本公开的保护范围之内。

权利要求书

1、一种计算存储系统，所述计算存储系统包括控制器、与所述控制器耦接的第一存储器以及用于执行程序的计算处理组件；所述第一存储器包括为所述计算处理组件执行所述程序过程中的输入数据/输出数据配置的相应的存储区域；所述控制器被配置为：

5 将所述程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

2、根据权利要求 1 所述的计算存储系统，其中，所述计算存储系统还包括与所述控制器耦接的第二存储器；

所述控制器包括第一存储部件和第二存储部件；所述第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；

15 或，

所述控制器包括第三存储部件和第四存储部件；所述第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至所述第二存储器；所述第四存储部件中的值被配置为表征是否存在待存储至所述第二存储器的所述程序执行过程中的输出数据。

20 3、根据权利要求 2 所述的计算存储系统，其中，所述控制器被配置为：接收第一命令；

响应于所述第一命令，为所述计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域以及为配置的相应的存储区域配置相应的存储部件。

4、根据权利要求 3 所述的计算存储系统，其中，所述控制器被配置为：
接收激活命令；

响应于所述激活命令激活所述程序；

接收第二命令；所述第二命令中携带有第一批需要刷新至相应的存储
5 区域的输入数据在所述第二存储器中的地址信息；

响应于所述第二命令，将第一批输入数据刷新至相应的存储区域中；

基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，
将所述第一存储部件中的值置为第一值；

或，

10 基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储
区域中，将所述第三存储部件中的值置为第五值；

基于所述第三存储部件中的值置为所述第五值，接收第三命令；所述
第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存
储在所述第二存储器中的地址信息；

15 响应于所述第三命令将第一批需要存储至所述第二存储器中的输出数
据存储在所述第二存储器中。

5、根据权利要求 4 所述的计算存储系统，其中，所述控制器被配置为：

基于所述第一存储部件中的值为所述第一值，接收第四命令；所述第
四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在所述第二
20 存储器中的地址信息；

响应于所述第四命令，将第 N 批输入数据刷新至相应的存储区域中；
所述 N 为大于 1 的整数；

基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至
相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中
25 的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，

且所述程序执行过程中的输入数据均已刷新至相应存储区域中，将所述第二存储部件中的值置为第四值。

6、根据权利要求4所述的计算存储系统，其中，所述控制器被配置为：

基于所述第三存储部件中的值为所述第五值，接收第五命令；所述第五命令中携带有第N批需要存储至所述第二存储器的输出数据需要存储至
5 所述第二存储器中的地址信息；

响应于所述第五命令，将第N批输出数据存储至所述第二存储器中；
所述N为大于1的整数；

基于第N批输出数据已存储至所述第二存储器中，且还存在待存储至
10 所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部件中的值置为第六值；或，基于第N批输出数据已存储至所述第二存储器中，且所述程序执行过程中的输出数据均已存储至所述第二存储器中，将所述第四存储部件中的值置为第八值。

7、根据权利要求2所述的计算存储系统，其中，所述控制器被配置为：

15 当所述程序执行过程中发生中断，基于所述第二存储部件中的值为表征所述程序执行过程中的输入数据均已刷新至相应的存储区域的第四值，结束所述程序，并将输出数据刷新至相应的存储区域中。

8、根据权利要求2所述的计算存储系统，其中，所述控制器被配置为：

接收第六命令；所述第六命令中携带有为所述程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息，
20 或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存储器的输出数据分配的对应所述第二存储器中的地址信息；

响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器
25 中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所

述程序执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述
5 第二存储器中后，更新所述程序执行过程中剩余需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息。

9、根据权利要求 8 所述的计算存储系统，其中，

所述第一存储器包括为所述程序执行过程中的输入数据配置的多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的
10 输入数据执行所述程序的过程中，所述控制器被配置为：对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；

或，

所述第一存储器包括为所述程序执行过程中的输出数据配置的多个存储区域；所述控制器被配置为：在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。
15

10、根据权利要求 1 所述的计算存储系统，其中，所述计算处理组件
20 被配置为：

加载将要执行的所述程序；

读取刷新至相应存储区域的输入数据，或，将所述程序对输入数据进行处理之后得到的输出数据刷新至相应的存储区域中。

11、根据权利要求 2 所述的计算存储系统，其中，所述计算存储系统
25 包括非易失性命名空间、计算命名空间以及子系统本地存储命名空间；所

述非易失性命名空间包括所述第二存储器，所述计算命名空间包括所述计算处理组件，所述子系统本地存储命名空间包括所述第一存储器。

12、根据权利要求 1 所述的计算存储系统，其中，所述计算存储系统支持多个程序同时执行，所述第一存储器包括为所述多个程序中的每个程序执行过程中的输入数据/输出数据分别配置的对应的存储区域，所述控制器被配置为：

为所述多个程序中的每个程序对应的存储区域分别配置对应的存储部件，并为多个程序中的每个程序配置对应的存储部件。

13、一种电子系统，所述电子系统包括主机和与所述主机耦接的计算存储系统，所述计算存储系统包括控制器、与所述控制器耦接的第一存储器以及用于执行程序的计算处理组件；其中，

所述主机被配置为：发送第一命令；

所述控制器被配置为：

接收所述第一命令；

15 响应于所述第一命令为所述计算处理组件执行所述程序过程中的输入数据/输出数据配置相应的存储区域；

将所述程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

20 14、根据权利要求 13 所述的电子系统，其中，所述计算存储系统还包括与所述控制器耦接的第二存储器；

所述控制器包括第一存储部件和第二存储部件；所述第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；

25

或，

所述控制器包括第三存储部件和第四存储部件；所述第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至所述第二存储器；所述第四存储部件中的值被配置为表征是否存在待存储至所述第二存储器的所述程序执行过程中的输出数据。

15、根据权利要求 14 所述的电子系统，其中，

所述主机被配置为：

发送激活命令；

发送第二命令；所述第二命令中携带有第一批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；

所述控制器被配置为：

接收所述激活命令；

响应于所述激活命令激活所述程序；

接收所述第二命令；

15 响应于所述第二命令将第一批输入数据刷新至相应的存储区域中；

基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，将所述第一存储部件中的值置为第一值；

或，

所述主机被配置为：

20 发送第三命令；所述第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存储在所述第二存储器中的地址信息；

所述控制器被配置为：

基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储区域中，将所述第三存储部件中的值置为第五值；

25 基于所述第三存储部件中的值置为所述第五值，接收所述第三命令；

响应于所述第三命令，将第一批需要存储至所述第二存储器中的输出数据存储在所述第二存储器中。

16、根据权利要求 15 所述的电子系统，其中，
所述主机被配置为：

5 发送获取所述第一存储部件的值的命令；

基于所述第一存储部件的值为所述第一值，发送第四命令；所述第四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；所述 N 为大于 1 的整数；

发送第七命令；所述第七命令中携带有第 N 批需要刷新至相应的存储
10 区域的输入数据已刷新至相应的存储区域中的信息，以及是否还存在待刷新至相应存储区域的所述程序执行过程中的输入数据的信息；

所述控制器被配置为：

接收获取所述第一存储部件的值的命令；

响应于获取所述第一存储部件的值的命令向所述主机发送所述第一存
15 储部件的值；

接收所述第四命令，并响应于所述第四命令将第 N 批输入数据刷新至相应的存储区域中；

接收所述第七命令；响应于所述第七命令中携带的信息为还存在待刷新至相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中的值置为第二值；或，响应于所述第七命令中携带的信息为程序执行过程中的输入数据均已刷新至相应存储区域中，将所述第二存储部件中的值置为第四值。
20

17、根据权利要求 15 所述的电子系统，其中，
所述主机被配置为：

25 发送获取所述第三存储部件的值的命令；

基于所述第三存储部件中的值为所述第五值，发送第五命令；所述第五命令中携带有第 N 批需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息；所述 N 为大于 1 的整数；

发送第八命令；所述第八命令中携带有第 N 批输出数据已存储至所述第二存储器中以及是否还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据；

所述控制器被配置为：

接收获取所述第三存储部件的值的命令；

响应于获取所述第三存储部件的值的命令向所述主机发送所述第三存储部件的值；

接收所述第五命令；

响应于所述第五命令将第 N 批输出数据存储至所述第二存储器中；

接收所述第八命令；

响应于所述第八命令中携带的信息为还存在待存储至所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部件中的值置为第六值；或，响应于所述第八命令中携带的信息为所述程序执行过程中的输出数据均已存储至所述第二存储器中，将所述第四存储部件中的值置为第八值。

18、根据权利要求 14 所述的电子系统，其中，

所述主机被配置为：

发送第六命令；所述第六命令中携带有为所述程序执行过程中需要刷新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息；或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存储器的输出数据分配的对应所述第二存储器中的地址信息；

所述控制器被配置为：

接收所述第六命令；

响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所述程序执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述第二存储器中后，更新所述程序执行过程中剩余需要存储至所述第二存储器的输出数据需要存储至所述第二存储器中的地址信息。

19、根据权利要求 18 所述的电子系统，其中，

所述主机被配置为：发送为所述程序执行过程中的输入数据/输出数据配置多个存储区域的命令；

所述控制器被配置为：为所述程序执行过程中的输入数据配置多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的输入数据执行所述程序的过程中，对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；

或，

所述控制器被配置为：为所述程序执行过程中的输出数据配置多个存储区域，在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。

20、一种计算存储系统的操作方法，包括：

为计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域；

将程序执行过程中的输入数据/输出数据分批依次刷新至相应的存储区域中；所述程序执行过程中的输入数据/输出数据的大小大于相应的存储区域的容量大小。

21、根据权利要求 20 所述的操作方法，其中，

5 为所述程序执行过程中的输入数据配置的相应的存储区域配置对应的第一存储部件，以及为所述程序配置对应的第二存储部件；所述第一存储部件中的值被配置为表征当前相应的存储区域中的输入数据是否需要刷新；所述第二存储部件中的值被配置为表征是否存在待刷新至相应存储区域的所述程序执行过程中的输入数据；

10 或，

为所述程序执行过程中的输出数据配置的相应的存储区域配置对应的第三存储部件，以及为所述程序配置对应的第四存储部件；所述第三存储部件中的值被配置为表征当前刷新至相应的存储区域中的输出数据是否需要存储至第二存储器；所述第四存储部件中的值被配置为表征是否存在待
15 存储至所述第二存储器的所述程序执行过程中的输出数据。

22、根据权利要求 21 所述的操作方法，其中，所述操作方法还包括：
接收第一命令；

响应于所述第一命令，为所述计算处理组件执行程序过程中的输入数据/输出数据配置相应的存储区域以及为配置的相应的存储区域配置相应的
20 存储部件。

23、根据权利要求 22 所述的操作方法，其中，所述操作方法还包括：
接收激活命令；

响应于所述激活命令激活所述程序；

接收第二命令；所述第二命令中携带有第一批需要刷新至相应的存储
25 区域的输入数据在所述第二存储器中的地址信息；

响应于所述第二命令，将第一批输入数据刷新至相应的存储区域中；
基于第一批刷新至相应的存储区域中的输入数据已被所述程序处理，将所述
第一存储部件中的值置为第一值；

或，

- 5 基于第一批需要存储至所述第二存储器的输出数据刷新至相应的存储
区域中，将所述第三存储部件中的值置为第五值；

基于所述第三存储部件中的值置为所述第五值，接收第三命令；所述
第三命令中携带有第一批需要存储至所述第二存储器中的输出数据需要存
储在所述第二存储器中的地址信息；

- 10 响应于所述第三命令将第一批需要存储至所述第二存储器中的输出数
据存储在所述第二存储器中。

24、根据权利要求 23 所述的操作方法，其中，所述操作方法还包括：

- 基于所述第一存储部件中的值为所述第一值，接收第四命令；所述第
四命令中携带有第 N 批需要刷新至相应的存储区域的输入数据在所述第二
15 存储器中的地址信息；

响应于所述第四命令，将第 N 批输入数据刷新至相应的存储区域中；
所述 N 为大于 1 的整数；

- 基于第 N 批输入数据已刷新至相应的存储区域中，且还存在待刷新至
相应存储区域的所述程序执行过程中的输入数据，将所述第一存储部件中
20 的值置为第二值；或，基于第 N 批输入数据已刷新至相应的存储区域中，
且所述程序执行过程中的输入数据均已刷新至相应存储区域中，将所述第
二存储部件中的值置为第四值。

25、根据权利要求 23 所述的操作方法，其中，所述操作方法还包括：

- 基于所述第三存储部件中的值为所述第五值，接收第五命令；所述第
25 五命令中携带有第 N 批需要存储至所述第二存储器的输出数据需要存储至

所述第二存储器中的地址信息；

响应于所述第五命令，将第 N 批输出数据存储至所述第二存储器中；

所述 N 为大于 1 的整数；

基于第 N 批输出数据已存储至所述第二存储器中，且还存在待存储至
5 所述第二存储器中的所述程序执行过程中的输出数据，将所述第三存储部
件中的值置为第六值；或，基于第 N 批输出数据已存储至所述第二存储器
中，且所述程序执行过程中的输出数据均已存储至所述第二存储器中，将
所述第四存储部件中的值置为第八值。

26、根据权利要求 21 所述的操作方法，其中，所述操作方法还包括：

10 当所述程序执行过程中发生中断，基于所述第二存储部件中的值为表
征所述程序执行过程中的输入数据均已刷新至相应的存储区域的第四值，
结束所述程序，并将输出数据刷新至相应的存储区域中。

27、根据权利要求 21 所述的操作方法，其中，所述操作方法还包括：

接收第六命令；所述第六命令中携带有为所述程序执行过程中需要刷
15 新至相应的存储区域的输入数据分配的对应所述第二存储器的地址信息，
或，所述第六命令中携带有为所述程序执行过程中需要存储至所述第二存
储器的输出数据分配的对应所述第二存储器中的地址信息；

响应于所述第六命令，分批依次将所述第二存储器中的所述程序执行
过程中的输入数据刷新至相应的存储区域中，并在每次将所述第二存储器
20 中的所述程序执行过程中的输入数据刷新至相应的存储区域中后，更新所
述程序执行过程中剩余需要刷新至相应的存储区域的输入数据在所述第二
存储器中的地址信息；或，响应于所述第六命令，分批依次将刷新至相应
存储区域中的所述程序执行过程中的输出数据存储至所述第二存储器中，
并在每次将相应存储区域中的所述程序执行过程中的输出数据刷新至所述
25 第二存储器中后，更新所述程序执行过程中剩余需要存储至所述第二存储

器的输出数据需要存储至所述第二存储器中的地址信息。

28、根据权利要求 27 所述的操作方法，其中，

第一存储器包括为所述程序执行过程中的输入数据配置的多个存储区域；所述计算处理组件在对所述多个存储区域中的一个存储区域中的输入数据执行所述程序的过程中，所述操作方法还包括：对多个存储区域中存储的输入数据已被所述程序处理的存储区域中的输入数据进行刷新操作；

或，

第一存储器包括为所述程序执行过程中的输出数据配置的多个存储区域；所述操作方法还包括：在将所述程序执行过程中的输出数据刷新至多个存储区域中的一个存储区域的过程中，将多个存储区域中存储的输出数据还未存储至所述第二存储器的存储区域中的输出数据存储至所述第二存储器中。