

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(10) Numéro de publication internationale
WO 2020/144438 A1

(43) Date de la publication internationale
16 juillet 2020 (16.07.2020)

WIPO | PCT

(51) Classification internationale des brevets :

H01L 21/762 (2006.01) H01L 21/321 (2006.01)
H01L 21/02 (2006.01)

(72) Inventeurs : **BROEKAART, Marcel** ; Clos des Gentons,
38570 THEYS (FR). **PARISSI, Damien** ; 1096B chemin
du Bémont, 38760 SAINT PAUL DE VARCES (FR).

(21) Numéro de la demande internationale :

PCT/FR2020/050028

(74) Mandataire : **REGIMBEAU** ; 20, rue de Chazelles, 75847
PARIS CEDEX 17 (FR).

(22) Date de dépôt international :

08 janvier 2020 (08.01.2020)

(81) États désignés (sauf indication contraire, pour tout titre de
protection nationale disponible) : AE, AG, AL, AM, AO,
AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA,
CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ,
EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR,
KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG,
MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM,
PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC,

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(30) Données relatives à la priorité :

1900194 09 janvier 2019 (09.01.2019) FR

(71) Déposant : **SOITEC** [FR/FR] ; Parc Technologique des
Fontaines Chemin des Franques, 38190 BERNIN (FR).

(54) Title: PROCESS FOR PRODUCING A RECEIVER SUBSTRATE FOR A SEMICONDUCTOR-ON-INSULATOR STRUCTURE FOR RADIOFREQUENCY APPLICATIONS AND PROCESS FOR PRODUCING SUCH A STRUCTURE

(54) Titre : PROCÉDE DE FABRICATION D'UN SUBSTRAT RECEVEUR POUR UNE STRUCTURE DE TYPE SEMI-CONDUCTEUR SUR ISOLANT POUR APPLICATIONS RADIOFREQUENCES ET PROCÉDE DE FABRICATION D'UNE TELLE STRUCTURE

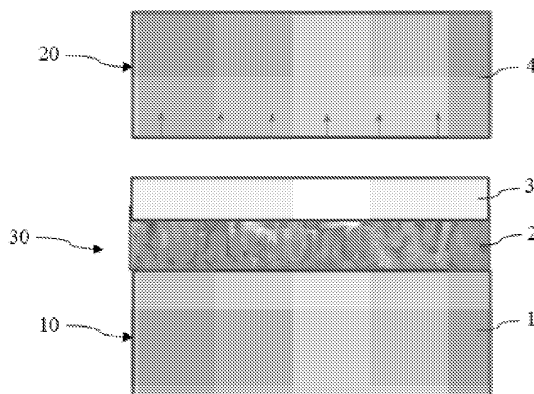


FIGURE 2

(57) Abstract: The present invention relates to a process for producing a receiver substrate (30) for a semiconductor-on-insulator structure for radiofrequency applications, comprising the following steps: - providing a semiconductor substrate comprising a base substrate (1) made of monocrystalline material and a charge-trapping layer (2) made of polycrystalline silicon arranged on the base substrate (1); - oxidizing the charge-trapping layer (2) to form an oxide layer (3) arranged on said charge-trapping layer, the process being primarily characterized in that the oxidization of the charge-trapping layer (2) is performed at least partly at a temperature lower than or equal to 875°C, in the following manner: - starting the oxidization at a first temperature (T 1) between

[Suite sur la page suivante]



WO 2020/144438 A1

SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) **États désignés** (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasien (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Déclarations en vertu de la règle 4.17 :

— *relative à la qualité d'inventeur (règle 4.17(iv))*

Publiée:

— *avec rapport de recherche internationale (Art. 21(3))*

750°C and 1000°C; - decreasing the temperature down to a second temperature (T_2), lower than the first temperature (T_1), between 750°C and 875°C; - continuing the oxidization at the second temperature (T_2).

(57) **Abstrégé** : La présente invention se rapporte à procédé de fabrication d'un substrat receveur (30) pour une structure de type semi-conducteur sur isolant pour applications radiofréquence, comprenant les étapes suivantes : - fourniture d'un substrat semi-conducteur comprenant un substrat de base (1) en matériau monocristallin et une couche de piégeage de charges (2) en silicium polycristallin agencée sur le substrat de base (1), - oxydation de la couche de piégeage de charges (2) pour former une couche d'oxyde (3) agencée sur ladite couche de piégeage de charges, le procédé étant principalement caractérisé en ce que l'oxydation de la couche de piégeage de charges (2) est réalisée au moins en partie à une température inférieure ou égale à 875°C, de la manière suivante : - démarrage de l'oxydation à une première température (T_1) comprise entre 750°C et 1000°C, - diminution de la température jusqu'à une deuxième température (T_2), inférieure à la première température (T_1), comprise entre 750°C et 875°C, - poursuite de l'oxydation à la deuxième température (T_2).