

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
20. Oktober 2022 (20.10.2022)



(10) Internationale Veröffentlichungsnummer
WO 2022/218738 A1

(51) Internationale Patentklassifikation:

C23C 16/44 (2006.01) C30B 25/14 (2006.01)
C23C 16/455 (2006.01) C30B 29/06 (2006.01)

(72) Erfinder: HENGST, Ronny; Schellenweg 7, 09618
Brand-Erbisdorf (DE). HABERECHT, Jörg; Meißner
Gasse 13, 09599 Freiberg (DE).

(21) Internationales Aktenzeichen: PCT/EP2022/058866

(74) Anwalt: STAUDACHER, Wolfgang; Johannes-Hess-Str.
24, 84489 Burghausen (DE).

(22) Internationales Anmeldedatum:
04. April 2022 (04.04.2022)

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,
NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO,
RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH,

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
21168168.9 13. April 2021 (13.04.2021) EP

(71) Anmelder: SILTRONIC AG [DE/DE]; Einsteinstr. 172
Tower B / Blue Tower, 81677 München (DE).

(54) Title: PROCESS FOR MANUFACTURING SEMICONDUCTOR WAFERS CONTAINING A GAS-PHASE EPITAXIAL
LAYER IN A DEPOSITION CHAMBER

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN VON HALBLEITERSCHEIBEN MIT AUS DER GASPHASE
ABGESCHIEDENER EPITAKTISCHER SCHICHT IN EINER ABSCHIEDEKAMMER

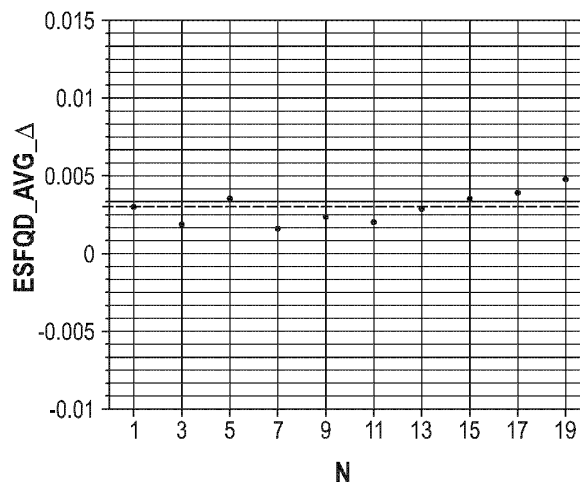


Fig. 4

(57) Abstract: Disclosed is a process for manufacturing semiconductor wafers containing a gas-phase epitaxial layer in a deposition chamber, involving removing, from the deposition chamber by etching the deposition chamber, material settled in the deposition chamber during preceding coating operations; performing successive coating operations, during each of which an epitaxial layer is deposited on a substrate wafer in the deposition chamber as a first gas stream of a first deposition gas is conducted over the substrate wafer and a semiconductor wafer containing an epitaxial layer is produced; before, during or after each of the successive coating operations, conducting a second gas stream of a second deposition gas to a peripheral region of the substrate wafer or the semiconductor wafer containing the epitaxial layer, wherein at least one process parameter is modified which has the effect that conducting the second deposition gas results in an increase in the amount of material deposited in the peripheral region according to the number of coating

[Fortsetzung auf der nächsten Seite]

TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS,
ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

operations performed since the removal of material from the deposition chamber.

(57) Zusammenfassung: Verfahren zum Herstellen von Halbleiterscheiben mit aus der Gasphase abgeschiedener epitaktischer Schicht in einer Abscheidekammer, umfassend das Entfernen von Material aus der Abscheidekammer, das sich im Verlauf vorangegangener Beschichtungsvorgänge in der Abscheidekammer niedergeschlagen hat, mittels einer Ätze der Abscheidekammer; nacheinander durchgeführte Beschichtungsvorgänge, während derer jeweils eine epitaktische Schicht auf einer Substratscheibe in der Abscheidekammer abgeschieden wird, indem ein erster Gasstrom aus erstem Abscheidegas über die Substratscheibe geleitet wird und eine Halbleiterscheibe mit epitaktischer Schicht entsteht; vor, während oder nach einem jeden der nacheinander durchgeführten Beschichtungsvorgänge das Leiten eines zweiten Gasstroms aus einem zweiten Abscheidegas zu einem Randbereich der jeweiligen Substratscheibe beziehungsweise der jeweiligen Halbleiterscheibe mit epitaktischer Schicht, wobei mindestens ein Verfahrensparameter geändert wird, der bewirkt, dass durch das Leiten des zweiten Abscheidegases eine Materialabscheidung im Randbereich in Abhängigkeit von der Zahl der seit dem Entfernen von Material aus der Abscheidekammer durchgeführten Beschichtungsvorgänge zunimmt.