

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 1 月 30 日 (30.01.2025)



(10) 国际公布号
WO 2025/020541 A1

(51) 国际专利分类号:
H01L 27/118 (2006.01) **H05K 7/14** (2006.01)

(21) 国际申请号: PCT/CN2024/080986

(22) 国际申请日: 2024 年 3 月 11 日 (11.03.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202310905856.2 2023 年 7 月 21 日 (21.07.2023) CN

(71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 许亚晗 (XU, Yahan); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。彭喜平 (PENG, Xiping); 中国广东省深圳市龙岗区坂田华为总部办公楼,

Guangdong 518129 (CN)。傅君豪 (FU, Junhao); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 深圳市深佳知识产权代理事务所 (普通合伙) (SHENPAT INTELLECTUAL PROPERTY AGENCY); 中国广东省深圳市罗湖区南湖街道春风路庐山大厦 B 座 18C2、18D、18E、18E2, Guangdong 518001 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: CHIP, CHIP MANUFACTURING METHOD, COMPUTING DEVICE, AND SIGNAL TRANSMISSION METHOD

(54) 发明名称: 一种芯片、芯处制造方法、计算设备及信号传输方法

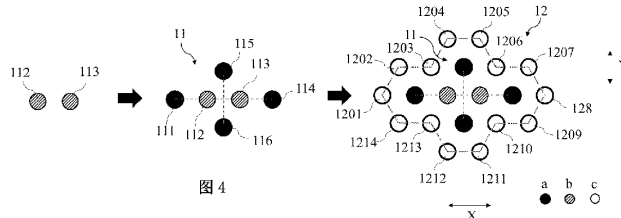


图 4

(57) Abstract: A chip, a chip manufacturing method, a computing device, and a signal transmission method. A packaging substrate of the chip comprises a basic pattern unit having six signal pins, wherein a first pin, a second pin, a third pin and a fourth pin are sequentially arranged at intervals in a first direction, and a fifth pin and a sixth pin are arranged at an interval in a second direction; the fifth pin and the sixth pin are respectively located on two sides of a connecting line of the second pin and the third pin; and the first pin, the fourth pin, the fifth pin and the sixth pin are data signal pins, and the second pin and the third pin are control signal pins. According to the solution, the data signal pins are respectively arranged at four outwards-extending ends of the cross-shaped pattern unit, the data signal pins are far away from each other, and each data signal pin does not have an adjacent data signal pin capable of forming a crosstalk source, effectively reducing electromagnetic crosstalk between pins; additionally, the density of the arrangement of the pins can be improved, reducing the packaging area.

(57) 摘要: 一种芯片、芯片制造方法、计算设备及信号传输方法。该芯片的封装基板上包括具有六个信号管脚的基础图形单元, 其第一管脚、第二管脚、第三管脚和第四管脚在第一方向上依次间隔布置, 其第五管脚和第六管脚在第二方向上间隔布置; 第五管脚和第六管脚分别位于第二管脚与第三管脚的连线的两侧, 第一管脚、第四管脚、第五管脚和第六管脚为数据信号管脚, 第二管脚和第三管脚为控制信号管脚。本方案将数据信号管脚分别布置在十字型图形单元的四个外伸端部, 各数据信号管脚之间得以相互远离, 每个数据信号管脚均无可形成串扰源的相邻数据信号管脚, 可有效降低管脚间的电磁串扰; 同时, 可提高管脚排布的密度, 减小封装面积。

[见续页]

SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区
保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚
(AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,
HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO,
PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。