

明 細 書

発明の名称：プローブピンおよびプローブカード

技術分野

[0001] 本願は、プローブピンおよびプローブカードに関するものである。

背景技術

[0002] プローブカードとは、プローブピン（探針）が取り付けられたカード（基板）である。プローブカードは、半導体ウエハに形成された半導体デバイスの電子回路の電極（電源入力電極、信号出力電極、接地電極）のそれぞれをプローブピンによって、テスト装置に接続する。

[0003] 半導体デバイスの電子回路の電気的特性の検査は、半導体デバイスに電流を供給して半導体デバイスを動作させ、半導体デバイスが予め定められた信号を出力するか否かを確認することによって行われる。この検査において、電源供給用のプローブピン（電源ピン）および接地用のグランドプローブピン（グランドピン）には大きな電流が流れる。

[0004] 半導体デバイスの検査時に、電源ピン、グランドピンに大電流が流れると、プローブピンが焼損するという不具合が生じる場合がある。したがって、許容電流値の高いプローブピンが望まれている。

[0005] プローブピンの機械的強度を維持したうえで、許容電流値を高くするためには、高抵抗の導体と低抵抗の導体とを並べて配置し、高抵抗の導体によってプローブピンの機械的強度を維持させ、低抵抗の導体によって大電流を流す電流路を構成することが提案されている（特許文献1参照）。

先行技術文献

特許文献

[0006] 特許文献1：特許第5995953号公報

発明の概要

発明が解決しようとする課題

[0007] しかし、特許文献1に示されたプローブピンのように、複数の異なる抵抗

率を有する導体を空隙を設定して並べて配置した場合であっても、低抵抗の導体が発熱して膨張し、高抵抗の導体に接触することによって、高抵抗の導体に熱が伝わって機械的強度が低下するという問題がある。

また、垂直に配置されるプローブピンの場合、電子回路の電極へのプローブピンの接触を確実にするために、プローブピンが座屈するまでプローブカードを半導体ウエハに押し付けることが行われる。このため、導電率の異なる導体が座屈方向に並べられていると、熱膨張と、座屈による変位とによって導体同士が接触し易くなるという問題がある。

[0008] 本願は、上記のような課題を解決するための技術を開示するものであり、機械的強度の維持と許容電流値を高くすることができるプローブピンおよびプローブカードを提供することを目的とする。

課題を解決するための手段

[0009] 本願に開示されるプローブピンは、長手方向の一端に検査対象の電極に接触させるコンタクト部を有し、長手方向の他端に回路基板に接触させる端子部を有するプローブピンであって、

前記プローブピンは、導電性を有する第1金属からなる低抵抗部材と、前記低抵抗部材よりも抵抗率の高い、導電性を有する第2金属からなる高抵抗部材によって構成され、前記コンタクト部と前記端子部との間に、前記検査対象の検査時における前記プローブピンの座屈方向とは異なる第1方向に、前記高抵抗部材、空隙であるスリット、前記低抵抗部材の順に構成された複数層部を有し、前記複数層部を前記座屈方向から見たときに、前記低抵抗部材と前記高抵抗部材とが重なり合わないよう配置されているものである。

また、本願に開示されるプローブカードは、複数の前記プローブピンを備えるものである。

発明の効果

[0010] 本願に開示されるプローブピンおよびプローブカードによれば、機械的強度の維持と許容電流値を高くすることのできるプローブピンおよびプローブカードを提供できる。

図面の簡単な説明

[0011] [図1]実施の形態1に係るプローブカードによる電子回路の検査状態を概略的に示す図である。

[図2]図2 Aは、図1の要部拡大図である。図2 Bは、プローブピンの斜視図である。図2 Cは、図2 BのA1-A1およびA2-A2断面図である。図2 Dは、図2 BのB1-B1およびB2-B2断面図である。図2 Eは、図2 BのC-C断面図である。

[図3]実施の形態1に係る5層部の配置における許容範囲を示す図である。

[図4]図4 Aは、実施の形態2に係るプローブピンの低抵抗部材の構成を示す図である。図4 Bは、実施の形態2に係るプローブピンを座屈方向Zから見た図である。図4 Cは、図4 BのD-D断面図である。図4 Dは、図4 BのE1-E1およびE2-E2断面図である。図4 Eは、図4 BのF-F断面図である。

[図5]実施の形態3に係るプローブピンの5層部の長手方向に対して垂直な断面図である。

[図6]図6 Aは、実施の形態4に係るプローブピンを座屈方向Zから見た図である。図6 Bは、図6 AのD-D断面図である。図6 Cは、図6 AのE1-E1、E2-E2、G-G断面図である。図6 Dは、図6 AのF-F断面図である。

[図7]図7 Aは、実施の形態5に係るプローブピンの高抵抗部材の構成を示す図である。図7 Bは、実施の形態5に係るプローブピンを座屈方向Zから見た図である。図7 Cは、図7 BのD-D断面図である。図7 Dは、図7 BのE1-E1およびE2-E2断面図である。図7 Eは、図7 BのF-F断面図である。

[図8]図8 Aは、実施の形態6に係るプローブピンを座屈方向Zから見た図である。図8 Bは、図8 AのE1-E1およびE2-E2断面図である。図8 Cは、図8 AのF-F断面図である。

発明を実施するための形態

[0012] 実施の形態 1.

以下、実施の形態 1 に係るプローブピンおよびプローブカードを、図を用いて説明する。

図 1 は、実施の形態 1 に係るプローブカード 100 による電子回路の検査状態を概略的に示す図である。

本明細書においては、図 1 の紙面上方を「上」、同紙面下方を「下」として説明する。すなわち、プローブカード 100 から見て、検査対象側を「下」とする。また、図 1 の紙面左右方向を、便宜上、座屈方向 Z とし、紙面手前から奥に向かう方向およびその逆方向を、便宜上、座屈方向 Z に垂直な方向 Y（第 1 方向）とする。

[0013] プローブカード 100 は、半導体ウエハ W に形成された半導体デバイスの電子回路の電気的特性を検査するために用いられる装置である。プローブカード 100 は、半導体ウエハ W 上に形成された半導体デバイスの電子回路上の電極 C にそれぞれ接触させる多数のプローブピン 20 を備えている。電子回路の特性検査は、半導体ウエハ W をプローブカード 100 に近づけて、プローブピン 20 の先端を電子回路上の電極 C に接触させ、プローブピン 20 を介して図示しないテスト装置とプローブカード 100 の配線基板 14 のテスト接続電極 TC とを導通させて行われる。

[0014] プローブカード 100 は、中空のフレーム 10 と、フレーム 10 の上端に取り付けた上部ガイド 11 と、フレーム 10 の下端に取り付けた下部ガイド 12 と、上部ガイド 11 を固定する固定板 13 と、配線基板 14 とを備える。上部ガイド 11 と下部ガイド 12 との間に、さらに中間ガイドを設けてもよい。

[0015] 上部ガイド 11 は、上下方向に貫通する複数のガイド孔 11H を有し、上部ガイド 11 の下方に設けられた下部ガイド 12 も、上下方向に貫通する複数のガイド孔 12H を有する。上部ガイド 11 に設けた複数のガイド孔 11H 群の上方は、固定板 13 に設けた開口部 13H となっている。固定板 13 の上面には、配線基板 14 が配置されている。配線基板 14 は、その下面に

、プローブピン20の上端の端子部20tと接触する複数のプローブ接続パッド14Pを備える。

[0016] そして、複数のプローブピン20が、それぞれガイド孔12Hおよびガイド孔11H内を通るように挿入されてガイドされる。プローブピン20は、検査対象（半導体ウエハWに形成された電子回路）に対し垂直に配置される垂直型プローブピンである。

[0017] 図2Aは、図1の要部拡大図である。1本のプローブピン20と、上部ガイド11および下部ガイド12を示している。図2Aの左右方向が、プローブピン20の座屈方向Z、すなわち、プローブカード100のオーバードライブ時にプローブピン20が弾性変形する方向である。

図2Bは、プローブピン20の斜視図である。図に示す方向Yが、座屈方向Zに対して垂直な方向である。

[0018] プローブピン20は、細長い形状をしている。中央部は、湾曲しており、上部と下部は、直線状に上下方向に延びている。湾曲した中央部が、弾性変形部20mである。プローブピン20の下端（一端）にコンタクト部20cを備える。そして、上端（他端）に端子部20tが形成されている。

[0019] コンタクト部20cは、検査対象に当接させる当接部である。また、端子部20tは、プローブピン20の上端部に設けられており、検査時において配線基板14のプローブ接続パッド14Pに圧接される。弾性変形部20mは、オーバードライブ時に、その長手方向の圧縮力が加えられることにより、容易に座屈変形する部分である。オーバードライブ時には、検査対象からの反力に応じて、弾性変形部20mが座屈方向Zに座屈変形し、コンタクト部20cが、端子部20t側に後退する。

[0020] 弾性変形部20mよりも上の部分の予め定められた範囲が、上部ガイド内収納部20Uである。この部分が、上部ガイド11のガイド孔11Hの中に収納される。また、弾性変形部20mより下の部分の予め定められた範囲が、下部ガイド内収納部20Dである。この部分が、下部ガイド12のガイド孔12Hの中に収納される。

[0021] プローブピン20は、導電性を有し、抵抗率の異なる2種類の金属によって構成されている。1つは、銅、金、銀（Cu、Au、Ag）等の抵抗率が低い金属からなる低抵抗部材Lを構成する金属（第1金属）である。もう1つは、低抵抗部材Lよりも抵抗率が高く、導電性は低いが機械的強度の高い、パラジウム合金等の高抵抗部材Hを構成する金属（第2金属）である。低抵抗部材Lは、導電性が高く、許容電流値を高くするために機能する。高抵抗部材Hは、機械的強度を維持するために機能する。

[0022] そして、電流は抵抗が低い部分に多く流れることから、高抵抗部材Hには、電流の流量が少ないため、高抵抗部材Hにおける発熱は、低抵抗部材Lよりも少ない。抵抗率は、パラジウム合金が、 $35.8 \mu\Omega \cdot m$ 程度であるのに対して、Auは、 $3 \mu\Omega \cdot m$ 程度であり、断面積が同じであれば、低抵抗部材Lの発熱量は、高抵抗部材Hの発熱量の12倍に及ぶことになる。

[0023] 図2Cは、図2BのA1-A1およびA2-A2断面図であり、プローブピン20の単層部T1の長手方向に対して垂直な断面図である。

図2Dは、図2BのB1-B1およびB2-B2断面図であり、プローブピン20の3層部T3の長手方向に対して垂直な断面図である。

図2Eは、図2BのC-C断面図であり、プローブピン20の5層部T5（複数層部）の長手方向に対して垂直な断面図である。

[0024] プローブピン20は、その長手方向における各部分において、上述の低抵抗部材Lと高抵抗部材Hの配置が異なる。端子部20tを含む上端部と、コンタクト部20cを含む下端部は、高抵抗部材Hのみの単層で構成される単層部T1である。なお、「層」の数は、座屈方向Zに対して垂直な方向Yに向かって、プローブピン20を構成する物質の層数をいうものとし、空隙（気体）も層に含むものとする。単層部T1は、図2Cの断面において、座屈方向Zに対して垂直な方向Yに単層の高抵抗部材Hのみで構成されている。

[0025] 検査時において、端子部20tは、配線基板14のプローブ接続パッド14Pに、コンタクト部20cは、半導体ウエハW上に形成された電子回路上の電極Cに、それぞれ圧接を繰り返すために、これらの部分は、機械的強度

が要求されるので機械的強度の強い高抵抗部材Hのみで構成されている。

[0026] 上述の高抵抗部材Hのみで構成されるプローブピン20の上端部の下方、および上述の下端部の上方は、座屈方向Zに対して垂直な方向Yの両側にそれぞれ高抵抗部材Hを備え、当該2つの高抵抗部材Hの間に低抵抗部材Lを挟んで形成される3層部T3である。3層部T3は、図2Dの断面において、座屈方向Zに対して垂直な方向Yに、高抵抗部材H、低抵抗部材L、高抵抗部材Hの3層によって構成されている。方向Yに3層に分かれているが、隣り合うそれぞれの層は、相互に固着されている。上方の3層部T3の一部が、上述の上部ガイド内収納部20Uとなり、下方の3層部T3の一部が、下部ガイド内収納部20Dとなる。

[0027] 上下2カ所の3層部T3の間の弾性変形部20mに相当する部分は、座屈方向Zに対して垂直な方向Yの両側にそれぞれ高抵抗部材Hを備え、当該2つの高抵抗部材Hの間に、それぞれ座屈方向Zの両側に貫通するスリットSを介して低抵抗部材Lを挟んで形成される5層部T5である。5層部T5は、図2Eの断面において、座屈方向Zに対して垂直な方向Yに、高抵抗部材H、空隙であるスリットS、低抵抗部材L、空隙であるスリットS、高抵抗部材Hの5層によって構成されている。

[0028] 図2Bに示すように、プローブピン20の高抵抗部材Hは、プローブピン20の上端部から下方に向かって二股に分かれ、下端部で再度1本に纏まる。また、上方の3層部T3の低抵抗部材L、5層部T5の低抵抗部材L、下方の3層部T3の低抵抗部材Lは、すべて繋がっており、その長手方向に対して垂直な断面は、板状の矩形である。

[0029] 検査時において、低抵抗部材Lは、高抵抗部材Hに比較して12倍発熱する。3層部T3は、その一部である上部ガイド内収納部20U、下部ガイド内収納部20Dが、上部ガイド11、下部ガイド12のガイド孔11H、ガイド孔12Hの中にそれぞれ収納され、上部ガイド11、下部ガイド12に外周面が接触するので、当該部分で低抵抗部材Lから高抵抗部材Hに伝導した熱は、上部ガイド11および下部ガイド12によって放熱され、高抵抗部

材Hが熱によって損傷することはない。なお、上部ガイド11および下部ガイド12による放熱効果が得られる範囲は、上部ガイド11、下部ガイド12から500 μ m～1000 μ mまでの範囲である。したがって、上部ガイド11および下部ガイド12から5層部T5までの3層部T3の長さは500 μ m～1000 μ mの範囲に設定するとよい。

[0030] 一方、弾性変形部20mにおいては、上部ガイド11および下部ガイド12から離れており、3層部T3と同じ構成では、低抵抗部材Lの熱が、高抵抗部材Hに伝導し、高抵抗部材Hの強度低下を引き起こす可能性がある。そこで、低抵抗部材Lと高抵抗部材Hとの間にスリットSを設けて、低抵抗部材Lに発生する熱を放熱すると同時に、低抵抗部材Lの高熱が、直接、高抵抗部材Hに伝導して高抵抗部材Hの機械的強度が低下することを防止している。

[0031] 電子回路の特性検査において、プローブピンは、オーバードライブ時に座屈方向に座屈する。このとき、低抵抗部材は、高抵抗部材よりも遙かに高温になるので、高抵抗部材よりも膨張する。先行技術文献として示した特許文献1のように、高抵抗部材と低抵抗部材とを、座屈方向に垂直な方向の両側に貫通するスリットを介して並べて配置する場合には、高抵抗部材と低抵抗部材との膨張率の違いと座屈による変形とによって、高温の低抵抗部材が、座屈方向に隣り合う高抵抗部材に接触し、低抵抗部材の高熱が高抵抗部材に伝導してしまう。これによって高抵抗部材が塑性変形して、電子回路の電極に対するコンタクト部の針圧が下がるという問題が生じる。

[0032] しかしながら、本実施の形態1のように、座屈方向Zに対して垂直な方向Yに高抵抗部材Hと低抵抗部材Lとを、座屈方向Zに貫通するスリットSを介して配置すれば、それぞれの膨張率が異なっても、スリットSを介して隣り合う低抵抗部材Lと両側の高抵抗部材Hとが接触することがないので、上述の問題は発生しない。すなわち、低抵抗部材Lと高抵抗部材Hとによる複数層部を座屈方向から見たときに、低抵抗部材Lと高抵抗部材Hとが重なり合わないよう配置されていることによって、熱膨張および座屈による

変形があったとしても低抵抗部材Lと高抵抗部材Hとの接触が生じないので問題がない。

[0033] 図3は、5層部T5の配置における設計上の許容範囲を示す図である。

これまで説明した各図において、5層部T5は、低抵抗部材L、高抵抗部材H、スリットSが、座屈方向Zに対して垂直な方向Yに並ぶものとして説明したが、第1方向は座屈方向Zとは異なる方向であって、図3に示すように、プローブピン20の5層部T5を座屈方向Zから見て、低抵抗部材Lと高抵抗部材Hとが重なり合わなければよい。この場合でも、熱膨張および座屈による変形があったとしても、低抵抗部材Lと高抵抗部材Hとの接触は起らない。

[0034] プローブピン20は、いわゆるMEMS (Micro Electro Mechanical Systems) 技術を用いて作製される。MEMS技術は、フォトリソグラフィ技術及び犠牲層エッチング技術を利用して、微細な立体的構造物を作成する技術である。フォトリソグラフィ技術は、半導体製造工程などで利用されるフォトレジストを用いた微細パターンの加工技術である。また、犠牲層エッチング技術は、犠牲層と呼ばれる下層を形成し、その上に構造物を構成する層を形成した後、犠牲層のみをエッチングによって除去することにより、立体的な構造物を作成する技術である。

[0035] 犠牲層を含む各層の形成処理には、周知のめっき技術を利用することができる。例えば、陰極としての基板と、陽極としての金属片とを電解液に浸し、両電極間に電圧を印加することにより、電解液中の金属イオンを基板表面に付着させることができる。このような処理は、電気めっき処理と呼ばれ、基板を電解液に浸すウエットプロセスであることから、めっき処理後には、乾燥処理が行われる。

[0036] 実施の形態1に係るプローブピン20およびプローブカード100によれば、半導体ウエハW上に形成された電子回路の検査時において、プローブピン20のスリットSを介して隣り合う低抵抗部材Lと両側の高抵抗部材Hとが、座屈方向Zに並んでいないので、熱膨張および座屈による変形があった

としても相互に接触しない。したがって、低抵抗部材Lの高熱が、高抵抗部材Hに伝導せず、放熱性、許容電流値の高いプローブピンとプローブカードを提供できる。

[0037] 実施の形態2.

以下、実施の形態2に係るプローブピンおよびプローブカードを、実施の形態1と異なる部分を中心に説明する。

図4Aは、プローブピン220の低抵抗部材Lの構成を示す図である。

図4Bは、プローブピン220を図4Aに示す座屈方向Zから見た図である。

[0038] 図4Cは、図4BのD-D断面図であり、プローブピン220の単層部T1の長手方向に対して垂直な断面図である。この部分の断面形状は実施の形態1と同じである。

図4Dは、図4BのE1-E1およびE2-E2断面図であり、プローブピン220の上部ガイド内収納部220Uおよび下部ガイド内収納部220Dの長手方向に対して垂直な断面図である。この部分の断面形状が、実施の形態1と異なる。実施の形態1の3層部T3に相当する部分の断面形状が図4Dである。

図4Eは、図4BのF-F断面図であり、プローブピン220の5層部T5の長手方向に対して垂直な断面図である。この部分の断面形状は実施の形態1と同じである。

[0039] 図4Aに示すように、低抵抗部材Lは、5層部T5よりも上側および下側において、座屈方向Zの幅が狭くなっている。そして、当該部分では、低抵抗部材Lは、高抵抗部材Hの中に埋め込まれている。すなわち、低抵抗部材Lの外周面の周囲は、全て、高抵抗部材Hで覆われている。

[0040] 実施の形態2に係るプローブピン220、プローブカード100によれば、半導体ウエハW上に形成された電子回路の検査時において、実施の形態1と同様の効果を奏する。また、プローブピン220の、上部ガイド11と接触する上部ガイド内収納部220Uおよび、下部ガイド12と接触する下部

ガイド内収納部 220D の外周面の周囲が、低抵抗部材 L よりも硬い高抵抗部材 H によって全て覆われているので、さらに耐久性の高いプローブピン 220 およびプローブカード 100 を提供できる。

[0041] 実施の形態 3.

以下、実施の形態 3 に係るプローブピンおよびプローブカードを、実施の形態 1、2 と異なる部分を中心に説明する。

図 5 は、プローブピン 320 の 5 層部 T5 の長手方向に対して垂直な断面図である。

上述したように、低抵抗部材 L と高抵抗部材 H とは、検査時の膨張率が異なる。より高温になる低抵抗部材 L の方が、高抵抗部材 H よりも膨張し、座屈量も大きくなる。そこで、本実施の形態 3 では、5 層部 T5 の低抵抗部材 L の座屈方向 Z の端面にも薄板状の高抵抗部材 H を設けて膨張率の差を低減する。これにより、低抵抗部材 L と高抵抗部材 H の膨張率の違いが、プローブピン 320 の針圧に影響することを抑制できる。

[0042] 実施の形態 3 に係るプローブピン 320、プローブカード 100 によれば、半導体ウエハ W 上に形成された電子回路の検査時において、実施の形態 1 と同様の効果を奏する。また、5 層部 T5 の低抵抗部材 L の膨張率を調整し、プローブピン 320 の針圧を安定化できるので、さらに信頼性の高いプローブピン 320 およびプローブカード 100 を提供できる。

[0043] 実施の形態 4.

以下、実施の形態 4 に係るプローブピンおよびプローブカードを、実施の形態 1～3 と異なる部分を中心に説明する。

図 6 A は、プローブピン 420 を座屈方向 Z から見た図である。

図 6 B は、図 6 A のプローブピン 420 の D-D 断面図であり、プローブピン 420 の単層部 T1 の長手方向に対して垂直な断面を示している。この部分の断面形状は実施の形態 1～3 と同じである。

図 6 C は、図 6 A の E1-E1、E2-E2、G-G 断面図であり、プローブピン 420 の上部ガイド内収納部 220U、下部ガイド内収納部 220

D、およびブリッジ部B rの長手方向に対して垂直な断面を示している。各ガイド内収納部については、実施の形態2と同じであるが、本実施の形態4では、5層部T 5の長手方向の途中にブリッジ部B rを配置している。このブリッジ部B rでの断面形状は、上部ガイド内収納部2 2 0 Uおよび下部ガイド内収納部2 2 0 Dの断面形状と同じである。

図6 Dは、図6 AのF－F断面図であり、プローブピン2 2 0の5層部T 5の長手方向に対して垂直な断面を示している。この部分の断面形状は実施の形態1と同じである。

[0044] 上述のように、5層部T 5においては、低抵抗部材Lが高抵抗部材Hよりも高温になり、座屈による変形だけでなく、膨張率の違いから、低抵抗部材Lと高抵抗部材Hの座屈量が異なることによって、低抵抗部材Lの方が大きく座屈して撓む。そこで、この実施の形態4では、実施の形態2の5層部T 5の長手方向の途中に、ブリッジ部B rを配置している。ブリッジ部B rは、1カ所であってもよいし複数設けてもよい。

ブリッジ部B rを設け、低抵抗部材Lと高抵抗部材Hとを、5層部の長手方向の全長の中間部分で、物理的に固着することによって、低抵抗部材Lが大きく撓んだ場合であっても、予期しない部分で高抵抗部材Hに接触し、高抵抗部材Hの機械的強度を損なうことを防止できる。

[0045] 実施の形態4に係るプローブピン4 2 0、プローブカード1 0 0によれば、半導体ウエハW上に形成された電子回路の検査時において、実施の形態1と同様の効果を奏する。また、5層部T 5の低抵抗部材Lの膨張量を、ブリッジ部B rによって分散し、低抵抗部材Lと高抵抗部材Hの座屈形状を管理できるので、さらに信頼性の高いプローブピン3 2 0およびプローブカード1 0 0を提供できる。

[0046] 実施の形態5.

以下、実施の形態5に係るプローブピンおよびプローブカードを、実施の形態2と異なる部分を中心に説明する。

図7 Aは、プローブピン5 2 0の高抵抗部材の構成を示す図である。

図 7 B は、プローブピン 5 2 0 を座屈方向 Z から見た図である。

図 7 C は、図 7 B の D - D 断面図である。

図 7 D は、図 7 B の E 1 - E 1 および E 2 - E 2 断面図である。

図 7 E は、図 7 B の F - F 断面図である。

実施の形態 2 で説明したプローブピン 2 2 0 と、本実施の形態のプローブピン 5 2 0 との違いは、5 層部 T 5 0 5 の高抵抗部材 H と低抵抗部材 L とが、実施の形態 2 とは逆になっていることである。すなわち、実施の形態 2 で説明したプローブピン 2 2 0 の高抵抗部材 H が、本実施の形態 5 では、低抵抗部材 L となっており、実施の形態 2 で説明したプローブピン 2 2 0 の低抵抗部材 L が、本実施の形態 5 では高抵抗部材 H となっている。その他の構成は全て同じである。

[0047] 実施の形態 5 に係るプローブピン 5 2 0 およびプローブカード 1 0 0 によれば、半導体ウエハ W 上に形成された電子回路の検査時において、プローブピン 2 0 のスリット S を介して隣り合う低抵抗部材 L と両側の高抵抗部材 H とが、座屈方向 Z に並んでいないので、膨張率が異なっても相互に接触しない。したがって、低抵抗部材 L の高熱が、高抵抗部材 H に伝導せず、放熱性および許容電流値の高いプローブピンとプローブカードを提供できる。

[0048] 実施の形態 6 .

以下、実施の形態 6 に係るプローブピンおよびプローブカードを、実施の形態 1 と異なる部分を中心に説明する。

図 8 A は、プローブピン 6 2 0 を座屈方向 Z から見た図である。

図 8 B は、図 8 B の E 1 - E 1 および E 2 - E 2 断面図である。

図 8 C は、図 8 A の F - F 断面図である。

[0049] 実施の形態 1 では、弾性変形部 6 2 0 m は、スリットを合わせて 5 層部 T 5 となっていたが、この実施の形態 6 では、座屈方向 Z に対して垂直な方向 Y に順に、高抵抗部材 H、スリット S、低抵抗部材 L の第二 3 層部 T 6 0 3 (複数層部) となっている。そして第二 3 層部 T 6 0 3 よりも上方及び下方は、高抵抗部材 H となっている。

なお、第二３層部Ｔ６０３よりも上方及び下方については、座屈方向Ｚに対して垂直な方向Ｙに順に高抵抗部材Ｈ、低抵抗部材Ｌの２層部としてもよい。

[0050] 実施の形態６に係るプローブピン６２０およびプローブカード１００によれば、半導体ウエハＷ上に形成された電子回路の検査時において、プローブピン６２０のスリットＳを介して隣り合う低抵抗部材Ｌと高抵抗部材Ｈとが、座屈方向Ｚに並んでいないので、膨張率が異なっても相互に接触しない。したがって、低抵抗部材Ｌの高熱が、高抵抗部材Ｈに伝導せず、放熱性、許容電流値の高いプローブピンとプローブカードを提供できる。

[0051] 本願は、様々な例示的な実施の形態及び実施例が記載されているが、１つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

従って、例示されていない無数の変形例が、本願に開示される技術の範囲内において想定される。例えば、少なくとも１つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも１つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

符号の説明

[0052] １００ プローブカード、１０ フレーム、１１ 上部ガイド、１２ 下部ガイド、１１Ｈ、１２Ｈ ガイド孔、１３ 固定板、１３Ｈ 開口部、１４ 配線基板、１４Ｐ プローブ接続パッド、２０、２２０、３２０、４２０、５２０、６２０ プローブピン、２０ｃ コンタクト部、２０ｍ、６２０ｍ 弾性変形部、２０ｔ 端子部、２０Ｕ、２２０Ｕ 上部ガイド内収納部、２０Ｄ、２２０Ｄ 下部ガイド内収納部、Ｔ１ 単層部、Ｔ３ ３層部、Ｔ６０３ 第二３層部、Ｔ５、Ｔ５０５ ５層部、Ｂｒ ブリッジ部、Ｃ 電極、Ｈ 高抵抗部材、Ｌ 低抵抗部材、Ｓ スリット、ＴＣ テスタ接続電極、Ｗ 半導体ウエハ、Ｚ 座屈方向。

請求の範囲

- [請求項1] 長手方向の一端に検査対象の電極に接触させるコンタクト部を有し、長手方向の他端に回路基板に接触させる端子部を有するプローブピンであって、
- 前記プローブピンは、導電性を有する第1金属からなる低抵抗部材と、前記低抵抗部材よりも抵抗率の高い、導電性を有する第2金属からなる高抵抗部材によって構成され、
- 前記コンタクト部と前記端子部との間に、前記検査対象の検査時における前記プローブピンの座屈方向とは異なる第1方向に、前記高抵抗部材、空隙であるスリット、前記低抵抗部材の順に構成された複数層部を有し、
- 前記複数層部を前記座屈方向から見たときに、前記低抵抗部材と前記高抵抗部材とが重なり合わないよう配置されているプローブピン。
- [請求項2] 前記複数層部は、前記高抵抗部材、前記スリット、前記低抵抗部材、前記スリット、前記高抵抗部材の順に5層に構成された5層部である請求項1に記載のプローブピン。
- [請求項3] 前記5層部の、前記長手方向の両側に、前記第1方向に、2つの前記高抵抗部材の間に前記低抵抗部材を挟んで形成される3層部を有し、前記5層部の前記低抵抗部材と前記3層部の前記低抵抗部材とは前記長手方向に連続して繋がり、前記5層部の前記高抵抗部材と前記3層部の前記高抵抗部材とは前記長手方向に連続して繋がり、前記コンタクト部と前記端子部は、前記高抵抗部材のみで構成されている請求項2に記載のプローブピン。
- [請求項4] 前記端子部と前記5層部との間、および前記5層部と前記コンタクト部との間に、前記低抵抗部材の外周面の周囲が、全て、前記高抵抗部材で覆われた、ガイド内収納部を備えている請求項3に記載のプローブピン。

- [請求項5] 前記複数層部の前記低抵抗部材は、前記座屈方向の少なくとも一方の面に、前記高抵抗部材を備えている請求項1に記載のプローブピン。
- [請求項6] 前記5層部の前記長手方向の上端と、下端との間に、前記低抵抗部材の外周面の周囲が、全て、前記高抵抗部材で覆われ、前記低抵抗部材と前記高抵抗部材とが固着されたブリッジ部を備えている請求項2に記載のプローブピン。
- [請求項7] 前記第1方向は、前記座屈方向に対して垂直な方向である請求項1から請求項6のいずれか1項に記載のプローブピン。
- [請求項8] 前記複数層部は、前記高抵抗部材、前記スリット、前記低抵抗部材の順に3層に構成された第二3層部である請求項1に記載のプローブピン。
- [請求項9] 前記複数層部は、前記低抵抗部材、前記スリット、前記高抵抗部材、前記スリット、前記低抵抗部材の順に5層に構成された5層部である請求項1に記載のプローブピン。
- [請求項10] 請求項1に記載の複数の前記プローブピンを備えているプローブカード。
- [請求項11] 請求項4に記載の複数のプローブピンと、
それぞれの前記プローブピンを挿入してガイドする複数のガイド孔を有するガイドを備え、前記ガイド内収納部は、前記ガイド孔内に挿入されているプローブカード。
- [請求項12] 前記ガイド内収納部から前記5層部までの前記3層部の長さは、 $500\mu\text{m} \sim 1000\mu\text{m}$ である請求項11に記載のプローブカード。