

明 細 書

発明の名称：プローブ

技術分野

[0001] 本願は、プローブに関するものである。

背景技術

[0002] 半導体デバイスの特性の検査として、プローブカードを使用して、ウエハ上の複数の半導体デバイスを同時に検査する方法がある。この検査方法は、プローブカードの電源プローブから半導体デバイスに電力を供給して動作させ、半導体デバイスの出力信号を信号プローブによって取り出し、テストにおいて、出力信号が正常であるか否かの判定を行うものである。

[0003] 複数の半導体デバイスを同時に検査する場合、検査対象の半導体デバイスのうちの一つに破損が生じている場合には、その破損している半導体デバイスに過電流が流入することによって電氣的不安定が生じる。この電氣的不安定によって、他の正常な半導体デバイスに予め定められた電力が供給されないため、正常な半導体デバイスであるにも拘らず、正しい信号を出力しないことから、正常ではないと判定される。

[0004] このような誤りを防ぐために、半導体デバイスに電流を供給するプローブカードの電源プローブの配線回路に保護抵抗を設けることが行われてきた。さらに、配線が緻密になってきたことから、配線に設けていた保護抵抗を電源プローブの内部に設けることが提案されている（特許文献1）。

[0005] この特許文献1において提案されているプローブでは、MEMS技術によってプローブ本体の導電層を積層する工程の中で、予め定めた導電層を、導電層よりも抵抗率の高い材料の抵抗層に置き換えて形成することによって、プローブ本体の導電層の内の一層が抵抗層に置き換えられた構成としている。

[0006] また、プローブの内部に保護抵抗を設ける構造として、プローブ先端の針先部に、電路を遮るように抵抗層を形成した構造のプローブが提案されてい

る（特許文献2）。

先行技術文献

特許文献

[0007] 特許文献1：特開2008-198956号公報

特許文献2：特開2009-150801号公報

発明の概要

発明が解決しようとする課題

[0008] 特許文献1に示されたプローブでは、積層される一部の導電層を抵抗層に置き換えて形成することによって抵抗導電層の内に抵抗層が含まれる構成としている。しかし、保護抵抗としては、高い抵抗値が求められるため、抵抗値を高くするには、電路の断面積を小さくすること及び電路を長くすることが必要になる。

[0009] しかし、プローブの高さが限られていることから、抵抗層の厚さを大きく設定できないという問題がある。また、プローブを固定する部分において、積層される導電層の一部を抵抗層に置き換えて形成する場合には、積層される抵抗層の断面積が大きいことから、抵抗値を大きくできないという問題がある。

[0010] また、特許文献1および特許文献2に示されているように、プローブ先端に近いところに抵抗率の高い抵抗層を設けた場合には、電路の断面積を小さくできるが、抵抗層における発熱が検査対象の半導体デバイスに影響を与えるという問題がある。

[0011] さらに、導電層の一部を抵抗層に置き換えて積層した場合には、材質の異なる導電層を介在させて積層していることから、材質の異なる導電層の境界面での結合力の低下による機械的強度の低下が問題となる。

[0012] 本願は、上記の課題を解決するための技術を開示するものであり、機械的強度を維持した上で、保護抵抗としての機能を内部に含めたプローブを提供することを目的とする。

課題を解決するための手段

- [0013] 本願に開示されるプローブは、プローブ本体を支える支持構造体と、前記プローブ本体の針先部から針元部までの電路を構成する電路構造体とを有し、前記プローブ本体の前記針元部が、前記支持構造体の針元部と前記電路構造体の針元部とに分けられ、前記電路構造体の電路に直列に所定の抵抗値の抵抗部を備えたことを特徴とする。

発明の効果

- [0014] 本願に開示されるプローブによれば、機械的強度を維持した上で、内部に保護抵抗の機能を含む構造のプローブを提供できる。

図面の簡単な説明

- [0015] [図1]実施の形態1に係るプローブの正面図である。
[図2]実施の形態1に係るプローブの斜視図である。
[図3]実施の形態1に係るプローブが実装されたプローブカードの一部の断面図である。
[図4]実施の形態2に係るプローブの正面図である。
[図5]実施の形態2に係るプローブの変形例の正面図である。
[図6]実施の形態3に係るプローブの正面図である。
[図7]図6のA-A線における断面図である。
[図8]実施の形態3に係るプローブの製造方法を示す工程図である。
[図9]実施の形態3に係るプローブが実装されたプローブカードの一部の断面図である。
[図10]実施の形態4に係るプローブの正面図である。
[図11]実施の形態5に係るプローブの正面図である。

発明を実施するための形態

- [0016] プローブカードには、検査対象となる半導体デバイスに電力を供給する電源プローブ、半導体デバイスの動作結果の出力信号を取り出す信号プローブ、および半導体デバイスの電気回路を接地するグランドプローブが設けられ

ている。

本願の対象は、電源プローブに限らず、所定値の配線抵抗を必要とするプローブに適用される。以下の説明では、電源プローブを取り上げて説明する。

[0017] 実施の形態 1.

実施の形態 1 に係るプローブを図に基づいて説明する。なお、以下、図中において、同一符号は各々同一または相当部分を示す。

図 1 は、実施の形態 1 に係るプローブの正面図である。図に示すように、プローブ 10 は、検査対象の半導体デバイスの入力端子に接触される針先部 11 と、プローブカードに固着され、配線に接続される針元部 12 と、プローブ 10 の中央部の針中部 13 とによって構成されている。

[0018] また、プローブ 10 の針元部 12 は、図中、それぞれ破線で囲んだ支持構造体 14 と電路構造体 15 とに分かれている。支持構造体 14 と電路構造体 15 は、同一平面に構成されている。支持構造体 14 は、針先部 11 を機械的に支持している。電路構造体 15 は、針先部 11 と針元部 12 との間の電路を構成している。

[0019] すなわち、プローブ 10 の針先部 11 において、支持構造体 14 と電路構造体 15 とは一体となっており、プローブ 10 の針元部 12 においては分岐され、支持構造体 14 の針元部 12 A と、電路構造体 15 の針元部 12 B とに分かれている。そして、電路構造体 15 の電路には、直列に抵抗部 16 が設けられている。

[0020] 図 1 に示したプローブ 10 の斜視図を図 2 に示す。このプローブ 10 は、電鍍によって金属層を積層することによって製造される。プローブ 10 の針先部 11、針元部 12（支持構造体 14 の針元部 12 A、電路構造体 15 の針元部 12 B）、支持構造体 14、および電路構造体 15 はマスクパターンによって外形が定められ、金属が積層されて形成される。

[0021] すなわち、支持構造体 14 と電路構造体 15 とは、同じ金属層によって同時に形成される。したがって、支持構造体 14 と電路構造体 15 とは、同一

平面に構成されることになる。抵抗部16は、プローブ10の金属材料よりも高い抵抗率の金属材料を積層することによって形成される。

[0022] 図3は、図1に示したプローブ10をプローブカード100に実装した構造を示す部分的な断面図である。図中の右側に示すプローブは、電源プローブ10Pであって、図中の左側に示すプローブは、信号プローブ10Sである。

[0023] 図に示すように、電源プローブ10Pの電路構造体15の針元部12Bには、抵抗部16が、電路に対して直列に設けられており、この針元部12Bは、プローブカード100のスペーストランスフォーマ101の上に設けられた電源電極102Pに、はんだ104によって固着されている。

[0024] 電源プローブ10Pの支持構造体14の針元部12Aは、プローブカード100のフローティング電極102Fに、はんだ104によって固着されている。フローティング電極102Fは、電氣的に浮いた状態でどこにも接続されていない。すなわち、電氣的に絶縁された構造となっている。

[0025] 信号プローブ10Sの針元部12は、プローブカード100のスペーストランスフォーマ101の上に設けられた信号電極102Sに、はんだ104によって固着されている。

ここで、電源プローブ10Pの支持構造体14および電路構造体15の条件は、次のとおりである。

[0026] 支持構造体14としては、電源プローブ10Pが、信号プローブ10Sと同等の針圧で半導体デバイスの電極に接する場合に、針先部11を支えるに十分な強度を有していることである。

[0027] 電路構造体15としては、断面積と長さによって設定される抵抗値が、例えば200～300Ωであるように、小さな断面積と所定の長さによる抵抗部16が設けられ、この抵抗部16以外には電路が形成されていないことである。

[0028] この実施の形態1に係るプローブ10の場合、所定の抵抗値を得るためには、電流が流れる電路の断面積を小さく、電路を長くする必要がある。この

ため、針元部 1 2 を、機械的強度を持たせる支持構造体 1 4 の針元部 1 2 A と、電流を供給する機能を持たせる電路構造体 1 5 の針元部 1 2 B とに分け、電路構造体 1 5 の針元部 1 2 B に所定の抵抗値の抵抗部 1 6 を備えている。

[0029] すなわち、電路を構成する電路構造体 1 5 の電流が流れる方向に直交する断面積を細くして、この部分に抵抗部材を設けることによって、電路構造体 1 5 の電路に対して直列に設けられた抵抗部 1 6 を備えたことによって、内部に抵抗部 1 6 を備えたプローブ 1 0 を提供することができる。

[0030] 実施の形態 2.

実施の形態 1 に係るプローブ 1 0 では、プローブ 1 0 の針元部 1 2 に空間を配置することによって支持構造体 1 4 と電路構造体 1 5 とを分岐し、支持構造体 1 4 をフローティング電極 1 0 2 F に固着したプローブ 1 0 を示した。

[0031] この実施の形態 2 に係るプローブ 1 0 では、実施の形態 1 と同様に、支持構造体 1 4 と電路構造体 1 5 との機能を分岐しているが、構造としては支持構造体 1 4 の針元部 1 2 A と電路構造体 1 5 の針元部 1 2 B とを絶縁部 2 0 によって一体化している。なお、絶縁部 2 0 としては、樹脂または金属酸化物が使用されている。

[0032] すなわち、図 4 に示すように、プローブ 1 0 の針元部 1 2 に絶縁部 2 0 を設けることによって、電路構造体 1 5 の電路の断面積を制限したものである。

[0033] この電路構造体 1 5 の電路には、直列に抵抗部 1 6 を備え、電路構造体 1 5 の針元部 1 2 B の部分は、支持構造体 1 4 の針元部 1 2 A まで延在して、導電領域 2 1 としている。したがって、プローブ 1 0 の針元部 1 2 は、支持構造体 1 4 の針元部 1 2 A と電路構造体 1 5 の針元部 1 2 B とが一体化になった構造としている。

[0034] この場合、支持構造体 1 4 は、プローブ 1 0 の針先部 1 1 を、針中部 1 3 、絶縁部 2 0 および針元部 1 2 A によって支持するように構成されている。

また、電路構造体 15 は、針中部 13、抵抗部 16 および針元部 12B によって構成されている。

[0035] この実施の形態 2 に係るプローブ 10 の場合、支持構造体 14 と電路構造体 15 との機能が分岐され、支持構造体 14 に絶縁部 20 が設けられることによって、支持構造体 14 の針元部 12A には電気が導通しない構造になっている。支持構造体 14 と電路構造体 15 とが針元部 12 において一体にされていることから、プローブ 10 をプローブカード 100 に固着する場合、一度のはんだ付けによって行われる。

[0036] この実施の形態 2 では、支持構造体 14 と電路構造体 15 との分岐が絶縁部 20 によって一体にした構造を示した。この実施の形態 2 の変形例として、図 5 に示すように、支持構造体 14 と電路構造体 15 との間に空間部 22 を設けて分岐した後に、針元部 12 の部分において一体にすることもできる。

[0037] このように、針元部 12 において、支持構造体 14 と電路構造体 15 とを一体にした場合には、機械的に強固な構造体とすることができる。また、支持構造体 14 と電路構造体 15 との間に空間部 22 を設けた場合には、抵抗部 16 の周囲を空間とすることによって、抵抗部 16 において発生した熱の影響が支持構造体 14 に直接伝わることを防ぐという効果を得ることができる。

[0038] 実施の形態 3.

実施の形態 3 に係るプローブ 10 を図 6 および図 7 に基づいて説明する。図 6 は、プローブ 10 の正面図であって、図 7 は、図 6 における一点鎖線を矢印 A 方向に見た断面図である。この実施の形態 3 に係るプローブ 10 は、図に示すように、支持構造体 14 と電路構造体 15 とを異なる平面に構成したものである。

[0039] 図 6 に示すように、支持構造体 14 と電路構造体 15 とは、重なり合った構造になっている。すなわち、支持構造体 14 と電路構造体 15 とは異なった平面に構成されている。支持構造体 14 の針中部 13 と針元部 12 との

間には絶縁被膜 17 が設けられている。絶縁被膜 17 は、SiN、DLC 等の絶縁性のスパッタ薄膜である。この絶縁被膜 17 によって、針先部 11 から針元部 12 までの電路が遮られている。

[0040] また、針元部 12 には、はんだ部 23 が設けられている。このはんだ部 23 は、プローブ 10 をプローブカード 100 の基板に取り付ける際に使用されるものである。

[0041] 支持構造体 14 の表面には絶縁層 18 が設けられ、この絶縁層 18 の表面に針中部 13 から針元部 12 までの間を電氣的に接続する電路構造体 15 が設けられている。電路構造体 15 は、支持構造体 14 の所定領域に設けられた絶縁層 18 の表面に設けられた高抵抗スパッタ膜による抵抗配線層である。

[0042] 図 7 に示すように、支持構造体 14 は、1 枚の平板である。このため、プローブ 10 の垂直方向に加わる力に対して、針先部 11 を強固に支持することができる。また、電路構造体 15 は、支持構造体 14 の所定領域に設けられた絶縁層 18 の表面に設けられた高抵抗スパッタ膜による抵抗配線層である。

[0043] この実施の形態 3 のプローブ 10 の場合には、針元部 12 の近くの絶縁被膜 17 によって絶縁を行っている。支持構造体 14 を針元部 12 の近くで絶縁することによって、針先部 11 は、信号プローブと同じ特性（針圧、スクラブ痕など）のプローブとすることができる。また、電路構造体 15 の抵抗部 16 を抵抗膜のパターンによる配線形状によって作成するため、任意の形状を設定することができるという効果がある。

[0044] 次にこの実施の形態 3 のプローブの作成工程の概略について説明する。

図 8 は、実施の形態 3 のプローブの作成工程を示す。図 8 a に示すように、プローブ 10 本体を MEMS 技術によって作成し、上層を研磨した後、図 8 b に示すように、針元部 12 にスパッタによって絶縁被膜 17 を形成する。その後、図 8 c に示すように、絶縁被膜 17 の上に、針元部 12 を形成する。

[0045] 次に、図8 dに示すように、針中部13から絶縁被膜17および針元部12までを覆うように絶縁層18を形成する。この絶縁層18としては、例えば、感光性絶縁膜を用いることができる。次に、図8 eに示すように、始点を針中部13、終点を針元部12として、絶縁層18の上に、抵抗スパッタ膜の導回路のパターンを設ける。この抵抗スパッタ膜のパターンが电路構造体15となる。次に、図8 fに示すように、針元部12にはんだ部23を設ける。

[0046] 前述のように作成された電源プローブ10Pは、信号プローブ10Sとは別に、図9に示すように、プローブカード100のスペーストランスフォーマ101の上に設けられた電源電極102Pに、はんだ104によって固着される。また、信号プローブ10Sは、信号電極102Sに固着される。

[0047] この図9に示すように、電源プローブ10Pは信号プローブ10Sと同様の形状であることから、プローブカードへの実装を信号プローブの実装に使用する実装装置を電源プローブの実装に使用でき、作業効率が良くすることができる。

[0048] 実施の形態4

実施の形態4のプローブ10を、図10に示す。この実施の形態4のプローブは実施の形態3のプローブに比べて、針元部12を改良したものである。

[0049] 実施の形態4のプローブ10は、針先部11、針中部13、針元部12による支持構造体14に対して、針中部13から針元部12にかけて絶縁層18を設け、針元部12に絶縁被膜174を設け、絶縁被膜174の表面にプローブ10の外形から突き出た脚部124を設け、針中部13と脚部124とを、絶縁層18の表面に設けられた抵抗配線層154によって接続している。

[0050] この実施の形態4のプローブ10の場合、絶縁被膜174が支持構造体14と电路構造体15とを分離するために使用されており、支持構造体14の構造には絶縁被膜174が含まれていないことによって、支持構造体14の

機械的強度を安定させることができる。

[0051] 回路構造体 1 5 としては、絶縁層 1 8 の表面に設けられた抵抗配線層 1 5 4 および脚部 1 2 4 によって構成されている。脚部 1 2 4 には、はんだ部 2 3 4 が設けられている。

すなわち、脚部 1 2 4 は、はんだ部 2 3 4 によってプローブカードの電源電極に接続される。

[0052] この実施の形態 4 のプローブ 1 0 は、実施の形態 3 のプローブ 1 0 に対して、プローブ 1 0 に設けた絶縁被膜 1 7 4 および脚部 1 2 4 が異なっている。他の部分においては、変更はない。この実施の形態 4 のプローブでは、プローブ 1 0 の支持構造体 1 4 の針元部 1 2 の絶縁被膜 1 7 4 を取り除くことによって、この部分の機械的強度をさらに大きくするための対策で、実施の形態 3 のプローブ 1 0 の構成に実施の形態 1 によるプローブ 1 0 の構成を組み合わせたものである。

[0053] 実施の形態 5 .

実施の形態 5 のプローブ 1 0 を、図 1 1 に示す。この実施の形態 5 のプローブは、実施の形態 4 のプローブ 1 0 の脚部の向きを変更したものである。他の部分においては、変更はない。

[0054] すなわち、この実施の形態 5 のプローブは、カンチレバーのプローブであって、プローブ 1 0 に設けた絶縁被膜 1 7 5 および脚部 1 2 5 の向きをカンチレバーのプローブのビームの向きと一致させたものである。カンチレバーのプローブの場合、プローブ 1 0 の針先部 1 1 は、針中部 1 3 から所定の方角にビームによって伸びている。ここで、脚部 1 2 5 の突き出ている方向が、プローブの針先部が針中部から突き出ている方向と同一方向であるようにすることによって、プローブカード上に配置するプローブの占有面積を小さくすることができるという効果がある。脚部 1 2 5 には、はんだ部 2 3 5 が設けられている。

[0055] 以上の実施の形態では、電源プローブに抵抗を付加する場合について説明したが、テストから半導体デバイスにテスト信号を供給する信号プローブに

においても、所定の抵抗値の抵抗を持たせることが必要である。この場合の抵抗値は、例えば $300\Omega \pm 20\%$ という大きな値であるが、実施の形態において説明した構成によって抵抗を付加することができる。

[0056] 本願は、様々な例示的な実施の形態及び実施例が記載されているが、1つ、または複数の実施の形態に記載された様々な特徴、態様、及び機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

従って、例示されていない無数の変形例が、本願に開示される技術の範囲内において想定される。例えば、少なくとも1つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも1つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

符号の説明

[0057] 100 プローブカード、10 プローブ、10P 電源プローブ、10S 信号プローブ、11 針先部、12、12A、12B 針元部、13 針中部、14 支持構造体、15 電路構造体、16 抵抗部、17、174、175 絶縁被膜、18 絶縁層、20 絶縁部、21 導電領域、22 空間部、23、234、235 はんだ部、124 脚部、101 スペーストランスフォーマ、102F フローティング電極、102P 電源電極、104 はんだ、124、125 脚部、154 抵抗配線層。

請求の範囲

- [請求項1] プローブ本体を支える支持構造体と、前記プローブ本体の針先部から針元部までの電路を構成する電路構造体とを有し、前記プローブ本体の前記針元部が、前記支持構造体の針元部と前記電路構造体の針元部とに分けられ、前記電路構造体の電路に直列に所定の抵抗値の抵抗部を備えたことを特徴とするプローブ。
- [請求項2] 前記支持構造体と前記電路構造体とが同一平面に構成されていることを特徴とする請求項1に記載のプローブ。
- [請求項3] 前記支持構造体が、前記支持構造体の針元部を構成する絶縁部と前記プローブ本体とによって構成され、前記プローブ本体の針先部と前記支持構造体の針元部との間が、前記絶縁部によって絶縁されていることを特徴とする請求項2に記載のプローブ。
- [請求項4] 前記支持構造体の前記絶縁部と前記電路構造体の前記抵抗部との間に空間部が設けられていることを特徴とする請求項3に記載のプローブ。
- [請求項5] 前記支持構造体と前記電路構造体とが異なる平面に構成されていることを特徴とする請求項1に記載のプローブ。
- [請求項6] 前記支持構造体の表面に絶縁層が設けられ、前記絶縁層の表面に前記電路構造体が設けられていることを特徴とする請求項5に記載のプローブ。
- [請求項7] 前記支持構造体の針中部と針元部との間に絶縁被膜が設けられ、前記絶縁被膜によって絶縁されていることを特徴とする請求項5に記載のプローブ。
- [請求項8] 前記電路構造体が、前記支持構造体の表面に設けられた絶縁層の表面に設けられた抵抗配線層を介して前記支持構造体の針中部と針元部とを接続する導電路であることを特徴とする請求項6に記載のプローブ。
- [請求項9] 前記支持構造体とは絶縁され、前記針元部から突き出た脚部に、前

記電路構造体が接続されていることを特徴とする請求項 6 に記載のプローブ。

[請求項10] 前記脚部の突き出ている方向が、プローブの針先部が針中部から突き出ている方向と同一方向であることを特徴とする請求項 9 に記載のプローブ。