

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年5月15日(15.05.2025)



(10) 国際公開番号

WO 2025/100547 A1

- (51) 国際特許分類:
H05K 1/02 (2006.01) H05K 1/03 (2006.01)
H01L 23/12 (2006.01) H05K 3/46 (2006.01)
H01L 23/15 (2006.01)
- (21) 国際出願番号: PCT/JP2024/040007
- (22) 国際出願日: 2024年11月11日(11.11.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-192209 2023年11月10日(10.11.2023) JP
特願 2023-206787 2023年12月7日(07.12.2023) JP
- (71) 出願人: 大日本印刷株式会社 (DAI NIPPON PRINTING CO., LTD.) [JP/JP]; 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 (JP).
- (72) 発明者: 倉持 悟 (KURAMOCHI, Satoru); 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内 (JP).

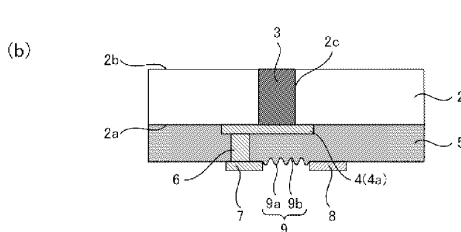
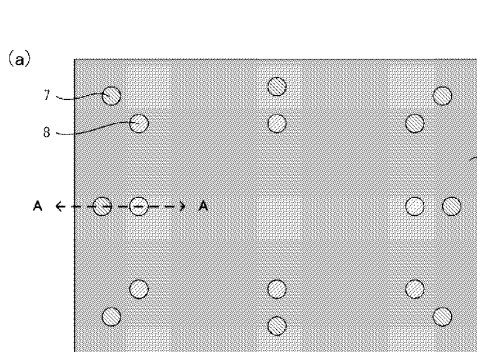
三好 徹 (MIYOSHI, Toru); 〒1628001 東京都新宿区市谷加賀町一丁目1番1号 大日本印刷株式会社内 (JP).

(74) 代理人: 山下 昭彦, 外 (YAMASHITA, Akihiko et al.); 〒1040031 東京都中央区京橋一丁目16番10号 VPO 京橋3階 東京セントラル特許事務所内 (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: THROUGH-ELECTRODE SUBSTRATE INTERMEDIATE, THROUGH-ELECTRODE SUBSTRATE, THROUGH-ELECTRODE SUBSTRATE WITH ELEMENT, AND SEMICONDUCTOR DEVICE

(54) 発明の名称: 貫通電極基板中間体、貫通電極基板、素子付き貫通電極基板、および半導体装置



(57) Abstract: The present disclosure provides a through-electrode substrate intermediate including: a glass substrate having a first surface and a second surface facing the first surface and having through-holes; through-electrodes disposed in the through-holes of the glass substrate; an elastic insulating layer disposed on the first-surface side of the glass substrate; vias penetrating the elastic insulating layer and electrically connected to the through-electrodes; a via pad part that is disposed on a surface of the elastic insulating layer, the surface being opposite the glass substrate, and that is electrically connected to the vias; and a wiring board connection pad part that is disposed on the surface of the elastic insulation layer, the surface being opposite the glass substrate, and that is electrically connected to a wiring board. On the surface of the elastic insulating layer on which the via pad part and the wiring board connection pad part are disposed, the elastic insulating layer has a relief pattern including a plurality of protrusions and a plurality of recesses.

WO 2025/100547 A1

[続葉有]

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(57) 要約: 本開示は、第1面および上記第1面に対向する第2面を有し、貫通孔を有するガラス基板と、上記ガラス基板の上記貫通孔内に配置された貫通電極と、上記ガラス基板の上記第1面側に配置された弾性絶縁層と、上記弾性絶縁層を貫通し、上記貫通電極に電氣的に接続されたビアと、上記弾性絶縁層の上記ガラス基板とは反対の面側に配置され、上記ビアに電氣的に接続されたビア用パッド部と、上記弾性絶縁層の上記ガラス基板とは反対の面側に配置され、配線基板に電氣的に接続される配線基板接続用パッド部と、を有し、上記弾性絶縁層が、上記ビア用パッド部および上記配線基板接続用パッド部側の面に、複数の凸部および複数の凹部を含む凹凸形状を有する、貫通電極基板中間体を提供する。