一种半导体结构的形成方法及其半导体结构

交叉引用

本申请要求于2025年02月12日提交的申请号为202510153812.8、名称为“一种半导体结构的形成方法及其半导体结构”的中国专利申请的优先权，该中国专利申请的全部内容通过引用全部并入本文。

技术领域

本公开实施例涉及半导体领域，特别涉及一种半导体结构的形成方法及其半导体结构。

背景技术

随着DRAM技术节点的推进，芯片尺寸不断微缩，电容器的半径需要逐渐减小。但如何减小电容器的半径，以及如何解决在电容器半径减小的过程中所产生的电容弯曲倾倒现象是半导体领域急需解决的技术问题。

发明内容

本公开实施例提供一种半导体结构的形成方法及其半导体结构，至少有利于解决在电容器半径减小的过程中所产生的电容弯曲倾倒问题。

根据本公开一些实施例，本公开实施例一方面提供一种半导体结构的制备方法，包括：

提供基底，在基底上形成叠层结构；

刻蚀叠层结构以形成第一电容孔；

在第一电容孔中依次形成第一初始电极层、第二电极层和第三电极层，第二电极层的抗氧化性大于第一初始电极层和第三电极层的抗氧化性；

去除部分叠层结构和部分第一初始电极层以形成第二电容孔，剩余的第一初始电极层作为第一电极层；第一电极层、第二电极层和第三电极层构成下电极；

在第二电容孔中形成介质层和上电极，介质层覆盖下电极，上电极填满第二电容孔。

在一些实施例中，第一电极层和第三电极层的电阻率小于第二电极层的电阻率；第二电极层的弹性模量大于第一电极层和第三电极层的弹性模量。

在一些实施例中，第一初始电极层覆盖第一电容孔，第二电极层覆盖第一初始电极层，

第三电极层填满剩余的第一电容孔。

在一些实施例中，基底内还具有隔离层，着陆垫位于隔离层内，着陆垫与下电极电连接。

在一些实施例中，第一电极层和第三电极层可以为氮化钛、第二电极层可以为氮硅化钛。

在一些实施例中，叠层结构由下至上至少包括：底部支承层、第一牺牲层、中间支承层、第二牺牲层和顶部支承层，中间支承层位于第一牺牲层和第二牺牲层之间，底部支承层、中间支承层和顶部支承层共同构成支承层。

在一些实施例中，去除部分叠层结构和部分第一初始电极层以形成第二电容孔，剩余的第一初始电极层作为第一电极层至少包括：去除部分顶部支承层以形成初始顶部开口，初始顶部开口暴露部分第一初始电极层的侧面和部分第二牺牲层顶面，通过初始顶部开口去除暴露的第一初始电极层以形成顶部开口；通过顶部开口至少去除第一牺牲层和第二牺牲层，并去除与第一牺牲层和第二牺牲层对应的第一初始电极层，剩余的第一初始电极层作为第一电极层；第一电极层至少位于支承层和第二电极层之间。

在一些实施例中，第一电极层包括顶部第一电极层、中间第一电极层和底部第一电极层；顶部第一电极层与顶部支承层对应，顶部第一电极层仅位于顶部支承层与第二电极层之间；中间第一电极层与中间支承层对应，中间第一电极层仅位于中间支承层与第二电极层之间；底部第一电极层与底部支承层对应，底部第一电极层位于底部支承层与第二电极层之间且位于第一电容孔的底部。

本公开实施例另一方面提供一种半导体结构，包括：

基底，基底上具有叠层结构，叠层结构具有第一电容孔；

下电极，位于第一电容孔中，下电极至少包括第一电极层、第二电极层和第三电极层，第二电极层的抗氧化性大于第一电极层和第三电极层的抗氧化性；

第二电容孔，由至少去除部分叠层结构形成；

介质层和上电极位于第二电容孔中，介质层覆盖下电极，上电极填满第二电容孔。

在一些实施例中，第一电极层和第三电极层的电阻率小于第二电极层的电阻率；第二电极层的弹性模量大于第一电极层和第三电极层的弹性模量。

在一些实施例中，基底内具有隔离层，着陆垫位于隔离层内，着陆垫与下电极电连接。

在一些实施例中，第一电极层和第三电极层可以为氮化钛、第二电极层可以为氮硅化钛。

在一些实施例中，叠层结构由下至上至少包括：底部支承层、第一牺牲层、中间支承层、第二牺牲层和顶部支承层，中间支承层位于第一牺牲层和第二牺牲层之间，底部支承层、中间支承层和顶部支承层共同构成支承层。

在一些实施例中，第一电极层至少位于支承层和第二电极层之间。

在一些实施例中，第一电极层包括顶部第一电极层、中间第一电极层和底部第一电极层；顶部第一电极层与顶部支承层对应，顶部第一电极层仅位于顶部支承层与第二电极层之间；中间第一电极层与中间支承层对应，中间第一电极层仅位于中间支承层与第二电极层之间；底部第一电极层与底部支承层对应，底部第一电极层位于底部支承层与第二电极层之间且位于第一电容孔的底部。

本公开实施例提供的技术方案通过在第一电容孔中依次形成第一初始电极层、第二电极层和第三电极层，去除部分第一初始电极层以形成第一电极层，第二电极层的抗氧化性大于第一电极层和第三电极层的抗氧化性，由于去除部分第一初始电极层以形成第一电极层，使得电容器下电极的半径变小，且第二电极层的抗氧化性大于第一电极层和第三电极层的抗氧化性，使得在后续沉积介质层时防止下电极被氧化所带来的形变及弯曲现象，提高半导体结构的性能。

附图说明

一个或多个实施例通过与之对应的附图中的图片进行示例性说明，这些示例性说明并不构成对实施例的限定，除非有特别申明，附图中的图不构成比例限制；为了更清楚地说明本公开实施例或传统技术中的技术方案，下面将对实施例中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本公开的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为一种半导体结构制备方法的流程框图；

图 2A 至图 2M 为本公开一实施例提供的半导体结构制备方法的工艺流程图；其中图 2A 为形成叠层结构示意图，图 2B 为形成第一电容孔示意图，图 2C 为形成第一初始电极层示意图，图 2D 为形成第二电极层示意图，图 2E 为形成第三电极层示意图，图 2F 为去除顶部支承层以上的第一初始电极层、第二电极层和第三电极层示意图，图 2G 为形成初始顶部开口示意图，图 2H 为形成顶部开口和第一牺牲开口示意图，图 2I 为形成中间开口示意图，图 2J 为形成第二电容孔示意图，图 2K 为形成介质层示意图，图 2L 为形成第一上电极层示意图，图 2M 为形成第二上电极层示意图。

图 3 为本公开一实施例提供的半导体结构示意图；

图 4 为图 3 中 A 处放大示意图；

图 5 为图 3 中 B 处放大示意图；

图 6 为图 3 中 C 处放大示意图。

具体实施方式

由背景技术可知，随着 DRAM 技术节点的推进，芯片尺寸不断微缩，电容器的半径需要逐渐减小。但如何减小电容器的半径，以及如何解决在电容器半径减小的过程中所产生的电容弯曲倾倒现象是半导体领域急需解决的技术问题。

本公开实施提供一种半导体结构的形成方法及半导体结构，通过在第一电容孔中依次形成第一初始电极层、第二电极层和第三电极层，去除部分第一初始电极层以形成第一电极层，第二电极层的抗氧化性大于第一电极层和第三电极层的抗氧化性，由于去除部分第一初始电极层以形成第一电极层，使得电容器下电极的半径变小，且第二电极层的抗氧化性大于第一电极层和第三电极层的抗氧化性，使得在后续沉积介质层时防止下电极被氧化所带来的形变及弯曲现象，提高半导体结构的性能。

下面将结合附图对本公开的各实施例进行详细的阐述。然而，本领域的普通技术人员可以理解，在本公开各实施例中，为了使读者更好地理解本公开而提出了许多技术细节。但是，即使没有这些技术细节和基于以下各实施例的种种变化和修改，也可以实现本公开所要求保护的技术方案。

在下列段落中参照附图以举例方式更具体的描述本公开。根据下面说明和权利要求书，本公开的优点和特征将更清楚。需说明的是，附图均采用非常简化的形式且均使用非精准的比例，仅用以方便、明晰地辅助说明本公开实施例的目的。

可以理解的是，本公开的“在……上”、“在……之上”和“在……上方”的含义应当以最宽方式被解读，以使得“在……上”不仅表示其“在”某物“上”且其间没有居间特征或层（即直接在某物上）的含义，而且还包括在某物“上”且其间有居间特征或层的含义。

在本公开实施例中，术语“第一”、“第二”、“第三”等是用于区别类似的对象，而不必用于描述特定的顺序或先后次序。

在本公开实施例中，术语“层”是指包括具有厚度的区域的材料部分。层可以在下方或上方结构的整体之上延伸，或者可以具有小于下方或上方结构范围的范围。此外，层可以是厚度小于连续结构厚度的均质或非均质连续结构的区域。例如，层可位于连续结构的顶表面和底表面之间，或者层可在连续结构顶表面和底表面处的任何水平面对之间。层可以水平、垂直和/或沿倾斜表面延伸。层可以包括多个子层。

需要说明的是，本公开实施例所记载的技术方案之间，在不冲突的情况下，可以任意组合。

图 1 为一种半导体结构制备方法的流程框图。图 2A 至图 2M 为本公开一实施例提供的半导体结构制备方法的工艺流程图；其中图 2A 为形成叠层结构示意图，图 2B 为形成第一电容

孔示意图，图 2C 为形成第一初始电极层示意图，图 2D 为形成第二电极层示意图，图 2E 为形成第三电极层示意图，图 2F 为去除顶部支承层以上的第一初始电极层、第二电极层和第三电极层示意图，图 2G 为形成初始顶部开口示意图，图 2H 为形成顶部开口和第一牺牲开口示意图，图 2I 为形成中间开口示意图，图 2J 为形成第二电容孔示意图，图 2K 为形成介质层示意图，图 2L 为形成第一上电极层示意图，图 2M 为形成第二上电极层示意图。图 3 为本公开一实施例提供的半导体结构示意图，图 4 为图 3 中 A 处放大示意图，图 5 为图 3 中 B 处放大示意图，图 6 为图 3 中 C 处放大示意图。

如图 1 所示，该制备方法至少包括以下步骤：S10 提供基底，在基底上形成叠层结构；S20 刻蚀叠层结构以形成第一电容孔；S30 在第一电容孔中依次形成第一初始电极层、第二电极层和第三电极层，第二电极层的抗氧化性大于第一初始电极层和第三电极层的抗氧化性；S40 去除部分叠层结构和部分第一初始电极层以形成第二电容孔，剩余的第一初始电极层作为第一电极层；第一电极层、第二电极层和第三电极层构成下电极；S50 在第二电容孔中形成介质层和上电极，介质层覆盖下电极，上电极填满第二电容孔。

下面将结合附图对本申请提出的半导体结构形成方法做详细说明。

请参阅图 1 及图 2A，提供基底 10，在基底 10 上形成叠层结构 20；基底 10 包括衬底 101 和位于衬底 101 上的隔离层 102，隔离层 102 内具有间隔设置的着陆垫 103；叠层结构 20 由下至上至少包括：底部支承层 2011、第一牺牲层 2021、中间支承层 2012、第二牺牲层 2022 和顶部支承层 2013，中间支承层 2012 位于第一牺牲层 2021 和第二牺牲层 2022 之间，底部支承层 2011、中间支承层 2012 和顶部支承层 2013 共同构成支承层 201。具体的衬底 101 的材料可以为硅（Si）、锗（Ge）、硅锗（GeSi）、或碳化硅（SiC）；也可以是绝缘体上硅（SOI），绝缘体上锗（GOI）；或者还可以为其它的材料，例如砷化镓等Ⅲ-Ⅴ族化合物；本实施例中衬底 101 材料为硅。隔离层 102 的材料可以为二氧化硅、二氧化钛、二氧化锆、二氧化铪、氧化钽、氧化镁、氧化铝、氧化铌、氧化钼、氧化锶、氧化钡、氧化钇、氮化物材料(例如氮化硅(Si3N4))、氮氧化物(例如氮氧化硅)中的一种或多种。着陆垫 103 的材料可以为金属(例如钨、钛、镍、铂、铑、钌、铝、铜、钼、铱、银、金)、金属合金、含金属材料(例如金属氮化物、金属硅化物、金属碳化物、金属氧化物)等，在本实施例中着陆垫 103 可以为钨，电容结构通过着陆垫与基底中的晶体管进行导通。支承层 201 的材料可以为氮化物材料(例如氮化硅(Si3N4))、氮氧化物(例如氮氧化硅)、氮化碳材料(例如氮化硅碳(SiCN))，或碳氮氧化物材料(例如碳氮氧化硅(SiOCN))中的一种或多种。第一牺牲层 2021 和第二牺牲层 2022 的材料可以为磷硅酸盐玻璃、硼硅酸盐玻璃、硼磷硅酸盐玻璃(BPSG)、氟硅酸盐玻璃中的一种或多种，需说明的是的第一牺牲层 2021 和第二牺牲层 2022 的掺杂浓度可以不同，举例说明第一牺牲层 2021 和第二牺牲层 2022 均为硼磷硅酸盐玻璃(BPSG)，但第一牺牲层 2021 中的硼和磷的掺杂浓度可以大于第二牺牲层 2022 中的硼和磷的掺杂浓度，因为第一牺牲层 2021 的位置更靠下，

在后续去除第一牺牲层 2021 的时候第一牺牲层 2021 的掺杂浓度越高越容易被去除，以此简化制造工艺。

接着请参阅图 1 及图 2B，刻蚀叠层结构 20 以形成第一电容孔 401，可以采用干法刻蚀以形成第一电容孔 401。

接着请参阅图 1 及图 2C-2E，在第一电容孔 401 中依次形成第一初始电极层 501'、第二电极层 502 和第三电极层 503，第一初始电极层 501'覆盖第一电容孔 401 的侧壁和底部，第二电极层 502 覆盖第一初始电极层 501'，第三电极层 503 填满剩余的第一电容孔 401。第二电极层 502 的抗氧化性大于第一初始电极层 501'和第三电极层 503 的抗氧化性。

接着如图 2F 所示，去除顶部支承层 2013 以上的第一初始电极层 501'、第二电极层 502 和第三电极层 503，使得顶部支承层 2013 的顶面被暴露。

接着请参阅图 1 及图 2G-2J，去除部分叠层结构 20 和部分第一初始电极层 501'以形成第二电容孔 60，剩余的第一初始电极层 501'作为第一电极层 501；第一电极层 501、第二电极层 502 和第三电极层 503 构成下电极 50。

具体的如图 2G 所示，去除部分顶部支承层 2013 以形成初始顶部开口 6011'，初始顶部开口 6011'暴露部分第一初始电极层 501'的侧面和部分第二牺牲层 2022 的顶面；具体的如图 2G 所示，在平行于基底 10 方向上，初始顶部开口 6011'可以间隔设置，即每两个初始顶部开口 6011'之间均具有顶部支承层 2013。

接着如图 2H 所示，通过初始顶部开口 6011'去除暴露的第一初始电极层 501'以形成顶部开口 6011，通过顶部开口 6011 去除第二牺牲层 2022 以及与第二牺牲层 2022 对应的第一初始电极层 501'以形成第一牺牲开口 6021；即如图 2H 所示，第二牺牲层 2022 以及与第二牺牲层 2022 对应的第一初始电极层 501'被全部去除，具体的可以采用氨水、双氧水以及水的混合物对第一初始电极层 501'进行去除。

接着如图 2I 所示，通过第一牺牲开口 6021 继续去除部分中间支承层 2012 以及与中间支承层 2012 对应的第一初始电极层 501'以形成中间开口 6012；中间开口 6012 在基底 10 上的投影与顶部开口 6011 在基底 10 上的投影重叠，中间开口 6012 间隔设置，即每两个中间开口 6012 之间均具有中间支承层 2012。

接着如图 2J 所示继续刻蚀去除第一牺牲层 2021 以及与第一牺牲层 2021 对应的第一初始电极层 501'以形成第二牺牲开口 6022，剩余的第一初始电极层 501'作为第一电极层 501，第一电极层 501 至少位于支承层 201 和第二电极层 502 之间，即如图 2J 所示，第一牺牲层 2021 以及与第一牺牲层 2021 对应的第一初始电极层 501'被全部去除；顶部开口 6011、第一牺牲开口 6021、中间开口 6012 以及第二牺牲开口 6022 共同构成第二电容孔 60。进一步的如图

2J 所示，第一电极层 501 包括顶部第一电极层 5011、中间第一电极层 5012 和底部第一电极层 5013；顶部第一电极层 5011 与顶部支承层 2013 对应，顶部第一电极层 5011 仅位于顶部支承层 2013 与第二电极层 502 之间；中间第一电极层 5012 与中间支承层 2012 对应，中间第一电极层 5012 仅位于中间支承层 2012 与第二电极层 502 之间；底部第一电极层 5013 与底部支承层 2011 对应，底部第一电极层 5013 位于底部支承层 2011 与第二电极层 502 之间且位于第一电容孔 401 的底部。相邻第二电容孔 60 之间具有顶部支承层 2013、中间支承层 2012 以及底部支承层 2011，剩余的底部支承层 2011、中间支承层 2012 和顶部支承层 2013 以及第一电极层 501、第二电极层 502 和第三电极层 503 共同为电容提供支撑力。

第一电极层 501、第二电极层 502 和第三电极层 503 共同构成下电极 50，着陆垫 103 与下电极 50 电连接，第一电极层 501 和第三电极层 503 可以为氮化钛、第二电极层 502 可以为氮硅化钛。第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性；第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率；第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量。本申请实施例中，先在第一电容孔 401 中依次形成第一初始电极层 501’、第二电极层 502 和第三电极层 503，去除部分第一初始电极层 501’以形成第一电极层 501，由于去除部分第一初始电极层 501’以形成第一电极层 501，使得电容器下电极 50 的半径变小，进一步使得半导体结构的尺寸得以微缩。需说明的是因部分第一初始电极层 501’被去除，所以被去除第一初始电极层 501’部分的下电极 50 的半径变小，即在电容结构的不同横截面上下电极 50 的半径是有变化的，与支承层 201 对应部分的第一初始电极层 501’未被去除所以下电极 50 的半径并未发生变化，但非与支承层 201 对应部分的第一初始电极层 501’被去除所以下电极 50 的半径变小，使得电容器的尺寸得以微缩，而且去除第一初始电极层 501’所留下的空间，为后续沉积介质层 701 提供了更多的预留空间。此外改善电容器弯曲倾倒问题是提高集成电路（IC）中电容器性能和可靠性的一个关键方面，电容器倾倒通常发生在高深宽比的结构中，特别是在深亚微米技术节点中，当电容器的尺寸减小而高度增加时，结构的稳定性会受到影响，导致电容器倾斜或倒塌，从而影响电容器的性能和集成电路的良率。本申请实施例中通过设置弹性模量不同的第一电极层 501、第二电极层 502 和第三电极层 503，具体的第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量，在一具体实施例中，第一电极层 501 和第三电极层 503 可以为氮化钛（TiN）、第二电极层 502 可以为氮硅化钛（TSN），TIN 和 TiSiN 的弹性模量分别为 220.433 GPa 和 329.03 GPa；即第二电极层 502 具有较高的弹性模量，这意味着其能够抵抗变形和保持结构的稳定性，使得下电极 50 即使在高应力条件下也能保持电容器的垂直度；利用下电极 50 具有高弹性模量特性有助于增强电容器的机械强度，减少在沉积、刻蚀或后续处理过程中发生倾倒的风险。

接着请参阅图 1 及图 2K-2M，在第二电容孔 60 中形成介质层 701 和上电极 80，介质层

701 覆盖下电极 50，上电极 80 填满第二电容孔 60。

具体的如图 2K 所示，在第二电容孔 60 中形成介质层 701，介质层 701 覆盖第二电容孔的侧壁和底部且覆盖相邻第二电容孔 60 之间的第一牺牲开口 6021 和第二牺牲开口 6022 的内壁，介质层 701 还覆盖顶部支承层 2013、顶部第一电极层 5011、第二电极层 502 和第三电极层 503 的顶部。在一具体实施例中介质层 701 可以为氧化锆、氧化铪或氧化钽中的一种或多种高介电常数材料，第一电极层 501 和第三电极层 503 可以为氮化钛（TiN）、第二电极层 502 可以为氮硅化钛（TiSiN ，也会被简写为 TSN），在形成介质层 701 的时候，需要采用铪源、锆源或钽源经过臭氧氧化后形成氧化铪、氧化锆或氧化钽，在形成介质层 701 时 TiN 更容易被氧化成 TiON，相对来说 TSN 更不容易被氧化所以说 TSN 的抗氧化能力更强。另外高介电常数材料在沉积过程中，特别是在原子层沉积（ALD）或化学气相沉积（CVD）等工艺中，可能会产生内部应力，这种应力可以是由于介质层 701 的热膨胀系数与下电极 50 的材料（如 TiN、TSN 等）的热膨胀系数不匹配，或者由于沉积过程中的化学反应所产生；应力的积累会导致下电极 50 发生弯曲或翘曲。由于第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性，使得在沉积介质层 701 时可以防止下电极 50 被氧化所带来的形变及弯曲现象，提高半导体结构的性能。具体的将抗氧化能力更强的 TSN（TiSiN）材料应用在下电极 50，可以降低介质层 701 沉积过程中下电极 50 的变形，同时减少下电极减薄过程中的 TSN 材料变形，最终实现电容器的下电极 50 不会出现倾倒现象。

接着如图 2L-2M 所示，先在介质层 701 上形成第一上电极层 801，第一上电极层 801 覆盖介质层 701，再形成第二上电极层 802，第二上电极层 802 填满剩余的第二电容孔 60，第一上电极层 801 和第二上电极层 802 共同构成上电极 80，具体的第一上电极层 801 可以为氮化钛，第二上电极层 802 可以为多晶硅。由于第一电极层 501、第二电极层 502 和第三电极层 503 共同构成下电极 50，且第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率；本申请实施例中通过去除部分第一初始电极层 501’以形成第一电极层 501，使得电容器下电极 50 的半径变小，进一步使得半导体结构的尺寸得以微缩，且第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量、第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性，使得在刻蚀以及沉积过程保持电容的稳定性；此处第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率，使得在电容结构保持稳定的同时可以不增加电容的电阻率；如图 2J 所示，第三电极层 503 填满第一电容孔 401 即第三电极层 503 沿平行于基底 10 方向的厚度远大于第二电极层 502 沿平行于基底 10 方向的厚度，在一具体实施例中第一电极层 501 和第三电极层 503 可以为氮化钛（TiN）、第二电极层 502 可以为氮硅化钛（TSN），氮化钛（TIN）的电阻率通常在 50-150 μΩ·cm（微欧姆·厘米），氮硅化钛（TiSiN）的电阻率通常为 100-300 μΩ·cm；第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率，且第三电极层 503 沿平行于基底

10 方向的厚度远大于第二电极层 502 沿平行于基底 10 方向的厚度，使得整个下电极 50 的电阻率降低，提升电容结构的性能。

本申请中通过将第一初始电极层 501’作为牺牲层，去除部分第一初始电极层 501’以形成第一电极层 501，使得电容器下电极 50 的半径变小，进一步使得半导体结构的尺寸得以微缩；且通过第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性、第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量使得在刻蚀以及沉积过程中保持电容结构的稳定性，防止电容倾倒；且第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率，使得整个下电极 50 的电阻率降低；通过以上下电极 50 各膜层的设置不仅能够将电容器半径减小使得半导体器件微缩，且能够防止电容弯曲倾倒现象并提升电容结构的性能。

图 3 为本公开一实施例提供的半导体结构示意图；图 4 为图 3 中 A 处放大示意图；图 5 为图 3 中 B 处放大示意图；图 6 为图 3 中 C 处放大示意图。下面将分别详细说明。

具体的请参阅图 2B、2J 以及图 3，一种半导体结构，包括：基底 10，基底 10 上具有叠层结构 20，叠层结构 20 具有第一电容孔 401；下电极 50 位于第一电容孔 401 中，下电极 50 至少包括第一电极层 501、第二电极层 502 和第三电极层 503，第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性；第二电容孔 60 由至少去除部分叠层结构 20 形成；介质层 701 和上电极 80 位于第二电容孔 60 中，介质层 701 覆盖下电极 50，上电极 80 填满第二电容孔 60。基底 10 包括衬底 101 和位于衬底 101 上的隔离层 102，隔离层 102 内具有间隔设置的着陆垫 103。第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率，第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量。叠层结构 20 由下至上至少包括：底部支承层 2011、第一牺牲层 2021、中间支承层 2012、第二牺牲层 2022 和顶部支承层 2013，中间支承层 2012 位于第一牺牲层 2021 和第二牺牲层 2022 之间，底部支承层 2011、中间支承层 2012 和顶部支承层 2013 共同构成支承层 201。第一电极层 501 至少位于支承层 201 和第二电极层 502 之间；第一电极层 501 包括顶部第一电极层 5011、中间第一电极层 5012 和底部第一电极层 5013；顶部第一电极层 5011 与顶部支承层 2013 对应，顶部第一电极层 5011 仅位于顶部支承层 2013 与第二电极层 502 之间；中间第一电极层 5012 与中间支承层 2012 对应，中间第一电极层 5012 仅位于中间支承层 2012 与第二电极层 502 之间；底部第一电极层 5013 与底部支承层 2011 对应，底部第一电极层 5013 位于底部支承层 2011 与第二电极层 502 之间且位于第一电容孔 401 的底部。第一电极层 501 和第三电极层 503 可以为氮化钛、第二电极层 502 可以为氮硅化钛，氮化钛（TIN）的电阻率通常在 50-150 μΩ·cm（微欧姆·厘米），氮硅化钛（TiSiN）的电阻率通常为 100-300 μΩ·cm；TIN 和 TiSiN 的弹性模量分别为 220.433 GPa 和 329.03 GPa；在形成介质层 701 的时候，需要采用铪源、锆源或钽源经过臭氧氧化后形成氧化铪、氧化锆或氧化钽，在形成介

质层 701 时 TiN 更容易被氧化成 TiON，相对来说 TSN 更不容易被氧化所以说 TiSiN 的抗氧化能力更强。

本申请中通过将第一初始电极层 501’作为牺牲层，去除部分第一初始电极层 501’以形成第一电极层 501，使得电容器下电极 50 的半径变小，进一步使得半导体结构的尺寸得以微缩；且通过第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性、第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量使得在刻蚀以及沉积过程中保持电容结构的稳定性，防止电容倾倒；且第一电极层 501 和第三电极层 503 的电阻率小于第二电极层 502 的电阻率，使得整个下电极 50 的电阻率降低；通过以上下电极 50 各膜层的设置不仅能够将电容器半径减小使得半导体器件微缩，且能够防止电容弯曲倾倒现象并提升电容结构的性能。

图 4 为图 3 中 A 处放大示意图，从图 4 可以看出顶部第一电极层 5011 位于顶部支承层 2013 两侧，第二电极层 502 沿平行于基底 10 方向的厚度大于顶部第一电极层 5011 沿平行于基底 10 方向的厚度，顶部支承层 2013 的上下表面均被介质层 701 覆盖。图 5 为图 3 中 B 处放大示意图，从图 5 可以看出中间第一电极层 5012 位于中间支承层 2012 两侧，第二电极层 502 沿平行于基底 10 方向的厚度大于中间第一电极层 5011 沿平行于基底 10 方向的厚度，中间支承层 2012 的上下表面均被介质层 701 覆盖。图 6 为图 3 中 C 处放大示意图，从图 6 可以看出底部第一电极层 5013 位于底部支承层 2011 两侧，且底部第一电极层 5013 还位于第一电容孔 401 的底部，第二电极层 502 沿平行于基底 10 方向的厚度大于底部第一电极层 5013 沿平行于基底 10 方向的厚度，底部第一电极层 5013 与着陆垫 103 电连接，且着陆垫 103 在基底 10 的正投影位于底部第一电极层 5013 在基底 10 的正投影之内，底部第一电极层 5013 呈凹槽状且具有底部和侧壁，第二电极层 502 覆盖底部第一电极层 5013 的底部，介质层 701 覆盖底部第一电极层 5013 侧壁的顶面。本申请中第二电极层 502 沿平行于基底 10 方向的厚度大于第一电极层 501 沿平行于基底 10 方向的厚度，且由于第二电极层 502 的抗氧化性大于第一电极层 501 和第三电极层 503 的抗氧化性，第二电极层 502 的弹性模量大于第一电极层 501 和第三电极层 503 的弹性模量，使得电容结构的稳定性更强，防止电容结构的倾倒或短路。

在电容结构中下电极采用本方案的第一电极层 501、第二电极层 502 和第三电极层 503 与下电极只采用一层相比，其各项性能更加优越；在一具体实施例中，在 X 电容器的下电极采用 TiN、TiSiN 和 TiN 的复合层，在 Y 电容器的下电极仅采用 TiN 一层，X 电容器与 Y 电容器的关键尺寸 CD（Critical Dimension）相同，X 电容的气孔率为 0.02%-0.06%，Y 电容的气孔率为 5%-7%，X 电容的弯曲率为 0%，Y 电容的弯曲率为 10%-14%。需说明这里气孔率是指含有气孔的电容个数与总电容个数的比率，在电容器中气孔产生的原因大致如下：在下极板仅为 TiN 时，TiN 沉积到一定厚度就会结晶形成较大的晶粒，较大晶粒的存在就会使得

电容孔的顶部优先封口形成气孔（void）；但在本申请中将下电极设置为第一电极层 501、第二电极层 502 和第三电极层 503 的至少三层膜层，也就是说原本 TiN 一层的厚度为 D1 现在是三层厚度和为 D1，即相当于 TiN 的厚度减小，使得 TiN 达不到生成大晶粒的条件，且本申请中第一电极层 501 和第三电极层 503 为氮化钛（TiN）、第二电极层 502 为氮硅化钛（TiSiN），第二电极层 TiSiN 的厚度远大于第一电极层的厚度，所以采用本申请技术方案的电容孔不容易封口产生 viod，其气孔率更低，气孔率低则电容器的电性能及稳定性就更好。另外电容的弯曲率是指电容弯曲的个数与总电容个数的比率，采用本申请技术方案所制造的电容器 X 其弯曲率为 0，而下电极仅采用 TiN 一层的电容器 Y 的弯曲率为 10%-14%，电容弯曲会使得原本相互独立的电容倾倒并连接在一起，使得电容产生短路，形成坏点（fail bit），这会严重影响电容器的性能，采用本申请方案可提升电容的稳定性防止电容弯曲，提升电容器的性能。

本领域的普通技术人员可以理解，上述各实施方式是实现本公开的具体实施例，而在实际应用中，可以在形式上和细节上对其作各种改变，而不偏离本公开的精神和范围。任何本领域技术人员，在不脱离本公开的精神和范围内，均可作各自更动与修改，因此本公开的保护范围应当以权利要求限定的范围为准。

权 利 要 求 书

1. 一种半导体结构的制备方法，其特征在于，包括：

提供基底（10），在所述基底（10）上形成叠层结构（20）；

刻蚀所述叠层结构（20）以形成第一电容孔（401）；

在所述第一电容孔（401）中依次形成第一初始电极层（501’）、第二电极层（502）和第三电极层（503），所述第二电极层（502）的抗氧化性大于所述第一初始电极层（501’）和所述第三电极层（503）的抗氧化性；

去除部分所述叠层结构(20)和部分所述第一初始电极层(501’)以形成第二电容孔(60)，剩余的所述第一初始电极层（501’）作为第一电极层（501）；所述第一电极层（501）、所述第二电极层（502）和所述第三电极层（503）构成下电极（50）；

在所述第二电容孔（60）中形成介质层（701）和上电极（80），所述介质层（701）覆盖所述下电极（50），所述上电极（80）填满所述第二电容孔（60）。

2. 根据权利要求 1 所述的半导体结构的制备方法，其特征在于，所述第一电极层（501）和所述第三电极层（503）的电阻率小于所述第二电极层（502）的电阻率；所述第二电极层（502）的弹性模量大于所述第一电极层（501）和所述第三电极层（503）的弹性模量。

3. 根据权利要求 1 所述的半导体结构的制备方法,其特征在于,所述第一初始电极层(501’)覆盖所述第一电容孔（401），所述第二电极层（502）覆盖所述第一初始电极层（501’），所述第三电极层（503）填满剩余的所述第一电容孔（401）。

4. 根据权利要求 1 所述的半导体结构的制备方法，其特征在于，所述基底（10）内还具有隔离层（102），着陆垫（103）位于所述隔离层（102）内，所述着陆垫（103）与所述下电极（50）电连接。

5. 根据权利要求 1 所述的半导体结构的制备方法，其特征在于，所述第一电极层（501）和所述第三电极层（503）可以为氮化钛、所述第二电极层（502）可以为氮硅化钛。

6. 根据权利要求 1-5 任一所述的半导体结构的制备方法，其特征在于，所述叠层结构（20）由下至上至少包括：底部支承层（2011）、第一牺牲层（2021）、中间支承层（2012）、第二牺牲层（2022）和顶部支承层（2013），所述中间支承层（2012）位于所述第一牺牲层（2021）和所述第二牺牲层(2022)之间,所述底部支承层(2011)、所述中间支承层(2012)和所述顶部支承层（2013）共同构成支承层（201）。

7. 根据权利要求 6 所述的半导体结构的制备方法,其特征在于,去除部分所述叠层结构(20)和部分所述第一初始电极层（501’）以形成第二电容孔（60），剩余的所述第一初始电极

层（501’）作为第一电极层（501）至少包括：去除部分所述顶部支承层（2013）以形成初始顶部开口（6011’），所述初始顶部开口（6011’）暴露部分所述第一初始电极层（501’）的侧面和部分所述第二牺牲层（2022）顶面，通过所述初始顶部开口（6011’）去除暴露的所述第一初始电极层（501’）以形成顶部开口（6011）；通过所述顶部开口（6011）至少去除所述第一牺牲层（2021）和所述第二牺牲层（2022），并去除与所述第一牺牲层（2021）和所述第二牺牲层（2022）对应的所述第一初始电极层（501’），剩余的所述第一初始电极层（501’）作为第一电极层（501）；所述第一电极层（501）至少位于所述支承层（201）和所述第二电极层（502）之间。

8. 根据权利要求 7 所述的半导体结构的制备方法，其特征在于，所述第一电极层（501）包括顶部第一电极层（5011）、中间第一电极层（5012）和底部第一电极层（5013）；所述顶部第一电极层（5011）与所述顶部支承层（2013）对应，所述顶部第一电极层（5011）仅位于所述顶部支承层（2013）与所述第二电极层（502）之间；所述中间第一电极层（5012）与所述中间支承层（2012）对应，所述中间第一电极层（5012）仅位于所述中间支承层（2012）与所述第二电极层（502）之间；所述底部第一电极层（5013）与所述底部支承层（2011）对应，所述底部第一电极层（5013）位于所述底部支承层（2011）与所述第二电极层（502）之间且位于所述第一电容孔（401）的底部。

9. 一种半导体结构，其特征在于，包括：

基底（10），所述基底（10）上具有叠层结构（20），所述叠层结构（20）具有第一电容孔（401）；

下电极（50），位于所述第一电容孔（401）中，所述下电极（50）至少包括第一电极层（501）、第二电极层（502）和第三电极层（503），所述第二电极层（502）的抗氧化性大于所述第一电极层（501）和所述第三电极层（503）的抗氧化性；

第二电容孔（60），由至少去除部分所述叠层结构（20）形成；

介质层（701）和上电极（80）位于所述第二电容孔（60）中，所述介质层（701）覆盖所述下电极（50），所述上电极（80）填满所述第二电容孔（60）。

10. 根据权利要求 9 述的半导体结构，其特征在于，所述第一电极层（501）和所述第三电极层（503）的电阻率小于所述第二电极层（502）的电阻率；所述第二电极层（502）的弹性模量大于所述第一电极层（501）和所述第三电极层（503）的弹性模量。

11. 根据权利要求 9 述的半导体结构，其特征在于，所述基底（10）内具有隔离层（102），着陆垫（103）位于所述隔离层（102）内，所述着陆垫（103）与所述下电极（50）电连接。

12. 根据权利要求 9 述的半导体结构，其特征在于，所述第一电极层（501）和所述第三电极层（503）可以为氮化钛、所述第二电极层（502）可以为氮硅化钛。

13. 根据权利要求 9-12 任一所述的半导体结构，其特征在于，所述叠层结构（20）由下至上至少包括：底部支承层（2011）、第一牺牲层（2021）、中间支承层（2012）、第二牺牲层（2022）和顶部支承层（2013），所述中间支承层（2012）位于所述第一牺牲层（2021）和所述第二牺牲层（2022）之间，所述底部支承层（2011）、所述中间支承层（2012）和所述顶部支承层（2013）共同构成支承层（201）。

14. 根据权利要求 13 所述的半导体结构，其特征在于，所述第一电极层（501）至少位于所述支承层（201）和所述第二电极层（502）之间。

15. 根据权利要求 14 述的半导体结构，其特征在于，所述第一电极层（501）包括顶部第一电极层（5011）、中间第一电极层（5012）和底部第一电极层（5013）；所述顶部第一电极层（5011）与所述顶部支承层（2013）对应，所述顶部第一电极层（5011）仅位于所述顶部支承层（2013）与所述第二电极层（502）之间；所述中间第一电极层（5012）与所述中间支承层(2012)对应，所述中间第一电极层(5012)仅位于所述中间支承层(2012)与所述第二电极层（502）之间；所述底部第一电极层（5013）与所述底部支承层（2011）对应，所述底部第一电极层(5013)位于所述底部支承层(2011)与所述第二电极层(502)之间且位于所述第一电容孔（401）的底部。