

明 細 書

発明の名称：

フィルタ、デュープレクサ、通信モジュール、通信装置

技術分野

[0001] 本願の開示は、フィルタ、デュープレクサ、通信モジュール、通信装置に関する。

背景技術

[0002] 携帯電話に代表される無線機器の急速な普及により、デュープレクサへの需要は急速に拡大している。特に小型で高い急峻性を有する弾性波素子を用いたデュープレクサへの需要は旺盛である。

[0003] デュープレクサは、送信フィルタと受信フィルタとを備えている。送信フィルタ及び受信フィルタには、低損失化、高抑圧化、広帯域化が求められている。特に、フィルタの広帯域化は、近年の大容量ならびに高速通信の要求から、強く要望されている。

[0004] 弾性波素子を用いてフィルタを実現する手法として、ラダー型フィルタが広く用いられている。ラダー型フィルタは、共振周波数の異なる複数の共振器を梯子状に結線した高周波フィルタである。

[0005] ラダー型フィルタを広帯域化するには、共振器にインダクタンスを接続することで共振周波数を低周波側にシフトさせることが原理的に可能である。これによって、共振周波数と反共振周波数の差を見かけ上、拡張することができ、広帯域化が図れる。特許文献1は、直列共振器および並列共振器それぞれにインダクタンスを直列接続することで共振周波数と反共振周波数の差を拡張し、中間帯域に劣化を生じさせずに通過特性を広帯域化することができる構成を開示している。

先行技術文献

特許文献

[0006] 特許文献1：特開平10-126212号公報

発明の概要

発明が解決しようとする課題

- [0007] しかしながら、特許文献 1 が開示している構成は、各共振器にインダクタンスを接続する構成であるため、フィルタの多段化に伴って多くのインダクタンスを備える必要があり、フィルタチップの小型化の妨げとなる。並列共振器にのみインダクタンスを接続することで、チップの小型化と両立することは可能であるが、この場合、広帯域化は直列共振器の共振周波数と反共振周波数の差で制限されてしまい、十分な広帯域化を図ることが困難となる。

課題を解決するための手段

- [0008] 本願の開示は、少なくとも一つの直列共振器と、少なくとも一つの並列共振器と、前記並列共振器のうち少なくとも一つの並列共振器に直列に接続されるインダクタンスを有し、前記インダクタンスが直列接続されている並列共振器の反共振周波数が、前記直列共振器のうち少なくとも一つの直列共振器の反共振周波数以上である。

発明の効果

- [0009] 本願によれば、広帯域特性を有する小型なフィルタを提供できる。

図面の簡単な説明

- [0010] [図1A]直列共振器の回路図
[図1B]並列共振器の回路図
[図1C]共振器の周波数特性を示す特性図
[図2A]ラダー型フィルタの回路図
[図2B]共振器の周波数特性を示す特性図
[図3A]ラダー型フィルタの回路図
[図3B]ラダー型フィルタの回路図
[図4A]共振器の周波数特性を示す特性図
[図4B]共振器の減衰特性を示す特性図
[図4C]共振器の反射特性を示す特性図

[図4D] 共振器の周波数特性を示す特性図

[図4E] 共振器の減衰特性を示す特性図

[図4F] 共振器の反射特性を示す特性図

[図4G] 共振器の周波数特性を示す特性図

[図4H] 共振器の減衰特性を示す特性図

[図4I] 共振器の反射特性を示す特性図

[図5A] 実施の形態にかかるデュープレクサの回路図

[図5B] 比較例のデュープレクサの回路図

[図6A] 共振器の周波数特性を示す特性図

[図6B] 共振器の減衰特性を示す特性図

[図7] 受信フィルタの通過特性を示す特性図

[図8] 実施の形態にかかるデュープレクサを備えたRFモジュールのブロック図

[図9A] 送信フィルタの具体構成を示す模式図

[図9B] 受信フィルタの具体構成を示す模式図

[図10A] 送信フィルタの具体構成を示す模式図

[図10B] 受信フィルタの具体構成を示す模式図

[図11A] 圧電薄膜共振器の平面図

[図11B] 図11AにおけるA-A部の断面図

[図12A] 圧電薄膜共振器の平面図

[図12B] 図12AにおけるA-A部の断面図

[図12C] 圧電薄膜共振器の断面図

[図12D] 圧電薄膜共振器の断面図

[図13A] デュープレクサの具体構成を示す模式図

[図13B] デュープレクサモジュールの具体構成を示す模式図

[図14] デュープレクサモジュールの具体構成を示す分解斜視図

[図15A] デュープレクサモジュールの具体構成を示す模式図

[図15B] デュープレクサモジュールの具体構成を示す模式図

[図15C] デュープレクサモジュールの具体構成を示す模式図

[図16] チップインダクタの模式図

[図17] デュープレクサモジュールの具体構成を示す分解斜視図

[図18] 通信モジュールのブロック図

[図19] 通信装置のブロック図

発明を実施するための形態

[0011] (実施の形態 1)

[1. フィルタ、デュープレクサの構成]

図 1 A は、ラダー型フィルタにおける直列共振器の回路図である。図 1 B は、ラダー型フィルタにおける並列共振器の回路図である。図 1 C は、直列共振器及び並列共振器の周波数特性を示す。図 1 C における実線は、図 1 A に示す直列共振器 S の周波数特性である。破線は、図 1 B に示す並列共振器 P の周波数特性である。

[0012] 図 1 C に示すように、直列共振器 S は、共振周波数 f_{rs} と反共振周波数 f_{as} とを有する。並列共振器 P は、共振周波数 f_{rp} と反共振周波数 f_{ap} とを有する。ここで、並列共振器 P の反共振周波数 f_{ap} と直列共振器 S の共振周波数 f_{rs} とがほぼ同じ値を有するとき、図 2 A に示すように直列共振器 S を直列腕（入力端子 T_{in} と出力端子 T_{out} との間に接続されている信号線）に配し、並列共振器 P を並列腕（直列腕とグランドとの間に接続されている信号線）に配することで、図 2 B に示すようなフィルタ特性を有するフィルタを実現することができる。

[0013] 図 3 A に示すように、ラダー型フィルタは、図 2 A に示す一対（一つの直列共振器と一つの並列共振器との組み合わせ）の梯子型回路が、多段（G 1 ～ G 4）に接続されている。図 3 A に示すラダー型フィルタは、直列腕に容量 C_s を有する直列共振器 S 1 ～ S 4 が接続され、並列腕に容量 C_p を有する並列共振器 P 1 ～ P 4 が接続されている。このとき、梯子型回路は、各段間における反射を防ぐため、図 3 A に示すようにミラー反転させた形で接続される。例えば、第 1 段 G 1 の梯子型回路の直列腕における並列腕とのノー

ドの次段には、第２段 G_2 の梯子型回路の並列腕とのノードが配されている。また、第２段 G_2 の直列共振器 S_2 の次段には、第３段 G_3 の直列共振器 S_3 が接続されている。第３段 G_3 及び第４段 G_4 も同様の接続関係を有するように接続されている。

[0014] 図３Ａに示すように梯子型回路を多段接続すると、直列腕において同種の共振器が直列接続されている箇所と並列腕において同種の共振器が並列接続されている箇所とが存在する。実際のラダー型フィルタは、フィルタ回路を小型化するために、これらの共振器は一つの共振器として容量的に合成される。図３Ｂは、隣り合う共振器が容量的に合成されているラダー型フィルタの回路図である。図３Ａにおける直列共振器 S_2 及び S_3 は、図３Ｂに示すように、各容量 C_s が合成された容量 $C_s/2$ を有する直列共振器 S_5 に置換可能である。また、図３Ａにおける並列共振器 P_1 及び P_2 は、図３Ｂに示すように、各容量 C_p が合成された容量 $2C_p$ を有する並列共振器 P_5 に置換可能である。また、図３Ａにおける並列共振器 P_3 及び P_4 は、図３Ｂに示すように、各容量 C_p が合成された容量 $2C_p$ を有する並列共振器 P_6 に置換可能である。

[0015] 図４Ａは、直列共振器（周波数特性 V_{s1} ）と並列共振器（周波数特性 V_{p1} ）の周波数差を拡張する前の周波数特性である。図４Ｂは、図４Ａに示す周波数特性を有する共振器を含むフィルタの減衰特性である。図４Ｃは、図４Ａに示す周波数特性を有する共振器を含むフィルタの反射特性である。図４Ｄは、図４Ａに示す周波数特性に比べて、直列共振器の共振周波数及び反共振周波数と並列共振器の共振周波数と反共振周波数との周波数差を拡張したときの周波数特性を示す。図４Ｅは、図４Ｄに示す周波数特性を有する共振器を含むフィルタの減衰特性である。図４Ｆは、図４Ｄに示す周波数特性を有する共振器を含むフィルタの反射特性である。図４Ｇは、図４Ｄに示す周波数特性に比べて、直列共振器及び並列共振器の共振周波数を低周波側へシフトさせたときの周波数特性を示す。図４Ｈは、図４Ｇに示す周波数特性を有する共振器を含むフィルタの減衰特性である。図４Ｉは、図４Ｇに示す周波

数特性を有する共振器を含むフィルタの反射特性である。

[0016] ラダー型フィルタにおいて、通過帯域を広帯域化するためには、直列共振器と並列共振器の周波数差を拡張すればよい。例えば、図4A～図4Cに示す特性を有するフィルタにおいて、図4Aの特性 V_{s1} を有する直列共振器を図4Dの特性 V_{s2} を有する直列共振器に置き換え、図4Aの特性 V_{p1} を有する並列共振器を図4Dの特性 V_{p2} を有する並列共振器に置き換える。しかし、この手法では、インピーダンス整合が確保できなくなり、図4E及び図4Fに示すように通過帯域の略中央の帯域において入力損失が大きく劣化してしまう。

[0017] 共振器の共振周波数と反共振周波数の差は、共振器自身の結合係数によって決定される。したがって、直列共振器と並列共振器の周波数差を単純に拡張するだけでは、フィルタ特性を低損失化するのは困難である。

[0018] そこで、共振器にインダクタンスを接続することで、共振周波数を低周波側にシフトさせることが原理的に可能である。これによって、共振周波数と反共振周波数の差を見かけ上、拡張できる。例えば、直列共振器および並列共振器それぞれにインダクタンスを直列接続し、共振周波数と反共振周波数の差を拡張すれば、共振器の周波数特性は図4Gに示すようになる。このような共振器でフィルタを作成すれば、図4H及び図4Iに示すように周波数帯域の略中央の帯域に劣化を生じせしめずに、広帯域な特性を得ることが可能である。

[0019] しかしながら、共振器にインダクタンスを接続して広帯域化を図る手法では、各共振器にインダクタンスを接続する構成であるため、フィルタの多段化に伴って多くのインダクタンスを備える必要があり、フィルタチップの小型化の妨げとなる。並列共振器にのみインダクタンスを接続することで、チップの小型化と両立することは可能であるが、この場合、広帯域化は直列共振器の共振周波数と反共振周波数の差で制限されてしまい、十分な広帯域化を図ることが困難となる。

[0020] (実施例1)

図5 Aは、実施例1にかかるデュープレクサの回路図を示す。図5 Aに示すデュープレクサは、送信フィルタ1と受信フィルタ2とを備えている。送信フィルタ1及び受信フィルタ2は、ラダー型フィルタを含む。受信フィルタ2は、直列共振器S1～S4、並列共振器P1～P4、インダクタンスL1～L3を含む。送信フィルタ1の出力側及び受信フィルタ2の入力側は、アンテナAntに接続されている。送信フィルタ1は、入力側が送信端子Txに接続されている。受信フィルタ2は、出力側が受信端子Rxに接続されている。ここでは、直列共振器S1～S4及び並列共振器P1～P4は、例えば、窒化アルミニウムを圧電膜として使用している圧電薄膜共振器で実現することができる。

[0021] 図5 Aに示す受信フィルタ2は、並列共振器P11及びインダクタンスL11をさらに備える。並列共振器P11は、並列腕に接続される。並列共振器P11の反共振周波数は、直列共振器S1～S4の反共振周波数と一致する。インダクタンスL11は、並列共振器P11に直列接続されている。並列共振器P11の共振周波数は、インダクタンスL11を直列接続することによって、並列共振器P1～P4の共振周波数より低い値となるように調整される。なお、図5 Bに示す受信フィルタ102は、比較例であり、図5 Aの構成から並列共振器P11及びインダクタンスL11を除去した構成である。

[0022] 図6 Aは、図5 Aにおける直列共振器S1～S4および並列共振器P1～P4の周波数特性と、インダクタンスL11が接続された並列共振器P11の周波数特性とを示す。図6 Bは、図6 Aに示す特性を有する共振器を備えたフィルタの減衰特性を示す。図6 Aにおいて、特性 V_{S11} は、直列共振器S1～S4の周波数特性である。特性 V_{P11} は、並列共振器P1～P4の周波数特性である。特性 V_{P12} は、並列共振器P11の周波数特性である。図6 Aに示すように、フィルタの通過帯域は、インダクタンスL11が直列接続されている並列共振器P11の共振周波数 f_{rp1} と反共振周波数 f_{ap1} との間に包括されている。共振周波数 f_{rp1} と反共振周波数 f_{ap1} とに挟まれている周波数帯は、共振器

において反射係数の位相が 0° から 180° 度まで変化する領域である。したがって、並列共振器P11とインダクタンスL11とを接続した二端子素子は、共振周波数 f_{rpl} と反共振周波数 f_{ap1} とに挟まれている周波数帯において、インピーダンス整合器として動作する。これにより、図6Aにおける通過帯域の略中央の帯域においてインピーダンスを整合することができるようになるため、図6Bに示すように通過帯域の略中央の周波数帯域の劣化を抑えることができる。

[0023] 図7は、受信フィルタの通過特性を示す。図7において、実線は図5Aに示す受信フィルタ2（実施例）の受信特性を示す。破線は図5Bに示す受信フィルタ（比較例）の受信特性を示す。すなわち、実線は、並列共振器P11およびインダクタンスL11がインピーダンス整合器として追加されている受信フィルタの特性である。図7における横軸は、受信フィルタの中心周波数で正規化している。ここで、一例として、フィルタの比帯域は6%である。受信フィルタ2にインピーダンス整合器を追加することで、図7に示すように、通過帯域の略中央でのインピーダンスの不整合が改善され、比帯域6%の帯域幅においても、十分に平滑なフィルタ特性を実現することができる。

ここで、例えば、並列共振器P11の静電容量を2.3pF、インダクタンスL11を3nHと設定し、P11とL11とを直列接続した並列腕の共振点を正規化周波数にて0.511、反共振点を1.033と設定することができる。反共振点はフィルタを構成する直列共振子の反共振点と一致させ、共振点は通過帯域に対して十分に低い周波数に配することができる。このため、フィルタの通過帯域において、並列共振器P11は、単なるリアクタンス素子として機能し、インピーダンス整合素子としてのみ機能する。

[0024] なお、本実施例では、並列共振器P11の反共振周波数は、他の直列共振器S1～S4の反共振周波数と一致する構成としているが、並列共振器P11の反共振周波数は他の直列共振器S1～S4の反共振周波数より高くてもよい。この場合でも、並列共振器P11の共振周波数と反共振周波数との間

にフィルタの通過帯域を包括することができる。なお、構成層の厚みによって共振周波数が制御される圧電薄膜共振器では、フィルタに含まれる共振器を別個に周波数調整することが難しい。そのため、並列共振器P 1 1の反共振器周波数は、直列共振器S 1 ~ S 4の反共振周波数と一致させ、インダクタンスL 1 1によって並列共振器P 1 1の共振周波数を周波数移動させる構成の方が、製作工程上有利といえる。

[0025] また、本実施例では、共振器は圧電薄膜共振器で実現しているが、弾性表面波素子、L o v e波素子、L a m b波素子のいずれであっても同様の考察が成り立つ。弾性表面波素子、L o v e波素子、L a m b波素子は、I D T (InterDigital Transducer) 電極のピッチを変えることで、周波数を調整することができる。I D Tのピッチによって周波数が制御される共振器では、圧電薄膜共振器のように構成層の厚さによる周波数調整上の制約を受けない。この場合、フィルタの通過帯域の高周波端を定義するのは直列共振器の中で最も低い共振周波数を有する共振器の反共振周波数なので、インピーダンス整合用の並列共振器P 1 1の反共振周波数は、直列共振器の中で最も低い共振周波数を有する共振器の反共振周波数と一致させるか、もしくはそれ以上に調整することが好ましい。また、フィルタの通過帯域の低周波端を定義するのは並列共振器の中で最も高い共振周波数を有する共振器の共振周波数なので、インピーダンス整合用の並列共振器P 1 1の共振周波数は、並列共振器の中で最も高い共振周波数を有する共振器の共振周波数と一致させるか、もしくはそれ以下に調整することが好ましい。

[0026] また、本実施例では、図5 Aに示すようにデュープレクサを挙げて説明しているが、受信フィルタを単体の場合も、本実施例で得られる効果と同様の効果を得ることができる。

[0027] また、本実施例では、図5 Aに示すようにラダー型フィルタを挙げて説明しているが、直列共振器と並列共振器とを格子状に接続するラティス型フィルタにおいても、本実施例で得られる効果と同様の効果を得ることができる。

。

[0028] なお、複数の直列共振器 S 1 ～ S 4 の共振周波数が互いに異なる周波数を有する場合、インダクタンス L 1 1 が直列接続されている並列共振器 P 1 1 の反共振周波数は、複数の直列共振器 S 1 ～ S 4 の中で最も低い共振周波数を有する直列共振器の反共振周波数以上とすることが好ましい。

[0029] また、複数の並列共振器 P 1 ～ P 4 の共振周波数が互いに異なる周波数を有する場合、インダクタンス L 1 1 によって周波数移動される並列共振器 P 1 1 の共振周波数は、複数の並列共振器 P 1 ～ P 4 の中で最も高い共振周波数を有する並列共振器の共振周波数以下とすることが好ましい。

[0030] 図 8 は、本実施の形態にかかるデュプレクサを備えた R F モジュールの一例である。図 8 に示す R F モジュールは、スイッチモジュール 2 0 2 (SW Module)、デュプレクサバンクモジュール 2 0 3 (Duplexer Bank Module)、および増幅器モジュール 2 0 4 (AMP Module) を備えている。デュプレクサバンクモジュール 2 0 3 は、複数のデュプレクサ 2 0 3 a ～ 2 0 3 c を備えている。スイッチモジュール 2 0 2 は、アンテナ 2 0 1 a 及び 2 0 1 b に接続されている。スイッチモジュール 2 0 2 は、デュプレクサバンクモジュール 2 0 3 に含まれている複数のデュプレクサ 2 0 3 a ～ 2 0 3 c を適宜選択して、送信信号や受信信号の交信を行う。図 8 において、デュプレクサはデュプレクサバンクモジュール 2 0 3 の一部としているが、例えば、デュプレクサを増幅器モジュール 2 0 4 やスイッチモジュール 2 0 2 と組み合わせてモジュール化することもできる。

[0031] (実施例 2)

図 9 A は、図 5 A に示す送信フィルタチップの具体構成例を示す模式図である。図 9 B は、図 5 A における受信フィルタチップの具体構成例を示す模式図である。デュプレクサに含まれる送信フィルタ及び受信フィルタは、図 9 A 及び図 9 B に示すように、別個のフィルタチップとして形成することができる。図 9 A に示す送信フィルタチップに含まれる直列共振器 S 2 1 ～ S 2 4、並列共振器 P 2 1 ～ P 2 4、インダクタンス L 2 1 は、図 5 A に示

す符号と同一符号を付与し、図 5 A に示す構成と図 9 A に示す構成との整合性を図っている。また、図 9 B に示す受信フィルタチップに含まれる直列共振器 S 1 ～ S 4 、並列共振器 P 1 ～ P 4 、インダクタンス L 1 ～ L 3 、並列共振器 P 1 1 、インダクタンス L 1 1 は、図 5 A に示す符号と同一符号を付与し、図 5 A に示す構成と図 9 B に示す構成との整合性を図っている。

[0032] なお、図 9 A 及び図 9 B において、インダクタンス L 1 ～ L 3 、 L 2 1 は、外部部品、もしくはパッケージまたはモジュール基板上の配線で実現することができる。図 9 A 及び図 9 B に示すフィルタチップは、シリコン基板 2 0 上に圧電薄膜共振器を作製することで形成される。

[0033] また、フィルタチップは、弾性表面波素子で実現することができる。図 1 0 A は、共振器を弾性表面波素子で実現した送信フィルタチップの模式図である。図 1 0 B は、共振器を弾性表面波素子で実現した受信フィルタチップの模式図である。図 1 0 A に示す送信フィルタチップに含まれる直列共振器 S 2 1 ～ S 2 4 、並列共振器 P 2 1 ～ P 2 4 、インダクタンス L 2 1 は、図 5 A に示す符号と同一符号を付与し、図 5 A に示す構成と図 1 0 A に示す構成との整合性を図っている。また、図 1 0 B に示す受信フィルタチップに含まれる直列共振器 S 1 ～ S 4 、並列共振器 P 1 ～ P 4 、インダクタンス L 1 ～ L 3 、並列共振器 P 1 1 、インダクタンス L 1 1 は、図 5 A に示す符号と同一符号を付与し、図 5 A に示す構成と図 1 0 B に示す構成との整合性を図っている。図 1 0 A 及び図 1 0 B に示すフィルタチップは、圧電基板 2 1 上にアルミニウム (A 1) を配線することで形成されている。

[0034] 図 1 1 A は、圧電薄膜共振器の具体構成を示す平面図である。図 1 1 B は、図 1 1 A における A - A 部の断面図である。図 1 1 A 及び図 1 1 B に示すように、圧電薄膜共振器は、基板 3 1 と、基板 3 1 上に形成されている下部電極 3 3 と、下部電極 3 3 上に形成されている圧電膜 3 4 と、圧電膜 3 4 上に形成されている上部電極 3 2 とを備えている。基板 3 1 において、上部電極 3 2 と下部電極 3 3 とが重なり合う領域には、空隙 3 5 が形成されている。

[0035] 図 1 2 A は、圧電薄膜共振器の他例の具体構成を示す平面図である。図 1 2 B は、図 1 2 A における A-A 部の断面図である。図 1 2 A 及び図 1 2 B に示すように、圧電薄膜共振器は、基板 4 1 と、基板 4 1 上に形成されている下部電極 4 3 と、下部電極 4 3 上に形成されている圧電膜 4 4 と、圧電膜 4 4 上に形成されている上部電極 4 2 とを備えている。基板 4 1 において、上部電極 4 2 と下部電極 4 3 とが重なり合う領域には、空隙 4 5 が形成されている。図 1 2 C は、図 1 2 B に示す圧電薄膜共振器において、基板 4 1 に空隙 4 5 が形成されておらず、基板 5 1 と下部電極 5 3 との間に空隙 5 5 が形成されている圧電薄膜共振器の断面図である。図 1 2 C に示す圧電薄膜共振器は、基板 5 1、上部電極 5 2、下部電極 5 3、圧電膜 5 4 を備えている。図 1 2 D は、図 1 2 B に示す圧電薄膜共振器において、空隙 4 5 に代えて反射膜 6 5 が形成されている圧電薄膜共振器の断面図である。図 1 2 D に示す圧電薄膜共振器は、基板 6 1、上部電極 6 2、下部電極 6 3、圧電膜 6 4、反射膜 6 5 を備えている。

[0036] 図 1 3 A 及び図 1 3 B は、デュープレクサの具体構成を示す模式図である。フィルタチップは、機械的に駆動する部位を有するため、気密封止されることが望ましい。気密封止構造は、受信フィルタチップと送信フィルタチップとが個別に気密封止されていてもよいし、デュープレクサパッケージとして受信フィルタチップと送信フィルタチップとがまとめて気密封止されていてもよい。図 1 3 A は、基板 7 1 の上に、送信フィルタパッケージ 7 1、受信フィルタパッケージ 7 2、インダクタンス L 1、L 2、L 3、L 1 1、L 2 1 が実装されている形態を示す。図 1 3 B は、基板 7 1 の上に、デュープレクサパッケージ 7 4、インダクタンス L 1、L 2、L 3、L 1 1、L 2 1 が実装されている形態を示す。デュープレクサパッケージ 7 4 は、送信フィルタチップ 7 5 及び受信フィルタチップ 7 6 を内蔵している。

[0037] 図 1 4 は、気密封止構造を有するデュープレクサパッケージの分解斜視図である。図 1 4 に示すように、デュープレクサパッケージは、セラミックパッケージ 7 7 におけるキャビティ 7 7 a 内に、送信フィルタチップ 7 5 及び

受信フィルタチップ 76 がフリップチップボンディングにより実装されている。セラミックパッケージ 77 に略平板状の金属キャップ 78 を溶接することで、キャビティ 77a を封止することができる。

[0038] 図 15A は、樹脂モールドイングにより気密封止されているデュプレクサパッケージの断面図である。図 15A に示すデュプレクサパッケージは、セラミックパッケージ 77 上に送信フィルタチップ 75 及び受信フィルタチップ 76 がフリップチップボンディングにより実装されている。送信フィルタチップ 75 及び受信フィルタチップ 76 は、樹脂モールド 78 により覆われている。これにより、送信フィルタチップ 75 及び受信フィルタチップ 76 を気密封止することができる。

[0039] 図 15B は、金属モールドイングにより気密封止されているデュプレクサパッケージの断面図である。図 15B に示すデュプレクサパッケージは、セラミックパッケージ 77 上に送信フィルタチップ 75 及び受信フィルタチップ 76 がフリップチップボンディングにより実装されている。送信フィルタチップ 75 及び受信フィルタチップ 76 は、金属モールド 79 により周囲が囲まれ、上部がメタルリッド 80 により封止されている。これにより、送信フィルタチップ 75 及び受信フィルタチップ 76 を気密封止することができる。

[0040] 図 15C は、樹脂モールドイング及び金属モールドイングにより気密封止されているデュプレクサパッケージの断面図である。図 15C に示すデュプレクサパッケージは、セラミックパッケージ 77 上に送信フィルタチップ 75 及び受信フィルタチップ 76 がフリップチップボンディングにより実装されている。送信フィルタチップ 75 及び受信フィルタチップ 76 は、樹脂モールド 82 により覆われている。樹脂モールド 82 は、メタルコーティング材により覆われている。これにより、送信フィルタチップ 75 及び受信フィルタチップ 76 を気密封止することができる。

[0041] なお、図 14、図 15A～図 15C に示す気密封止構造は一例であって、少なくとも送信フィルタチップと受信フィルタチップとを気密封止すること

ができれば、他の構造を採用してもよい。

[0042] 図 16 は、インダクタンスの実装形態の一例を示す模式図である。図 16

に示すインダクタンスは、基板 83 の上に、チップインダクタで形成されて
いる 6 つのインダクタンス L1 ~ L3、L11、L21、L22 が形成され
ている。インダクタ L1 は、両端がパッド 84a 及び 84b に接続されてい
る。インダクタ L2 は、両端がパッド 84c 及び 84d に接続されている。
インダクタ L3 は、両端がパッド 84e 及び 84f に接続されている。イン
ダクタ L11 は、両端がパッド 84g 及び 84h に接続されている。インダ
クタ L21 は、両端がパッド 84i 及び 84j に接続されている。インダク
タ L22 は、両端がパッド 84k 及び 84m に接続されている。なお、イン
ダクタンスの集積手法としては、チップインダクタに限らない。インダク
タンスは、チップ部品である必要は無い。インダクタンスは、パッケージ上も
しくは基板上の配線を用いて形成することができる。

[0043] また、インダクタンスは、図 17 に示すように、基板上に作成される IP
D (Integrated Passive Device) 85 を用いても作成することができる。IPD は、機械的に脆弱な
部位を有するため、パッケージ内部に収納されることが望ましい。図 17 に
示すデュアルレクタパッケージ 74 は、送信インダクタチップ 75 及び受信
インダクタチップ 76 とともに、IPD 85 がセラミックパッケージ 77 内に気
密封止される構成である。

[0044] [2. 通信モジュールの構成]

図 18 は、本実施の形態にかかるインダクタを備えた通信モジュールの一例
を示す。図 18 に示すように、デュアルレクタ 162 は、受信インダクタ 16
2a と送信インダクタ 162b とを備えている。また、受信インダクタ 162a
には、例えばバランス出力に対応した受信端子 163a 及び 163b が接続
されている。また、送信インダクタ 162b は、パワーアンプ 164 を介して
送信端子 65 に接続している。ここで、受信インダクタ 162a は、本実施の
形態にかかるインダクタを備えている。

[0045] 受信動作を行う際、受信フィルタ 162 a は、アンテナ端子 161 を介して入力される受信信号のうち、所定の周波数帯域の信号のみを通過させ、受信端子 163 a 及び 163 b から外部へ出力する。また、送信動作を行う際、送信フィルタ 162 b は、送信端子 165 から入力されてパワーアンプ 164 で増幅された送信信号のうち、所定の周波数帯域の信号のみを通過させ、アンテナ端子 161 から外部へ出力する。

[0046] 本実施の形態にかかるフィルタを通信モジュールに備えることで、低損失を維持しつつ、広帯域特性を有する小型で安価な通信モジュールを実現することができる。

[0047] なお、図 18 に示す通信モジュールの構成は一例であり、他の形態の通信モジュールに本実施の形態にかかるフィルタを搭載しても、同様の効果が得られる。

[0048] [3. 通信装置の構成]

図 19 は、本実施の形態にかかるフィルタ、または前述の通信モジュールを備えた通信装置の一例として、携帯電話端末の RF ブロックを示す。また、図 19 に示す通信装置は、GSM (Global System for Mobile Communications) 通信方式及び W-CDMA (Wideband Code Division Multiple Access) 通信方式に対応した携帯電話端末の構成を示す。また、本実施の形態における GSM 通信方式は、850 MHz 帯、950 MHz 帯、1.8 GHz 帯、1.9 GHz 帯に対応している。また、携帯電話端末は、図 19 に示す構成以外にマイクロホン、スピーカ、液晶ディスプレイなどを備えているが、本実施の形態における説明では不要であるため図示を省略した。ここで、受信フィルタ 173 a、77~80 は、本実施の形態にかかるフィルタの構造を備えている。

[0049] まず、アンテナ 171 を介して入力される受信信号は、その通信方式が W-CDMA か GSM かによってアンテナスイッチ回路 172 で、動作の対象とする LSI を選択する。入力される受信信号が W-CDMA 通信方式に対応している場合は、受信信号をデュープレクサ 173 に出力するように切り

換える。デュープレクサ 173 に入力される受信信号は、受信フィルタ 173 a で所定の周波数帯域に制限されて、バランス型の受信信号が LNA 174 に出力される。LNA 174 は、入力される受信信号を増幅し、LSI 176 に出力する。LSI 176 では、入力される受信信号に基づいて音声信号への復調処理を行ったり、携帯電話端末内の各部を動作制御したりする。

[0050] 一方、信号を送信する場合は、LSI 176 は送信信号を生成する。生成された送信信号は、パワーアンプ 175 で増幅されて送信フィルタ 173 b に入力される。送信フィルタ 173 b は、入力される送信信号のうち所定の周波数帯域の信号のみを通過させる。送信フィルタ 173 b から出力される送信信号は、アンテナスイッチ回路 172 を介してアンテナ 171 から外部に出力される。

[0051] また、入力される受信信号が GSM 通信方式に対応した信号である場合は、アンテナスイッチ回路 172 は、周波数帯域に応じて受信フィルタ 177 ~ 180 のうちいずれか一つを選択し、受信信号を出力する。受信フィルタ 177 ~ 180 のうちいずれか一つで帯域制限された受信信号は、LSI 183 に入力される。LSI 183 は、入力される受信信号に基づいて音声信号への復調処理を行ったり、携帯電話端末内の各部を動作制御したりする。一方、信号を送信する場合は、LSI 183 は送信信号を生成する。生成された送信信号は、パワーアンプ 181 または 182 で増幅されて、アンテナスイッチ回路 172 を介してアンテナ 171 から外部に出力される。

[0052] 本実施の形態にかかるフィルタ、または通信モジュールを通信装置に備えることで、低損失を維持しつつ、広帯域特性を有する小型で安価な通信装置を実現することができる。

[0053] [4. 実施の形態の効果、他]

本実施の形態によれば、低損失を維持しつつ、広帯域特性を有する小型で安価なフィルタ、デュープレクサ、通信モジュール、通信装置を実現することができる。具体的には、受信フィルタにおいて、直列腕に並列に並列共振器 P 11 を追加し、さらにその並列共振器 P 11 にインダクタンス L 11 を

直列接続する。さらに、並列共振器 P 1 1 の共振周波数は、フィルタ内における他の直列共振器の共振周波数と一致させるとともに、他の並列共振器の共振周波数よりも低い値としている。これにより、フィルタの通過帯域を、並列共振器 P 1 1 の共振周波数と反共振周波数との間に包括できるため、低損失を維持しつつ、広帯域化を図ることができる。

[0054] また、フィルタに備わる複数の共振器毎にインダクタンスを接続しなくともよいので、小型で安価なフィルタを実現できる。

[0055] また、本実施の形態における直列共振器 S 1 ～ S 4 は、本発明の直列共振器の一例である。本実施の形態における並列共振器 P 1 ～ P 4 は、本発明の並列共振器の一例である。本実施の形態におけるインダクタンス L 1 1 は、本発明のインダクタンスの一例である。本実施の形態における並列共振器 P 1 1 は、本発明のインダクタンスが直列接続されている並列共振器の一例である。

産業上の利用可能性

[0056] 本願は、フィルタ、デュープレクサ、通信モジュール、通信装置に有用である。

符号の説明

[0057] 1 送信フィルタ
 2 受信フィルタ
 P 1 1 共振器
 L 1 1 インダクタンス

請求の範囲

- [請求項1] 少なくとも一つの直列共振器と、
 少なくとも一つの並列共振器と、
 前記並列共振器のうち少なくとも一つの並列共振器に直列に接続されるインダクタンスを有し、
 前記インダクタンスが直列接続されている並列共振器の反共振周波数が、前記直列共振器のうち少なくとも一つの直列共振器の反共振周波数以上である、フィルタ。
- [請求項2] 前記インダクタンスが直列接続されている並列共振器の共振周波数は、前記インダクタンスによって、他の並列共振器のうち少なくとも一つの並列共振器の共振周波数以下に周波数移動されている、請求項1記載のフィルタ。
- [請求項3] 複数の直列共振器の共振周波数が互いに異なる周波数を有する場合、
 前記インダクタンスが直列接続されている並列共振器の反共振周波数は、前記複数の直列共振器の中で最も低い共振周波数を有する直列共振器の反共振周波数以上である、請求項1記載のフィルタ。
- [請求項4] 複数の並列共振器の共振周波数が互いに異なる周波数を有する場合、
 前記インダクタンスによって周波数移動される並列共振器の共振周波数は、前記複数の並列共振器の中で最も高い共振周波数を有する並列共振器の共振周波数以下である、請求項2記載のフィルタ。
- [請求項5] 前記インダクタンスが直列接続されている並列共振器の膜構成および膜厚が、前記直列共振器の膜構成および膜厚と同じである、請求項1記載のフィルタ。
- [請求項6] 前記インダクタンスが直列接続されている並列共振器の反共振周波数と、共振周波数との間にフィルタの通過帯域が含まれる、請求項1記載のフィルタ。

- [請求項7] 送信フィルタと受信フィルタとを備え、
前記受信フィルタは、請求項1～6のうちいずれか一つに記載のフィルタである、デュープレクサ。
- [請求項8] 少なくとも一つの直列共振器と、
少なくとも一つの並列共振器と、
前記並列共振器のうち少なくとも一つの並列共振器に直列に接続されるインダクタンスを有し、
前記インダクタンスが直列接続されている並列共振器の反共振周波数が、前記直列共振器のうち少なくとも一つの直列共振器の反共振周波数以上であるフィルタを備えた、通信モジュール。
- [請求項9] 少なくとも一つの直列共振器と、
少なくとも一つの並列共振器と、
前記並列共振器のうち少なくとも一つの並列共振器に直列に接続されるインダクタンスを有し、
前記インダクタンスが直列接続されている並列共振器の反共振周波数が、前記直列共振器のうち少なくとも一つの直列共振器の反共振周波数以上であるフィルタを備えた、通信装置。