(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 9 月 13 日(13.09.2012)

WIPO | PCT

(10) 国際公開番号
WO 2012/121377 A1

(51) 国際特許分類:
H01L 23/12 (2006.01) *H01L 23/29* (2006.01)
H01L 21/56 (2006.01) *H01L 23/31* (2006.01)

(21) 国際出願番号: PCT/JP2012/056140

(22) 国際出願日: 2012 年 3 月 9 日(09.03.2012)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2011-053541 2011 年 3 月 10 日(10.03.2011) JP

(71) 出願人 (米国を除く全ての指定国について): 住友ベークライト株式会社(SUMITOMO BAKELITE CO., LTD.) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 Tokyo (JP).

(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 小谷 貴浩(KOTANI Takahiro) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 住友ベークライト株式会社内 Tokyo (JP). 前田 将克(MAEDA Masakatsu) [JP/JP]; 〒1400002 東京都品川区東品川２丁目５番８号 住友ベークライト株式会社内 Tokyo (JP).

(74) 代理人: 棚井 澄雄, 外(TANAI Sumio et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

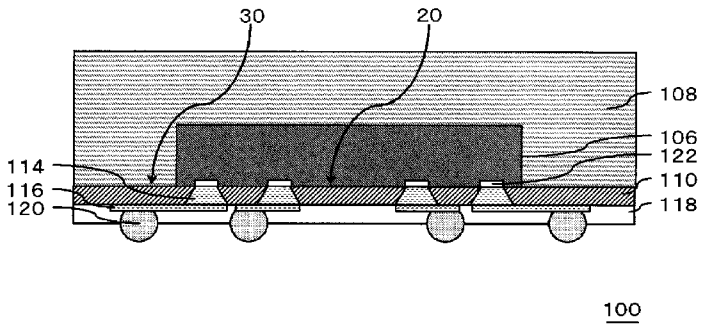
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: SEMICONDUCTOR DEVICE, AND PROCESS FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称 : 半導体装置および半導体装置の製造方法

[図1]



(57) **Abstract**: The present invention provides: a structure of a semiconductor device in which the formation of adhesive deposits is reduced and which has excellent yield; and a process for manufacturing the semiconductor device. This process for manufacturing a semiconductor device comprises: a step of arranging multiple semiconductor elements (106) on the main surface of a thermally releasable adhesive layer (a mount film); a step of forming an encapsulating material layer (108), which encapsulates the multiple semiconductor elements (106) on the main surface of the mount film, using a resin composition for semiconductor encapsulation purposes; and removing the mount film to thereby expose the lower surface (30) of the encapsulating material layer (108) and the lower surface (20) of each of the semiconductor elements (106). The contact angle of the lower surface (30) of the encapsulating material layer (108) after the step of removing the mount film is specified to 70° or less as measured using formamide.

(57) 要約:

[続葉有]

WO 2012/121377 A1