

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2025 年 7 月 3 日 (03.07.2025)



(10) 国际公布号
WO 2025/139753 A1

(51) 国际专利分类号:
H01L 21/67 (2006.01) **H01L 21/00** (2006.01)

雪 (LI, Xue); 中国北京市大兴区北京经济技术开发区文昌大道8号 100176 (CN)。

(21) 国际申请号: PCT/CN2024/138027

(22) 国际申请日: 2024 年 12 月 10 日 (10.12.2024)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202311811197.2 2023年12月26日 (26.12.2023) CN

(71) 申请人: 北京北方华创微电子装备有限公司 (BEIJING NAURA MICROELECTRONICS EQUIPMENT CO., LTD.) [CN/CN]; 中国北京市大兴区北京经济技术开发区文昌大道8号 100176 (CN)。

(72) 发明人: 吕超 (LV, Chao); 中国北京市大兴区北京经济技术开发区文昌大道8号 100176 (CN)。 李

(74) 代理人: 北京天昊联合知识产权代理有限公司 (TEE & HOWE INTELLECTUAL PROPERTY ATTORNEYS); 中国北京市东城区东长安街1号东方广场东方经贸城西一办公楼5层1, 6-12室 100738 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: LOAD LOCK, SEMICONDUCTOR PROCESSING DEVICE AND WAFER ALIGNMENT METHOD

(54) 发明名称: 传片腔室、半导体工艺设备及校准晶圆的方法

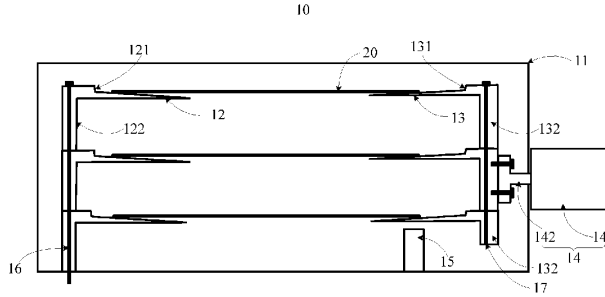


图 2A

(57) Abstract: The present application provides a load lock, a semiconductor processing device, and a wafer alignment method. The load lock comprises: a cavity; a first bearing plate; a second bearing plate; a driving mechanism; and a stop member. The first bearing plate and the second bearing plate are oppositely disposed in the cavity, the first bearing plate and the second bearing plate being used to bear a wafer; the driving mechanism is connected to the second bearing plate, and is used to drive the second bearing plate to move in a direction close to or away from the first bearing plate. The first bearing plate and the second bearing plate are configured to be capable of clamping a wafer to an alignment position when the second bearing plate moves towards the first bearing plate. The present application can effectively improve wafer transport efficiency.

(57) 摘要: 本申请提供一种传片腔室、半导体工艺设备及校准晶圆的方法, 该传片腔室包括: 腔体、第一承载板、第二承载板、驱动机构和止挡件; 第一承载板和第二承载板相对设置于腔体的内部, 第一承载板和第二承载板用于承载晶圆; 驱动机构与第二承载板连接, 用于驱动第二承载板朝向靠近或远离第一承载板的方向移动; 其中, 在第二承载板朝向第一承载板移动的过程中, 第一承载板和第二承载板被设置为能够将晶圆夹持至校准位置。本申请可有效提高晶圆的传输效率。

[见续页]

WO 2025/139753 A1

SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区
保护): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚
(AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR,
HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO,
PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF,
CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN,
TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。