

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
20. Oktober 2022 (20.10.2022)



(10) Internationale Veröffentlichungsnummer
WO 2022/218678 A1

(51) Internationale Patentklassifikation:
H01L 21/68 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2022/058094

(22) Internationales Anmeldedatum:
28. März 2022 (28.03.2022)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
EP21167990 13. April 2021 (13.04.2021) EP

(71) Anmelder: **SILTRONIC AG** [DE/DE]; Einsteinstr. 172
Tower B / Blue Tower, 81677 München (DE).

(72) Erfinder: **STETTNER, Thomas**; Fischinger Weg 22,
83329 Waging am See (DE).

(74) Anwalt: **STAUDACHER, Wolfgang**; SILTRONIC AG,
Johannes-Hess-Str. 24, 84489 Burghausen (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW,

(54) Title: PROCESS FOR MANUFACTURING SEMICONDUCTOR WAFERS CONTAINING A GAS-PHASE EPITAXIAL LAYER IN A DEPOSITION CHAMBER

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN VON HALBLEITERSCHEIBEN MIT AUS DER GASPHASE ABGESCHIEDENER EPITAKTISCHER SCHICHT IN EINER ABSCHIEDEKAMMER

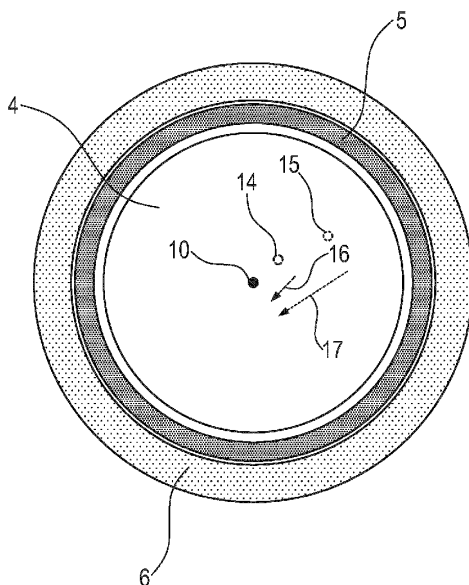


Fig. 2

(57) Abstract: Disclosed is a process for manufacturing semiconductor wafers containing a gas-phase epitaxial layer in a deposition chamber, involving removing, from the deposition chamber by etching the deposition chamber, material settled in the deposition chamber during preceding coating processes; performing successive coating operations in the etched deposition chamber, each of said coating operations involving having a robot place a substrate wafer on a susceptor having a circular circumference, the robot moving the substrate wafer into a drop-off position and placing it on the susceptor, the center of the substrate wafer not lying over the center of the susceptor in the drop-off position because of a predefined corrective parameter; and depositing an epitaxial layer on the substrate wafer such that a semiconductor wafer containing an epitaxial layer is produced, characterized in that for each first substrate wafer moved by the robot into the drop-off position, the value of the predefined corrective parameter corresponds to a mean value of differences in the positions of a number of previously coated substrate wafers which had been the first substrate wafers to be coated following a preceding chamber etching operation.

(57) Zusammenfassung: Verfahren zum Herstellen von Halbleiterschleiben mit aus der Gasphase abgeschiedener epitaktischer Schicht in einer Abscheidungskammer, umfassend das Entfernen von Material aus der Abscheidungskammer, das sich im Verlauf vorangegangener Beschichtungsvorgänge in der Abscheidungskammer niedergeschlagen hat, mittels einer Ätze der Abscheidungskammer; nacheinander durchgeführte Beschichtungsvorgänge in der geätzten Abscheidungskammer, jeweils umfassend das Ablegen einer Substratscheibe auf einem Suszeptor mit kreisförmigem Umfang durch einen Roboter, wobei der Roboter die Substratscheibe in eine

WO 2022/218678 A1

[Fortsetzung auf der nächsten Seite]

GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Ablageposition bewegt und auf dem Suszeptor ablegt, wobei in der Ablageposition das Zentrum der Substratscheibe wegen einer Korrekturvorgabe nicht über dem Zentrum des Suszeptors liegt; und das Abscheiden einer epitaktischen Schicht auf der Substratscheibe, wobei eine Halbleiterscheibe mit epitaktischer Schicht entsteht, dadurch gekennzeichnet, dass für jede erste Substratscheibe, die nach der Ätze der Abscheidekammer vom Roboter in die Ablageposition bewegt wird, der Betrag der Korrekturvorgabe einem Mittelwert von Lageabweichungen einer Anzahl zuvor beschichteter Substratscheiben entspricht, die selbst jeweils als erste nach einer vorangegangenen Kammerätze beschichtet wurden.