

一种准循环低密度奇偶校验编码处理方法及装置

技术领域

- 5 本发明实施例涉及通信技术领域，尤其涉及的是一种准循环低密度奇偶校验（Low Density Parity Check，简称 LDPC）编码处理方法及装置。

背景技术

- 图 1 是根据相关技术的数字通信系统的结构框图，如图 1 所示，数字通信系统中，一般包括三个部分：发送端、信道和接收端。发送端可对信息比特序列进行信道编码从而获取编码码字，对编码码字进行交织，并将交织后的比特映射成调制符号，然后可以根据通信信道信息来处理和发送调制符号。在信道中，由于多径、移动等因素导致特定的信道响应，这些都会使数据传输失真，同时由于噪声和干扰也会进一步恶化数据传输。接收端接收通过信道后的调制符号数据，此时的调制符号数据已经失真，需要进行特定处理才能恢复原始信息序列。
- 10 根据发送端对信息序列的编码方法，接收端可以对接收数据进行相应处理从而可靠地恢复原始信息比特序列。所述的编码方法必须是收发两端都是可见的。一般地，所述编码处理方法是基于前向纠错（Forward Error Correction，简称 FEC）编码，其中，前向纠错编码在信息序列中添加一些冗余信息。接收端可以利用该冗余信息来可靠地恢复原始信息序列。
- 15 在发送端，需要对待传输的传输块进行码块分割获得多份小传输块，然后对多份小传输块分别进行 FEC 编码，所述待传输的传输块具有一定传输块长度（Transport Block Size，简称 TBS）和编码码率，FEC 编码码率一般定义为进入编码器的原始信息比特序列的比特数目与实际传输比特序列（或速率匹配输出序列）的比特数目的比值。在长期演进（Long Term Evolution，简称 LTE）通信系统中，传输块大小比较灵活，从而可以满足 LTE 通信系统的各种传输数据包大小需求；以及 LTE 通信系统采用调制编码方案（Modulation and Coding Scheme，简称 MCS）索引来指示调制阶数和编码

码率 R 的不同组合; 通过一些控制信息, 如下行控制信息 (Downlink Control Information, DCI) 或者信道质量指示 (Channel Quality Indication, CQI) 等确定 TBS 索引, 以及根据资源块 (Resource Block, RB) 数目和 TBS 索引来共同确定实际信息比特序列的大小。信道类型中可以包括数据信道和控制信道, 数据信道一般承载的是用户设备 (User Equipment, 简称 UE) 的数据, 控制信道承载控制信息, 包括 MCS 索引号、信道信息、DCI、CQI 等控制信息。带宽大小一般是指系统分配给数据传输所占用的频谱宽度, LTE 系统中分为 20M、10M、5M 等带宽。数据传输方向包括上行数据和下行数据, 所述上行数据一般是指用户设备向基站传输数据, 下行数据是指基站向用户设备传输数据。

一些常见的 FEC 编码包括: 卷积码、Turbo 码和低密度奇偶校验 (Low Density Parity Check, 简称 LDPC) 码。FEC 编码过程中, 对比特数目为 k 的信息序列进行 FEC 编码获得 n 比特的 FEC 编码码字 (冗余比特为 $n-k$)。LDPC 码是一种可以用非常稀疏的奇偶校验矩阵或者二分图定义的线性分组码, 正是利用它的校验矩阵的稀疏性, 才能实现低复杂度的编码和译码, 从而使得 LDPC 走向实用化。经过各种实践和理论证明, LDPC 码是在加性高斯白噪声 (Additive White Gaussian Noise, 简称 AWGN) 信道下性能最为优良的信道编码, 性能非常靠近香农极限。

在 IEEE802.11ac、IEEE802.11ad、IEEE802.11aj、IEEE802.16e、IEEE802.11n、微波通信以及光纤通信等中, LDPC 码都获得大量应用。LDPC 码的奇偶校验矩阵中, 每一行都是一个奇偶校验码, 每一行中如果某一索引位置元素值等于 1 则说明该比特参与到该奇偶校验码, 如果等于 0, 则说明该位置比特不参与该奇偶校验码。由于准循环 LDPC 编码 (quasi-cyclic LDPC) 描述非常简单, 以及译码器结构简单, 所以其在多种通信标准中获得应用。准循环 LDPC 编码也可以称为结构化 LDPC 编码, 其奇偶校验矩阵 H 为 $m_b \times Z$ 行和 $n_b \times Z$ 列的矩阵, 它是由 $m_b \times n_b$ 个子矩阵构成, 每个子矩阵都是大小为 $Z \times Z$ 的基本置换矩阵的不同幂次, 所述基本置换矩阵是单位的右循环移位 (或左循环移位 1) 1 位获得矩阵; 也可以认为每个子矩阵是大小为 $Z \times Z$ 单位阵的右循环移位 (或左循环移位) 若干位所获得的子矩阵。此时, 只要知

道循环移位值以及子矩阵大小就可以确定一个准循环 LDPC 码,对应每个子矩阵的所有移位值构成一个 $mb \times nb$ 矩阵,所述 $mb \times nb$ 矩阵可以称为基础矩阵或者基础校验矩阵或者原模图 (base protograph, 或 base graph), 所述子矩阵大小可以称为扩展因子或者提升值 (lift size) 或者子矩阵大小, 在此描述为提升值。由于所述准循环 LDPC 码的构造非常紧凑和结构简单, 而且非常有利于译码器实现, 所以所述准循环 LDPC 码也称为结构化 LDPC 码。依照准循环 LDPC 码定义, 准循环 LDPC 码的奇偶校验矩阵有如下的形式:

$$H = \begin{bmatrix} P^{hb_{11}} & P^{hb_{12}} & P^{hb_{13}} & \dots & P^{hb_{1N}} \\ P^{hb_{21}} & P^{hb_{22}} & P^{hb_{23}} & \dots & P^{hb_{2N}} \\ \dots & \dots & \dots & \dots & \dots \\ P^{hb_{M1}} & P^{hb_{M2}} & P^{hb_{M3}} & \dots & P^{hb_{MN}} \end{bmatrix} = P^{Hb}$$

如果 $hb_{ij} = -1$, 则 $P^{hb_{ij}}$ 是大小为 $Z \times Z$ 的全零方阵, 如果 $hb_{ij} \neq -1$, 则 $P^{hb_{ij}}$ 等于基本置换矩阵 P 的 hb_{ij} 次幂; 为了从数学上更容易描述单位阵的循环移位, 以上所述的准循环 LDPC 码基础矩阵中, 在这里定义一个大小 $Z \times Z$ 的基本置换矩阵 P , 对单位阵的循环移位即对基本置换矩阵 P 进行相应大小的幂次, 所述的基本置换矩阵 P 如下所示:

$$P = \begin{bmatrix} 0 & 1 & 0 & \dots & 0 \\ 0 & 0 & 1 & \dots & 0 \\ \dots & \dots & \dots & \dots & \dots \\ 0 & 0 & 0 & \dots & 1 \\ 1 & 0 & 0 & \dots & 0 \end{bmatrix}$$

通过这样的幂次 hb_{ij} 就可以唯一标识每一个分块矩阵, 如果某一分块矩阵为全零方阵, 基础矩阵中一般用 -1 来表示或者空值表示; 而如果是单位阵的循环移位 s 获得, 则等于 s , 所以所有 hb_{ij} 可以构成一个基础矩阵 Hb , 进而 LDPC 码的基础矩阵 (或者基础校验矩阵) Hb 可以表示如下:

$$Hb = \begin{bmatrix} hb_{11} & hb_{12} & hb_{13} & \dots & hb_{1N} \\ hb_{21} & hb_{22} & hb_{23} & \dots & hb_{2N} \\ \dots & \dots & \dots & \dots & \dots \\ hb_{M1} & hb_{M2} & hb_{M3} & \dots & hb_{MN} \end{bmatrix}$$

所以, 准循环 LDPC 码完全可以由基础矩阵 Hb 和提升值 Z 唯一确定, 因

而准循环 LDPC 码的基础矩阵 Hb 中包括 2 种元素：指示全零方阵的元素和用于指示单位阵循环移位的移位大小的元素，所述用于指示全零方阵的元素是一般用 -1 来表示或者空值表示，所述用于指示单位阵循环移位的移位大小的元素采用 0 至 (Z-1) 的一个整数表示。基础矩阵 Hb 中，任意行中如果存在 q 个非 -1 元素（用于指示单位阵循环移位的移位大小的元素），则认为所述行的行重为 q，同理，也可以定义列重为基础矩阵 Hb 中任意列中的所有非 -1 元素（用于指示单位阵循环移位的移位大小的元素）的数目。基础矩阵包括多个参数：mb、nb 和 kb，其中，mb 是基础矩阵行数（等于基础矩阵的校验列数），nb 基础矩阵总列数，而 kb=nb-mb 是基础矩阵的系统列数。

例如，基础矩阵 Hb（2 行 4 列）如下而且提升值 z 等于 4：

$$\mathbf{Hb} = \begin{bmatrix} 0 & 1 & 0 & -1 \\ 2 & 1 & 2 & 1 \end{bmatrix}$$

则奇偶校验矩阵为：

$$\mathbf{H} = \left[\begin{array}{cccc|cccc|cccc|cccc} 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ \hline 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 \end{array} \right]$$

由于准循环 LDPC 码字是系统码，即码字中的系统比特与编码前的信息比特相等，所以在准循环 LDPC 编码中只要计算出校验比特即可。依据以上的奇偶校验矩阵即可进行准循环 LDPC 编码。例如奇偶校验矩阵 H 可以描述为 2 部分：H=[Hs; Hp]，其中 Hs 对应系统比特矩阵，Hp 对应校验比特矩阵，根据 LDPC 编码原理，对于准循环 LDPC 码字 C（包括系统比特 Cs，校验比特 Cp），满足条件 H × C=0，即 [Hs; Hp] × [Cs; Cp]=0；从而可以推导出 Hs × Cs=Hp × Cp，于是 Cp = (Hp)⁻¹ × Hs × Cs，其中，公式中的 ‘×’ 是二进制矩阵乘法计算，(x)⁻¹ 是二进制矩阵求逆计算；于是就可以计算出准循环 LDPC 码字的校验比特 Cp，从而获得准循环 LDPC 码字 C=[Cs; Cp]。

以上所述的准循环 LDPC 码中，基础矩阵中每个元素位置只有 1 个移位值

或者-1值,可以将其称为准循环 LDPC 编码的边数等于 1,即基础矩阵中对应非-1元素位置只有 1 个移位值;而对于准循环 LDPC 编码中还有对应边数大于 1 的基础矩阵,即基础矩阵中的非-1元素位置包含多个移位值,即对应于奇偶校验矩阵来说,子矩阵由多个单位阵的循环移位叠加在一起构成,此时

5 可以称为准循环 LDPC 编码的边数大于 1,例如,基础矩阵 H_b (2 行 4 列)如下而且提升值 z 等于 4,由于基础矩阵中非-1元素位置最多包含 2 个移位值,所以所述示例基础矩阵的边数等于 2,基础矩阵的边数等于基础矩阵中非-1元素位置中移位值的最大数目:

$$H_b = \begin{bmatrix} (0,2) & 1 & 0 & -1 \\ 2 & (1,3) & 2 & 1 \end{bmatrix}$$

10 则奇偶校验矩阵为:

$$H = \left[\begin{array}{cccc|cccc|cccc|cccc} 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\ \hline 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 1 & 1 & 0 & 1 & 0 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 & 0 & 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 0 \end{array} \right]$$

在进行 LDPC 编码过程中,对待传输的原始信息数据(即信息比特序列)经过编码处理,其中处理过程可以包括:首先,需要对信息比特序列进行填充(padding)哑元比特(所述哑元比特收发端已知,不需要传输),使得填充后的比特序列长度达到 LDPC 编码的系统比特长度,如果信息比特序列的长度等于系统比特长度则无需填充;其次,对填充后的信息比特序列进行准循环 LDPC 编码,获得 LDPC 编码输出序列;然后,对所述 LDPC 编码输出序列进行比特选择,获得速率匹配输出序列,所述信息比特序列的长度与所述速率匹配输出序列的长度的比值就是所述速率匹配输出序列的码率;最后,发送

15 所述速率匹配输出序列。对于接收端来说,则需要执行的译码过程如下:首先,接收完发送端发送的数据,一般是对数似然比(Log Likelihood Ratio, LLR)序列(或者,可以描述为软序列或者软比特信息序列);其次,对接收

20

到的对数似然比序列进行解比特选择（或者解速率匹配），并将对应发送端所填充的哑元比特位置的数据赋值为较大数值（如无穷大），从而获得和发送端的 LDPC 编码输出序列一样长的待译码对数似然比序列；然后，对所述待译码对数似然比序列进行 LDPC 译码，获得 LDPC 译码输出序列；最后，从 LDPC 译码输出序列中去除填充的哑元比特，即可获得所要接收的原始数据（或者发送端发送的信息比特序列）。

在 LDPC 编码和译码中，为了保证得到性能优异、吞吐量高、灵活性高和复杂度低等特性，与设计的 LDPC 码奇偶校验矩阵是息息相关的。反之，如果设计 LDPC 奇偶校验矩阵不好，将使得其性能下降，同时也可能会使得复杂度和灵活性受到影响。

虽然准循环 LDPC 码已经在多种通信标准中获得应用，但是经过分析可以发现，各种标准的码率和码长都是比较有限的，即灵活性比较差，以及比较难兼容各种应用场景，以及译码设计在不同条件下的译码算法不同带来的复杂度不一定较优。例如，在 IEEE802.11ad 标准中，只有 1 种码长（672）和 4 种码率（ $1/2$ 、 $5/8$ 、 $3/4$ 、 $13/16$ ）；在 IEEE802.11n 标准中，只有 3 种码长（648、1296、1944）和 4 种码率（ $1/2$ 、 $2/3$ 、 $3/4$ 、 $5/6$ ）。可以发现，由于准循环 LDPC 是由部分基础矩阵来定义的，所以，这些使用中的准循环 LDPC 码的缺点都是灵活性不足，所述的灵活性是指编码码率和编码码长灵活变化。在新无线接入技术（new Radio Access Technology，简称 new RAT）系统中，需要信道编码方案支持灵活码率码长，即支持信息长度起码达到和 LTE 系统一样甚至更低的颗粒度，以及码率可以灵活变化。例如，new RAT 系统中包括如下应用场景：增强移动宽带（enhanced Mobile Broadband，简称 eMBB）场景、超可靠低时延通信（Ultra-Reliable and Low Latency Communications，简称 URLLC）场景或者大规模物联网（massive Machine Type Communications，简称 mMTC）场景中。其中 eMBB 场景中下行最大吞吐量可以达到 20Gbps，上行数据最大吞吐量可以达到 10Gbps；以及在 URLLC 中，可以支持可靠性最低达到 $10e-5$ 的 BLER(Block Error Rate)以及上下行达到最短时延达到 0.5 毫秒；以及 mMTC 能使设备电池可以使用多年不断电。

但是，LDPC 码对于各个应用场景的适应性存在问题，例如高吞吐量场景

和低吞吐量场景，大覆盖要求和小覆盖要求，以及不同工作模式的要求。针对相关技术中 LDPC 码适应性问题，目前还没有有效的解决方案。

5 发明概述

本发明实施例所要解决的技术问题是提供一种准循环 LDPC 编码处理方法及装置，能够提高准循环 LDPC 编码的适应性和灵活性。

本发明实施例提供一种准循环 LDPC 编码处理方法，包括：

根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验
10 LDPC 编码的处理策略；

依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出。

本发明实施例还提供一种准循环 LDPC 编码处理装置，包括：

处理模块，用于根据待编码的信息比特序列的数据特征确定准循环低密
15 度奇偶校验 LDPC 编码的处理策略；以及，依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出；

存储模块，用于存储所述基础矩阵和所述提升值。

与现有技术相比，本发明实施例提供的一种准循环 LDPC 编码处理方法
20 及装置，根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略；依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出，本发明实施例的技术方案能够提高准循环 LDPC 编码的适应性和灵活性。

25 附图概述

图 1 是根据相关技术的数字通信系统的结构框图；

图 2 是根据本发明实施例 1 的一种准循环 LDPC 编码处理方法的流程图；

- 图 3 是本发明实施例 1 中基础矩阵示例 1 示意图；
图 4 是本发明实施例 1 中基础矩阵中的核心矩阵校验块 B 示例 1 示意图；
图 5 是本发明实施例 1 中基础矩阵示例 2 示意图；
图 6 是本发明实施例 1 中基础矩阵示例 3 示意图；
5 图 7 是本发明实施 2 中基础矩阵示例 4 示意图；
图 8 是本发明实施 2 中基础矩阵示例 5 示意图；
图 9 是本发明实施 2 中基础矩阵示例 6 示意图；
图 10 是本发明实施 2 中基础矩阵示例 7 示意图；
图 11 是本发明实施 2 中基础矩阵示例 8 示意图；
10 图 12 是本发明实施 2 中基础矩阵示例 9 示意图；
图 13 是根据本发明实施例 3 的一种准循环 LDPC 编码处理装置示意图；
图 14 是根据本发明实施例 4 的一种用于准循环 LDPC 编码处理的电子设备示意图；

15 详述

下文中将结合附图对本发明的实施例进行详细说明,需要说明的是,在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互任意组合。

- 本发明实施例中提供的准循环 LDPC 编码处理方法,可以用于新无线接入技术 (New Radio Access Technology, 简称为 new RAT) 通信系统,也可以用于 LTE 移动通信系统或者未来第五代移动通信系统或者其他无线有线通信系统。

- 数据传输方向为基站向移动用户 (用户设备 UE) 发送数据 (下行传输业务数据), 或者数据传输方向为移动用户 (用户设备 UE) 向基站发送数据 (上行传输业务数据)。

移动用户包括: 移动设备、接入终端、用户终端、用户站、用户单元、移动站、远程站、远程终端、用户代理、用户装置、用户设备、或一些其它

类似术语的设备。基站包括：接入点(Access Point，简称AP)、节点B(node B)、无线电网络控制器(Radio Network Controller，简称RNC)、演进型Node B(Evolved Node B, 简称eNB)、基站控制器(Base Station Controller，简称BSC)、基站收发台(Base Transceiver Station，简称BTS)、基站(Base Station，BS)、收发机功能体、无线路由器、无线电收发机、基本服务单元(Basic Service Set，简称BSS)、扩展服务单元(Extend Service Set，简称ESS)、无线电基站(Radio Base Station，RBS)，或一些其它相似术语的设备。

10 实施例 1

如图2所示，本发明实施例1提供一种准循环LDPC编码处理方法示例，包括以下步骤：

步骤S210，根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验LDPC编码的处理策略；

15 步骤S220，依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环LDPC编码及速率匹配输出。

在本实施例中，信息比特序列是指进入准循环LDPC编码的原始信息比特序列，依据所述信息比特序列的使用情况（例如，应用场景、工作模式、传输方向、用户设备类型等）不同，所述信息比特序列具有不同的数据特征。

20 在本实施例中，所述信息比特序列的数据特征包括以下至少之一：

所述信息比特序列对应的工作模式、所述信息比特序列对应的应用场景、所述信息比特序列对应的链路方向、用户设备类型、所述信息比特序列的长度信息、所述信息比特序列的调制编码方案(Modulation and Coding Scheme，简称MCS)等级、所述信息比特序列的控制信道单元(Control Channel Element，简称CCE)的聚合等级、所述信息比特序列对应的搜索空间、所述信息比特序列的加扰方式、所述信息比特序列的循环冗余校验(Cyclic Redundancy Check，简称CRC)格式、所述信息比特序列的信道类型、所述信息比特序列对应的控制信息格式、所述信息比特序列对应的信道状态信息(Channel

State Information, 简称 CSI) 进程、所述信息比特序列的子帧索引号、所述信息比特序列对应的载波频率、所述信息比特序列的发行 (release) 版本、所述信息比特序列的覆盖范围、对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的长度、所述速率匹配输出序列的码率、
5 所述速率匹配输出序列的码率和所述速率匹配输出序列的长度的组合、所述速率匹配输出序列的码率和所述信息比特序列的长度的组合、所述信息比特序列的混合自动重传请求 (Hybrid Automatic Repeat Request, 简称 HARQ) 数据传输版本号。

其中, 速率匹配输出序列是对准循环 LDPC 编码得到的 LDPC 编码序列
10 进行比特选择获得的序列;

在本实施例中, 所述处理策略包括确定以下参数的至少一种:

所述确定准循环低密度奇偶校验 LDPC 编码的处理策略, 包括确定以下至少之一:

所述基础矩阵的核心矩阵校验块结构; 所述基础矩阵的正交性; 所述基
15 础矩阵的特性; 所述基础矩阵的最大系统列数; 所述准循环 LDPC 编码的最大系统列数; 所述基础矩阵的个数; 所述基础矩阵的元素修正方法; 所述基础矩阵的边数; 所述基础矩阵在最大信息比特序列长度下的最小码率; 所述基础矩阵在缩短编码下的最小码率; 所述提升值的取值方法; 所述提升值的颗粒度取值方法; 所述提升值的最大值; 对所述信息比特序列进行准循环
20 LDPC 编码和比特选择获得的速率匹配输出序列的系统列不传数目; 所述速率匹配输出序列的校验列打孔方法; 所述速率匹配输出序列的交织方法; 所述速率匹配输出序列的比特选择起始比特位置; 所述准循环 LDPC 编码所支持的最大信息长度; 所述准循环 LDPC 编码所支持的信息比特长度取值方法; 所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法; 所述准循环
25 LDPC 编码的缩短编码最大列数; 所述准循环 LDPC 编码的混合自动重传请求 HARQ 合并方式; 所述速率匹配输出序列的比特选择起始位置; 所述准循环 LDPC 编码的 HARQ 最大传输次数; 所述准循环 LDPC 编码的 HARQ 传输版本数目。

在一种实施方式中, 所述工作模式包括: 带内工作模式、带外工作模式、

独立工作模式。

在一种实施方式中，所述信息比特序列的应用场景包括：增强移动宽带 eMBB 场景、超可靠低时延通信 URLLC 场景、大规模物联网 mMTC 场景。

在一种实施方式中，所述信息比特序列的链路方向包括：上行数据、下行数据。

在一种实施方式中，所述信息比特序列的长度信息包括：大于正整数值 K0 的长度信息和小于或等于正整数值 K0 的长度信息，其中 K0 是大于 128 的一个整数。

在一种实施方式中，所述基础矩阵 Hb 为：
$$Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix};$$

其中，子矩阵 $\mathbf{A}$ 和子矩阵 $\mathbf{B}$ 构成的矩阵 $[\mathbf{A} \ \mathbf{B}]$ 是所述基础矩阵的核心矩阵，所述子矩阵 $\mathbf{B}$ 是核心矩阵校验块；

所述核心矩阵校验块结构从以下至少 2 种结构类型中进行选择：下三角结构、双对角结构、准双对角结构；

其中，所述下三角结构的矩阵包括以下 a)-c) 三个特征：a) 矩阵中行索引号为 i 和列索引号为 j 的元素都等于 -1，且 $j > i$ ；b) 矩阵中对角线上的所有元素都是非-1 元素；c) 矩阵中对角线以下的所有元素中至少存在 1 个非-1 元素；

所述双对角结构的矩阵包括以下 a)-b) 两个特征：a) 矩阵中的首列中包括 3 个非-1 元素，其中首列的首元素和尾元素都是非-1 元素；b) 矩阵中列索引号为 i 且行索引号为 $(i-1)$ 的元素以及列索引号为 i 且行索引号为 i 的元素均是非-1 元素， $i=1,2,\dots,(I0-1)$ ，其中 $I0$ 是所述矩阵的行数；

所述准双对角结构的矩阵包括以下任意一种特征：a) 矩阵中行索引号为 $(mb0-1)$ 和列索引号为 0 所指示的元素是非-1 元素，以及矩阵中右上角 $(mb0-1)$ 行和 $(mb0-1)$ 列所构成的子矩阵是双对角结构；b) 矩阵中行索引号为 $(mb0-1)$ 和列索引号为 $(mb0-1)$ 所指示的元素是非-1 元素，以及矩阵中左上角 $(mb0-1)$ 行和 $(mb0-1)$ 列所构成的子矩阵是双对角结构；c) 矩阵中行索引号为 0 和列索引号为 0 所指示的元素是非-1 元素，以及矩阵中右下角 $(mb0-1)$ 行和 $(mb0-1)$ 列所构成的子矩阵是双对角结构；其中所述 $mb0$ 是所述矩阵的行数。

在一种实施方式中，所述基础矩阵 Hb 为：
$$Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix};$$

其中，子矩阵 **D** 的列数小于或等于子矩阵 **A** 和子矩阵 **B** 构成的核心矩阵 **[A B]** 的列数，基础矩阵的正交性是所述子矩阵 **D** 的正交特性，所述基础矩阵的正交性从以下至少 2 种类型中进行选择：正交特性、准正交特性、非正交特性；

- 5 其中，所述正交特性包括：行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 之间无交集，所有所述行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 的并集构成所述子矩阵 **D** 的所有行索引号，子矩阵 **D** 中由行索引号集合 RowSET_i 所指示的所有行构成的子矩阵 $\mathbf{D}_i$ 中在任意一个列索引号所指示的所有元素中至多有 1 个非-1 元素，其中所述 I 是小于所述子矩阵 **D** 行数的正整数，所述 RowSET_i
- 10 ($i=0,1,\dots,(I-1)$) 至少包括 2 个元素；

- 所述准正交特性包括：2 个列索引号集合 ColSET_0 和 ColSET_1 ， ColSET_0 和 ColSET_1 无交集且 ColSET_0 和 ColSET_1 的并集构成所述子矩阵 **D** 的所有列索引号，子矩阵 **D** 中由列索引号集合 ColSET_0 所指示的所有列构成的子矩阵为 $\mathbf{D}_0$ ，子矩阵 **D** 中由列索引号集合 ColSET_1 所指示的所有列构成的子矩阵
- 15 为 $\mathbf{D}_1$ ，所述 $\mathbf{D}_1$ 具有所述正交特性，而 $\mathbf{D}_0$ 不具有所述正交特性；

所述非正交特性包括：所述子矩阵 **D** 不具有如上所述的正交特性和准正交特性。

在一种实施方式中，所述基础矩阵的最大系统列数为从 2 至 32 中的至少 2 个整数值中选择。

- 20 在一种实施方式中，所述基础矩阵的最大系统列数为从以下至少 2 个整数值中进行选择：4、6、8、10、16、24、30、32。

在一种实施方式中，所述基础矩阵的个数为从以下至少 2 个整数值中进行选择：1、2、3、4。

- 25 在一种实施方式中，所述基础矩阵的元素修正方法从以下至少 2 种方法中进行选择：按比例向下取整方法、混合求余方法、调整并按比例向下取整方法、二进制比特序列取数方法、对 2 的正整数次幂求余方法、修正并对 2 的正整数次幂求余方法、求余方法、对确定整数值求余方法、元素修正并求余方法、对素数求余方法、元素修正并向下取整方法、与行列索引号相关对素数求余方法；具体地：

方法 1（按比例向下取整方法）：

存在一个或多个最大提升值 $Z_{\max}$ 的基础矩阵，所有小于 $Z_{\max}$ 的提升值 Z 所对应的基础矩阵非-1 元素值根据最大提升值 $Z_{\max}$ 的基础矩阵采用按比例向下取整操作获得，比如，按以下计算公式（1-1）计算获得所述基础矩

5 阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ \lfloor V_{i,j} \times Z / Z_{\max} \rfloor & V_{i,j} \neq -1 \end{cases} \quad (1-1)$$

方法 2（混合求余方法）：

按以下计算公式（1-2）计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$10 \quad P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < Z \\ \lfloor V_{i,j} / 2' \rfloor & V_{i,j} \geq Z \end{cases} \quad (1-2)$$

方法 3（调整并按比例向下取整方法）：

按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor ((V_{i,j} + w) \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

15

方法 4（二进制比特序列取数方法）：

按以下处理方式获得所述基础矩阵的元素 $P_{i,j}$ ：

基础矩阵的每个非-1 元素位置有 L 比特的比特序列，所有提升值构成 H 组提升值集合，如果 Z 属于第 k 组提升值集合，则对于第 k 组提升值集合的
20 基础矩阵对应非-1 位置的元素值为：从对应所述非-1 元素位置的 L 比特的比特序列中选取左起的 k 比特以及第 $2k$ 比特和第 $2k-1$ 比特构成 $(k+2)$ 比特的比特序列，所述 $(k+2)$ 比特的比特序列对应的数值即为对应提升值 Z 的基础矩阵中相应非-1 元素位置的元素值；

方法 5 (对 2 的正整数次幂求余方法) :

比如, 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

5 方法 6 (修正并对 2 的正整数次幂求余方法) : 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ (V_{i,j} + w) \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

方法 7 (求余方法) : 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

10
$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod Z & V_{i,j} \neq -1 \end{cases}$$

方法 8 (对确定整数值求余方法) : 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod w & V_{i,j} \neq -1 \end{cases}$$

15

方法 9 (元素修正并求余方法) : 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (V_{i,j} + \lfloor 256 \times w / V_{i,j} \rfloor) \bmod Z & V_{i,j} > 0 \\ V_{i,j} & V_{i,j} \leq 0 \end{cases}$$

20 方法 10 (对素数求余方法) : 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = V_{i,j} \bmod z_{prime}$$

方法 11（元素修正并向向下取整方法）：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \left\lfloor (V_{i,j} + w \bmod Z_{\max}) \times Z / Z_{\max} \right\rfloor & V_{i,j} \geq 1 \end{cases}$$

5 方法 12（与行列索引号相关对素数求余方法）：

依据基础矩阵的行索引号 i 、列索引号 j 和提升值 Z 计算获得修正后的基础矩阵的元素值，比如，按以下计算公式（1-12）计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} (i \times j) \bmod Z_{\text{prime}} & 1 \leq i \leq 38 \\ ((Z - i + 38) \times j) \bmod Z_{\text{prime}} & 39 \leq i \leq 49 \end{cases} \quad (1-12)$$

10 其中，所述 z_{prime} 是小于或等于提升值 Z 的最大素数。

其中， $V_{i,j}$ 是对应于 $Z_{\max}$ 的基础矩阵的第 i 行第 j 列元素值， $P_{i,j}$ 是对应于 Z 的基础矩阵的第 i 行第 j 列元素值， Z 是准循环 LDPC 编码的提升值， $Z_{\max}$ 是大于 0 的整数， Z 是小于或等于 $Z_{\max}$ 的正整数；

所述的 t 是： $t = \lceil Z_{\max} / Z \rceil$ ；

15 所述的 s 是使得 $2^s \leq Z$ 成立的最大整数；

所述的 w 是对应于提升值 Z 的确定整数值；所述 z_{prime} 是小于或等于提升值 Z 的最大素数。

20 在一种实施方式中，所述基础矩阵在最大信息比特序列长度下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

在一种实施方式中，所述基础矩阵在最大信息比特序列长度下的最小码率从以下至少 2 种码率类型中进行选择：1/12、1/8、1/6、1/5、1/4、1/3、1/2、2/3。

在一种实施方式中，所述基础矩阵在缩短编码下的最小码率为从大于 0

且小于 1 的至少 2 个实数值中选择。

在一种实施方式中，所述基础矩阵在缩短编码下的最小码率从以下至少 2 种码率类型中进行选择：1/12、1/8、1/6、1/5、1/4、1/3。

在一种实施方式中，所述提升值的取值方法从以下至少 2 种类型的方法 5 中进行选择：2 的正整数次幂与正整数相乘取值方法、连续取值方法、间隔连续增加取值方法、分段取值方法、由信息比特序列长度和基础矩阵系统列数计算并微调整取值方法、2 的正整数次幂取值方法。具体地，

方法 1:

所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积；其中， c 是正整 10 数集合 C 中的一个元素， d 是非负整数集合 D 中的一个元素；

方法 2:

所述提升值是取自 $Z_{\min}$ 至 $Z_{\max}$ 的连续整数；

其中， $Z_{\min}$ 和 $Z_{\max}$ 是大于 0 的整数， $Z_{\max}$ 大于 $Z_{\min}$ ；

方法 3:

15 大小相邻提升值的差值等于 2 的整数次幂；

其中，所有的提升值构成集合 Z_{set} ，所述集合 Z_{set} 包括多个子集合，子集合内任意大小相邻提升值的差值都等于 2 的非负整数次幂；

方法 4:

所述提升值由所述信息比特序列的长度和所述基础矩阵系统列数确定；

20 方法 5:

所述提升值由所述信息比特序列的长度、所述基础矩阵系统列数和整数集合 W 确定；

方法 6:

所述提升值等于 2 的正整数次幂。

25 在一种实施方式中，所述提升值的取值方法 1 中，所述集合 C 和集合 D 为包括以下集合对之一： $C=\{4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$ ； $C=\{4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$ ； $C=\{3,4,5,6,7,8\}$ 和 $D=\{0,1,2,3,4,5,6\}$ ； $C=\{4,5,6,7\}$ 和

$D=\{0,1,2,3,4,5,6,7\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4,5\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$;

在一种实施方式中, 所述提升值的取值方法 3 中, 所述集合 Zset 包括以下集合之一: $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}\}$ 、 $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}, \{288:32:320\}\}$ 、 $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}, \{288:32:512\}\}$ 、 $\{\{1:1:8\}, \{10:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}\}$ 、 $\{\{1:1:8\}, \{10:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}, \{320:64:512\}\}$ 、 $\{\{2:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}\}$ 、 $\{\{2:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}, \{320:64:512\}\}$;

其中, 集合 $\{a:b:c\}$ 中, a 是所述集合中的第一个元素, c 是所述集合中的最后一个元素, b 是所述集合中相邻两个元素之间的间隔值;

在一种实施方式中, 所述提升值的取值方法 4 中, 提升值 Z 是: $Z=\lceil K/kb \rceil$;

其中, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数;

在一种实施方式中, 所述提升值的取值方法 5 中, 提升值 Z 是:

$$Z = Z_{orig} + W(Z_{orig});$$

其中, $Z_{orig} = \lceil K/kb \rceil$, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数, $W(Z_{orig})$ 是整数集合 W 中对应于所述 Z_{orig} 的一个元素值;

在一种实施方式中, 所述提升值的取值方法 6 中, 提升值取值为以下集合之一: $\{2,4,8,16,32,64,128,256,512\}$ 、 $\{2,4,8,16,32,64,128,256\}$ 、 $\{2,4,8,16,32,64,128\}$ 、 $\{2,4,8,16,32,64\}$ 、 $\{2,4,8,16,32\}$ 。

在一种实施方式中, 所述提升值的颗粒度为所有提升值中任意 2 个大小相邻提升值之间的差值, 所述提升值的颗粒度的取值方法为从以下至少 2 种方法类型中进行选择: 2 的非负整数次幂的取值方法; 固定正整数的取值方法; 第一正整数集合乘以第二正整数的取值方法。

在一种实施方式中，当所述提升值的颗粒度的取值方法采用所述 2 的非负整数次幂的取值方法时，所述提升值的颗粒度取值的集合包括以下之一：

{1,2,4,8,16}、{1,2,4,8,16,32}、{1,2,4,8,16,32,64}、{1,2,4,8,16,32,64,128}；

当所述提升值的颗粒度的取值方法采用所述固定正整数的取值方法时，
5 所述固定正整数是小于或等于 128 的正整数。

在一种实施方式中，所述提升值的最大值为从 4 至 1024 中的至少 2 个整数值中选择。

在一种实施方式中，所述提升值的最大值为从以下至少 2 个整数值中选择：16、32、64、128、256、320、384、512、768、1024。

10

在一种实施方式中，所述准循环 LDPC 编码所支持的最大信息长度为从 128 至 8192 中的至少 2 个整数值中选择。

在一种实施方式中，所述准循环 LDPC 编码所支持的最大信息长度为从以下至少 2 个整数值中选择：256、512、768、1024、2048、4096、6144、7680、
15 8192。

在一种实施方式中，所述准循环 LDPC 编码所支持的信息比特长度颗粒度为所有支持信息比特长度中任意 2 个大小相邻长度之间的差值，所述信息比特长度颗粒度取值方法为从 2 至 256 中的至少 2 个整数值中选择。

在一种实施方式中，所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法为从以下至少 2 个整数值中选择：2、4、8、16、32、64、128、
20 256。

在一种实施方式中，所述准循环 LDPC 编码的缩短编码的最大列数为 $\lceil \Delta K / Z \rceil$ ，其中， ΔK 是准循环 LDPC 编码中所填充的最大比特数目， Z 是提升值，所述缩短编码的最大列数为从 1 至 24 中的至少 2 个整数值中选择。

25 在一种实施方式中，所述准循环 LDPC 编码的缩短编码的最大列数从以下至少 2 个整数值中选择：0、1、2、3、4、5、6、8、12、16、24。

在一种实施方式中，所述速率匹配输出序列的系统列不传数目为从以下至少 2 个整数值中选择：0、1、2、3。

在一种实施方式中，所述准循环 LDPC 编码的 HARQ 合并方式从以下至少 2 种类型中进行选择：软合并方式、增量冗余合并方式、软合并与增量冗余合并混合方式。

在一种实施方式中，所述准循环 LDPC 编码的 HARQ 最大传输次数为从以下至少 2 个整数值中选择：1、2、3、4、5、6。

在一种实施方式中，所述 HARQ 传输版本数目为从 1 至 64 中的至少 2 个整数值中选择。

在一种实施方式中，所述 HARQ 传输版本数目为从以下至少 2 个整数值中选择：2、4、6、8、12、16、24、32。

10 在一种实施方式中，所述基础矩阵从 Y 个基础矩阵中选择一个，Y 是大于 1 的整数；

其中，所述 Y 个基础矩阵至少包括以下特征之一：

所述 Y 个基础矩阵中存在模板矩阵相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵准相同的至少 2 个基础矩阵；

15 所述 Y 个基础矩阵中存在矩阵元素准相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵嵌套的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵子集相等的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在基础矩阵子集相等的至少 2 个基础矩阵；

其中，所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1
20 元素位置赋值为“0”所获得的矩阵；

所述模板矩阵准相同是指：2 个模板矩阵有 a 个元素不同，所述 a 是大于 0 且小于或等于 10 的整数；

所述矩阵元素准相同是指：2 个基础矩阵中有 b 个元素不同，所述 b 是大于 0 且小于或等于 10 的整数；

25 所述模板矩阵嵌套的 2 个基础矩阵中，小基础矩阵的模板矩阵是大基础矩阵的模板矩阵的一个子矩阵；

所述模板矩阵子集相等是指：基础矩阵 1 的模板矩阵中存在一个子矩阵

等于基础矩阵 2 的模板矩阵中的一个子矩阵;

所述基础矩阵子集相等是指: 基础矩阵 1 中存在一个子矩阵等于基础矩阵 2 中的一个子矩阵。

下面对基础矩阵和提升值进行一些说明:

5 准循环 LDPC 编码的基础矩阵, 所述基础矩阵中的元素包括 2 种类型:

- 1) 指示全零方阵的元素, 一般采用-1 表示或者空值表示, 在此采用-1 表示;
- 2) 用于指示单位阵循环移位的移位大小的元素, 其值为 0 到 Z-1 的整数值, 其中 Z 是所述准循环 LDPC 编码的提升值。所述准循环 LDPC 编码的基础矩阵为如下形式:

10

$$\mathbf{Hb} = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ & \mathbf{D} & \mathbf{E} \end{bmatrix}$$

其中, 子矩阵 **A** 和子矩阵 **B** 构成的矩阵 $\begin{bmatrix} \mathbf{A} & \mathbf{B} \end{bmatrix}$ 是准循环 LDPC 编码基础矩阵的核心矩阵 (core 矩阵或者 kernel 矩阵), 而子矩阵 **A** 是核心矩阵系统块, 子矩阵 **B** 是核心矩阵校验块; 子矩阵 **C**、子矩阵 **D** 和子矩阵 **E** 是为了获得更低码率对核心矩阵进行扩展的 3 个子矩阵。子矩阵 **A**、子矩阵 **B** 和子矩阵 **C** 具有相同的行数, 子矩阵 **D** 和子矩阵 **E** 有相同的行数, 子矩阵 **A**、子矩阵 **B** 和子矩阵 **C** 的总列数等于子矩阵 **D** 和子矩阵 **E** 的总列数。

在如图 3 所示的基础矩阵示例中, 子矩阵 **A** 如 401, 子矩阵 **B** 如 402, 子矩阵 **C** 如 403, 子矩阵 **D** 如 404, 子矩阵 **E** 如 405。所述的基础矩阵的核心矩阵校验块结构 (B) 可以从以下至少 2 种结构中进行选择: 下三角结构、双
20 对角结构、准双对角结构。

所述下三角结构是指: 矩阵中包括 3 个特性: 1) 矩阵中行索引号为 i 和列索引号为 j 的元素都等于-1 (指示全零方阵的元素), 且列索引号 j 大于行索引号 i; 2) 矩阵中对角线上的所有元素都是非-1 元素; 3) 矩阵中对角线以下的所有元素中至少存在 1 个非-1 元素。如图 4 (a) 所示的矩阵示例为
25 下三角结构。

所述双对角结构是指: 矩阵中包括 2 个特性: 1) 矩阵中的首列中包括 3 个非-1 元素, 其中首列的首元素和尾元素都是非-1 元素; 2) 矩阵中列索引号为 i 以及行索引号为(i-1)和行索引号为 i 所指示的 2 个元素都是非-1 元素,

$i=0,1,2,\dots,(I_0-1)$, 其中 I_0 是所述矩阵的行数。如图 4(b) 所示的矩阵示例为双对角结构。

所述准双对角结构包括以下之一: 1) 矩阵中行索引号为 (mb_0-1) 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; 在如图 4(c) 所示的 $mb_0 \times mb_0 = 5 \times 5$ 的矩阵结构示例中, 右上角的 4×4 子矩阵是双对角结构, 第 4 行第 0 列元素为非-1 元素; 2) 矩阵中行索引号为 (mb_0-1) 和列索引号为 (mb_0-1) 所指示的元素是非-1 元素, 以及矩阵中左上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; 在如图 4(d) 所示的 $mb_0 \times mb_0 = 5 \times 5$ 的矩阵结构示例, 左上角的 4×4 子矩阵是双对角结构, 第 4 行第 4 列元素为非-1 元素; 3) 矩阵中行索引号为 0 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右下角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; 在如图 4(e) 所示的 $mb_0 \times mb_0 = 5 \times 5$ 的矩阵结构示例, 右下角的 4×4 子矩阵是双对角结构, 第 0 行第 0 列元素为非-1 元素; 其中所述 mb_0 是所述矩阵的行数。

所述基础矩阵的正交性是指, 以上所述的准循环 LDPC 编码的基础矩阵中子矩阵 $\mathbf{D}$ 的正交性。所述基础矩阵的正交性可以从以下至少 2 种中进行选择: 正交特性、准正交特性、非正交特性、准非正交特性等。

其中, 所述正交特性是指: 行索引号集合 $\text{RowSET}_i (i=0,1,\dots,(I-1))$ 之间无交集, 所有行索引号集合 $\text{RowSET}_i (i=0,1,\dots,(I-1))$ 的并集构成子矩阵 $\mathbf{D}$ 的所有行索引号, 子矩阵 $\mathbf{D}$ 中由行索引号集合 RowSET_i 所指示的所有行构成的子矩阵 $\mathbf{D}_i$ 中在任意一个列索引号所指示的所有元素中至多有 1 个非-1 元素 (用于指示单位阵循环移位的移位大小的元素), 其中所述 I 是小于所述子矩阵 $\mathbf{D}$ 行数的正整数。所述行索引号集合 RowSET_i 中的所有元素是连续的正整数, $i=0,1,\dots,(I-1)$ 。

在如图 5 所示的基础矩阵示例中, 子矩阵 $\mathbf{D}$ 如图 5 中的 601, 子矩阵 $\mathbf{D}$ 中有 4 个行索引号集合: $\text{RowSET}_0=\{0, 1, 2\}$, $\text{RowSET}_1=\{3, 4\}$, $\text{RowSET}_2=\{5, 6, 7, 8\}$, $\text{RowSET}_3=\{9, 10, 11, 12\}$, 可以看出子矩阵 $\mathbf{D}$ (601) 中由行索引号集合 RowSET_0 所指示的所有行构成的子矩阵 602 (3 行 20 列) 中在任意一个列索引号所指示的所有元素 (3 个元素) 中至多有 1 个非-1 元素 (用于指

示单位阵循环移位的移位大小的元素)；同理，可以看出子矩阵 **D** (601) 中由行索引号集合 RowSET1 所指示的所有行构成的子矩阵 603 (2 行 20 列) 中在任意一个列索引号所指示的所有元素 (2 个元素) 中至多有 1 个非-1 元素 (用于指示单位阵循环移位的移位大小的元素)，以及子矩阵 604 和 605 也具有相同的特性，所述子矩阵 **D** 具有正交特性，同时可以认为图 5 所示图例的基础矩阵具有正交特性，以及其他具有所述相同正交特性的基础矩阵也是属于所述正交特性范畴。

其中，所述准正交特性是指：2 个列索引号集合 ColSET0 和 ColSET1，ColSET0 和 ColSET1 无交集且 ColSET0 和 ColSET1 的并集构成所述子矩阵 **D** 的所有列索引号，子矩阵 **D** 中由列索引号集合 ColSET0 所指示的所有列构成的子矩阵为 **D0**，子矩阵 **D** 中由列索引号集合 ColSET1 所指示的所有列构成的子矩阵为 **D1**，所述 **D1** 具有如上所述的正交特性，而 **D0** 不具有所述的正交特性。

在如图 6 所示的基础矩阵示例中，子矩阵 **D** (13 行 20 列) 如图中的 701，ColSET0={0, 1}，ColSET1={2, 3, 4, ..., 19}，子矩阵 **D** 中由列索引号集合 ColSET0 所指示的所有列构成的子矩阵为 **D0** 如图 6 中的 702，子矩阵 **D** 中由列索引号集合 ColSET1 所指示的所有列构成的子矩阵为 **D1** 如图 6 中的 703，可以发现子矩阵 **D1** 具有如上所述的正交特性，而子矩阵 **D0** 不具有正交特性。以及其他具有所述相同准正交特性的基础矩阵也是属于所述准正交特性范畴。在进行速率匹配过程中，比特选择所获得的速率匹配输出序列不包含 $F \times Z$ 比特的系统比特，所述 $F \times Z$ 比特的系统比特对应于基础矩阵的列索引号为 ColSET2，所述 ColSET2 是所述 ColSET0 的子集。在图 6 所示的基础矩阵示例中，所述 ColSET2={0, 1}，即 $F=2$ ，在速率匹配输出序列中不包含准循环 LDPC 母码码字的最前 $F \times Z=2 \times Z$ 比特的系统比特。

其中，所述非正交特性是指：子矩阵 **D** 不具有如上所述的正交特性和准正交特性，比如，图 7 所示的基础矩阵示例的子矩阵 **D** (801)。

其中，所述准非正交特性是指：子矩阵 **D** 不具有如上所述的正交特性和准正交特性，并且所述子矩阵 **D** 满足：矩阵中任意列上的 2 个相邻非-1 元素值分别除以正整数 P 获得的余数相等，正整数 P 是大于 1 的整数。如图 8 所

示的基础矩阵示例，子矩阵 **D** 为 901，子矩阵 **D** 任意列上 2 个相邻非-1 元素值分别除以正整数 $P=2$ 获得的余数相等，即相邻的 2 个相邻非-1 元素值都等于偶数或者都等于奇数，如图 8 中圈起来的 2 个或多个相邻非-1 元素。有益效果在于：使得准循环 LDPC 译码器设计更为简单，消除在行并行译码或者块并行译码中的行和行之间的地址冲突问题，可以较大幅度的提高译码吞吐量。

- 其中，所述基础矩阵的特性可以描述为：所述准循环 LDPC 编码的基础矩阵也可以描述为如下形式： $[\mathbf{Hb0} \ \mathbf{Hb1}]$ ，其中子矩阵 **Hb0** 的列数等于基础矩阵的核心矩阵的列数，而且子矩阵 **Hb0** 的行数等于所述基础矩阵的行数。
- 10 所述基础矩阵特性是指所述子矩阵 **Hb0** 的特性，所述子矩阵 **Hb0** 包括：2 个行索引号集合 RowX 和 RowY，RowX 和 RowY 没有交集且 RowX 和 RowY 的并集构成所述子矩阵 **Hb0** 的所有行索引号所构成的集合；2 个列索引号集合 ColX 和 ColY，ColX 和 ColY 没有交集且 ColX 和 ColY 的并集构成所述子矩阵 **Hb0** 的所有列索引号所构成的集合。
- 15 所述基础矩阵特性包括以下至少 2 种：1) 列分块准同余特性：所述子矩阵 **Hb0** 中由行索引号集合 RowX 所指示的所有行构成的子矩阵中任意列上的相邻 2 个非-1 元素除以正整数 P_0 所获得的余数相等，所述子矩阵 **Hb0** 中由行索引号集合 RowY 所指示的所有行构成的子矩阵中任意列上的相邻 2 个非-1 元素除以正整数 P_0 所获得的余数不相等，正整数 P_0 是大于 1 的整数；2)
- 20 行分块准同余特性：所述子矩阵 **Hb0** 中由列索引号集合 ColX 所指示的所有列构成的子矩阵中任意列上的相邻 2 个非-1 元素除以正整数 P_1 所获得的余数相等，所述子矩阵 **Hb0** 中由列索引号集合 ColY 所指示的所有列构成的子矩阵中任意列上的相邻 2 个非-1 元素除以正整数 P_1 所获得的余数相等，正整数 P_0 是大于 1 的整数。
- 25 所述基础矩阵的个数是指：在准循环 LDPC 编码过程中所使用的基础矩阵个数，在此认为如果基础矩阵的模板矩阵不同则认为是不同的基础矩阵，所述的模板矩阵是指准循环 LDPC 编码的基础矩阵中非-1 元素位置赋值为“1”而-1 元素位置赋值为“0”所获得的矩阵；以及，准循环 LDPC 编码所使用的母基础矩阵的行数或列数不同则也认为是不同的基础矩阵。所述基础矩阵

的个数可以从以下至少 2 种中进行选择：2 个、3 个、4 个、5 个、6 个。

所述的提升值的取值方法（pattern）是指：不同的提升值取值范围。所述提升值的取值 pattern 包括以下至少 2 种：

提升值的取值 pattern 方式 1 为：2 的正整数次幂与正整数相乘取值方法，
 5 如提升值 $Z = c \times 2^d$ ，其中，c 是集合 C 中的一个元素，d 取自集合 D 中的一个元素。如，集合 C 为 {4,5,6,7}，集合 D 为 {0,1,2,3,4,5,6,7}，则提升值集合为：
 {4, 5, 6, 7, 8, 10, 12, 14, 16, 20, 24, 28, 32, 40, 48, 56, 64, 80, 96, 112, 128, 160, 192, 224, 256, 320, 384, 448, 512, 640, 768, 896}；集合 C 为 {4,5,6,7}，集合 D 为 {1,2,3,4,5,6,7}；集合 C 为 {4,5,6,7}，集合 D 为 {1,2,3,4,5,6,7}；集合 C 为 {3,4,5,6,7,8}，集合 D 为 {0,1,2,3,4,5,6}；
 10

提升值的取值 pattern 方式 2 为：连续取值方法，{1,2,3,4,5,...,Zmax} 或 {2,3,4,5,...,Zmax}，其中 Zmax 是大于或等于 128 的整数；

提升值的取值 pattern 方式 3 为：间隔连续增加取值方法，所述连续增加值的取值为 2 的正整数次幂，例如，{1:1:8, 9:1:16, 18:2:32, 36:4:64, 72:8:128, 144:16:256, 288:32:Zmax}，其中 Zmax 是大于或等于 128 的整数，其中，表达式 $x0:g:x1$ 是指从整数 x0 开始以间隔为正整数 g 取出不大于整数 x1 的整数，如果 x0 大于 x1 则该表达式为空；以及，{2:1:8, 10:2:16, 20:4:32, 40:8:64, 80:16:128, 160:32:256, 320:64:Zmax}，其中 Zmax 是大于或等于 128 的整数；以及，{2:2:8, 12:4:32, 40:8:64, 80:16:128, 160:32:256}。
 15

提升值的取值 pattern 方式 4 为：分段取值方法，包括以下提升值集合的至少 1 个：{8, 16, 24}；{32, 48, 64, 96}；{128, 192, 256}；{8, 16, 24}；{32, 48, 64, 96}；
 20

提升值的取值 pattern 方式 5 为：由信息比特序列长度和基础矩阵系统列数计算并微调整取值方法，如通过信息比特序列长度 K 和基础矩阵系统列数 kb 确定，其中，kb 是准循环 LDPC 编码的基础矩阵的系统列数（等于基础矩阵的总列数 nb 减去总行数 mb）；提升值获取包括以下方式之一：1） $Z_{orig} = \lceil K/kb \rceil$ ，实际编码提升值为 $Z = Z_{orig} + \Delta Z$ ， ΔZ 值依据不同 Z_{orig} 值获得；2）实际编码提升值为 $Z = \lceil K/kb \rceil$ 。
 25

提升值的取值 pattern 方式 6 为：2 的正整数次幂取值方法，{2 4 8 16 32

64 128 256 512}。

提升值的取值 pattern 方式 7 为: {256, 192, 144, 108, 81, 61, 46, 35, 27, 21} 或者 {256, 156, 96, 64, 40, 25, 16, 10, 6}。

提升值的取值 pattern 方式 8 为: 满足 $a \times 2^j$, $a = \{16, 20, 24, 28\}$, $j = 0, 1, 2, \dots, J$,
5 如果 $a = 16$ 则 $J = 5$, 否则 $J = 4$, 即提升值为集合 { 16, 20, 24, 28, 32, 40, 48, 56, 64, 80, 96, 112, 128, 160, 192, 224, 256, 320, 384, 448, 512 }。

所述提升值的颗粒度 pattern 是指所述准循环 LDPC 编码预设保存的提升
值集合中所有的任意 2 个大小相邻提升值之间的间隔。所述提升值的颗粒度
pattern 可以从以下至少 2 种中进行选择: 1) 间隔为 2 的非负整数次幂的取
10 值方法, 如提升值集合为 {2:2:8, 12:4:32, 40:8:64, 80:16:128, 160:32:256}, 即
提升值的颗粒度 pattern 集合为 {2, 4, 8, 16, 32}; 2) 间隔为一个正整数的取值方
法, 如提升值集合为 {2:2:256}, 即提升值的颗粒度 pattern 为 {2}; 3) 间隔
为第一正整数集合的第二正整数倍取值方法, 所述第一正整数集合为 G_0 , 所
有所述第二正整数构成集合 G_1 ; 例如, 集合 G_0 为 2 的非负整数次幂, G_0
15 例子为 {1, 2, 4}, 集合 G_0 为 {1, 4}, 则提升值的颗粒度 pattern 集合为 {1, 2, 4, 8,
16}, 提升值集合例子为 {1:1:16, 18:2:32, 36:4:64, 72:8:128, 144:16:256}; 另外
的例子, G_0 例子为 {1, 2, 3}, 集合 G_1 为 {1, 4}, 则提升值的颗粒度 pattern 集
合为 {1, 2, 3, 4, 8, 16}。

所述提升值的最大值可以从以下至少 2 种中进行选择: 16、32、64、128、
20 256、384、512、768 和 1024。

所述基础矩阵的最大系统列数等于准循环 LDPC 编码的基础矩阵的总列
数与总行数的差值, 即 $kb = nb - mb$, kb 是基础矩阵的最大系统列数, nb 是基
础矩阵的总列数, mb 是基础矩阵的总行数。所述基础矩阵的最大系统列数
 kb 可以从以下至少 2 种中进行选择: 1) $kb = 8$; 2) $kb = 10$; 3) $kb = 16$; 4) $kb = 24$;
25 5) $kb = 30$; 6) $kb = 32$ 。

所述准循环 LDPC 编码的最大系统列数等于实际用于准循环 LDPC 编码
的最大基础矩阵系统列数, 例如, 原有基础矩阵的最大系统列数为 kb , 而实
际用于准循环 LDPC 编码的基础矩阵的系统列数小于或等于 kb , 即实际用于
准循环 LDPC 编码的基础矩阵由原有基础矩阵的部分或全部系统列以及部分

或全部校验列构成。所述准循环 LDPC 编码的最大系统列数为从 2 至 32 中的至少 2 个整数值中选择；优选地，所述准循环 LDPC 编码的最大系统列数可以从以下至少 2 种中进行选择：1) 3；2) 4；3) 5；4) 6；5) 7；6) 8。

所述准循环 LDPC 编码所支持的信息比特长度 pattern 是指准循环 LDPC 编码在进行一定填充哑元比特情况下所能支持的信息比特序列长度，所述准循环 LDPC 编码所支持的信息比特长度 pattern 可以从以下至少 2 种中进行选择：1) 以固定比特数目为间隔，如所述信息比特长度 pattern 为集合 $\{TBS', TBS' + \Delta TBS, TBS' + 2 \times \Delta TBS, \dots, TBS_{\max}\}$ ，其中， TBS' 等于 8、16、24、32 或 40， $TBS_{\max}$ 等于 2048、4096、6144 或 8192， ΔTBS 是一个固定正整数；2) 以间隔为集合 $\{8, 16, 32, 64\}$ ，如所述信息比特长度 pattern 为集合 $\{TBS_0, TBS_0 + 8, TBS_0 + 2 \times 8, \dots, TBS_0 + L_1 \times 8\}$ ， $\{TBS_0 + L_1 \times 8 + 16, TBS_0 + 2 \times 16, \dots, TBS_0 + L_1 \times 8 + L_2 \times 16\}$ ， $\{TBS_0 + L_1 \times 8 + L_2 \times 16 + 32, TBS_0 + L_1 \times 8 + L_2 \times 16 + 2 \times 32, \dots, TBS_0 + L_1 \times 8 + L_2 \times 16 + L_3 \times 32\}$ ， $\{TBS_0 + L_1 \times 8 + L_2 \times 16 + L_3 \times 32 + 64, TBS_0 + L_1 \times 8 + L_2 \times 16 + L_3 \times 32 + 2 \times 64, \dots, TBS_0 + L_1 \times 8 + L_2 \times 16 + L_3 \times 32 + L_4 \times 64\}$ ，其中， TBS_0 等于 8、16、24、32 或 40；3. 等于 2 的正整数次幂，所述信息比特长度 pattern 为集合 $\{2, 4, 8, 16, 32, 64, 128, 256, 512, 1024, 2048, 4096, 8192, 16384\}$ 。

所述的基础矩阵个数是指准循环 LDPC 编码过程中需要使用到的基础矩阵个数，所述的基础矩阵个数可以从以下至少 2 种中进行选择：1) 1 个基础矩阵；2) 2 个基础矩阵；3) 3 个基础矩阵；4) 4 个基础矩阵。

所述准循环 LDPC 编码所支持的最大信息长度是指准循环 LDPC 编码基础矩阵所支持的最大信息比特序列长度，一般等于所述准循环 LDPC 编码的基础矩阵的最大系统列数乘以最大提升值所获得的整数值，所述准循环 LDPC 编码所支持的最大信息长度可以从以下至少 2 种中进行选择：最大信息比特序列长度 1: $K_{\max} = 1024$ ；最大信息比特序列长度 2: $K_{\max} = 2048$ ；最大信息比特序列长度 3: $K_{\max} = 4096$ ；最大信息比特序列长度 4: $K_{\max} = 6144$ ；最大信息比特序列长度 5: $K_{\max} = 8192$ ；最大信息比特序列长度 6: $K_{\max} = 512$ ；最大信息比特序列长度 7: $K_{\max} = 12288$ ；最大信息比特序列长度 8: $K_{\max} = 768$ 。

所述的基础矩阵在最大信息比特序列长度下的最小码率是指准循环

LDPC 编码基础矩阵在最大信息比特序列长度下所支持的最小码率, 所述基础矩阵在最大信息比特序列长度下的最小码率可以从以下至少 2 种中进行选择: 最小码率 1: $1/12$; 最小码率 2: $1/8$; 最小码率 3: $1/6$; 最小码率 4: $1/5$; 最小码率 5: $1/4$; 最小码率 6: $1/3$; 最小码率 7: $1/2$; 最小码率 8: $2/3$ 。

- 5 所述提升值的取值方法为: 所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积, 其中, c 是正整数集合 C 中的一个元素, d 是非负整数集合 D 中的一个元素。优选地, 所述正整数集合 C 从以下至少 2 种方法中进行选择: 正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有整数; 正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有奇数; 正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有偶数; 正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有素数; 起始为正整数 $c_{\min}$ 且终止于正整数 $c_{\max}$ 的间隔为 g 的所有正整数; 其中, $c_{\max}$ 大于 $c_{\min}$, g 是大于 1 的整数。优选地, 所述非负整数集合 D 从以下至少 2 种方法中进行选择: 正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有整数; 正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有奇数; 正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有偶数; 正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有素数; 起始为正整数 $d_{\min}$ 且终止于正整数 $d_{\max}$ 的间隔为 g 的所有正整数; 其中, $d_{\max}$ 大于 $d_{\min}$, g 是大于 1 的整数。

- 20 所述的速率匹配输出序列的系统列不传 pattern 是指准循环 LDPC 编码在速率匹配过程中系统比特不传输所对应的系统列数目, 所述系统列不传 pattern 可以从以下至少 2 种中进行选择: 系统列不传 pattern 1: 0; 系统列不传 pattern 2: 1; 系统列不传 pattern 3: 2; 系统列不传 pattern 4: 3。

- 25 所述的准循环 LDPC 编码的缩短编码 pattern 是指在准循环 LDPC 编码过程中填充的哑元比特所占用的至多系统列数目, 所述缩短编码 pattern 可以从以下至少 2 种中进行选择: 缩短编码 pattern 1: 0; 缩短编码 pattern 2: 1; 缩短编码 pattern 3: 2; 缩短编码 pattern 4: 3; 缩短编码 pattern 5: 4; 缩短编码 pattern 6: 5; 缩短编码 pattern 7: 6; 缩短编码 pattern 8: 8; 缩短编码 pattern 9: 12; 缩短编码 pattern 9: 16。在缩短编码时, 所述准循环 LDPC 编码可以获得更低码率, 如基础矩阵大小为 m_b 行 n_b 列, 系统列数为 $k_b = n_b - m_b$, 码率为 $R = k_b/n_b$, 如果进行缩短编码 Δk_b 列, 则码率变为 $R' = (k_b - \Delta k_b)/(n_b - \Delta k_b)$, 即可以获得更低码率实现。

所述的速率匹配输出序列的校验列打孔 pattern 是指: 准循环 LDPC 编码在速率匹配过程中对核心矩阵生成的校验比特进行按 Z (编码提升值) 比特为单位进行重新排列, 所述重新排列的索引序列就是所述的校验列打孔 pattern, 所述校验列打孔 pattern 可以从以下至少 2 种中进行选择: 校验列打孔 pattern 1: 0 到 $mb'-1$ 的偶数在前和 0 到 $mb'-1$ 的奇数在后构成的集合; 校验列打孔 pattern 2: 0 到 $mb'-1$ 的奇数在前和 0 到 $mb'-1$ 的偶数在后构成的集合; 校验列打孔 pattern 3: $[0, 1, 2, \dots, mb'-1]$; 校验列打孔 pattern 4: $[mb'-1, mb'-2, \dots, 2, 1, 0]$; 其中, mb' 是核心矩阵的校验列数目, mb' 是大于或等于 3 的整数。

10 所述的准循环 LDPC 编码所支持的信息比特长度颗粒度 pattern 是指: 系统确定的任意 2 个数值相邻的信息传输块大小的间隔大小, 所述信息比特序列长度颗粒度 pattern 可以从以下至少 2 种中进行选择: 信息比特序列长度颗粒度 pattern 1: 2 比特; 信息比特序列长度颗粒度 pattern 2: 4 比特; 信息比特序列长度颗粒度 pattern 3: 8 比特; 信息比特序列长度颗粒度 pattern 4: 16 比特; 15 信息比特序列长度颗粒度 pattern 5: 32 比特; 信息比特序列长度颗粒度 pattern 6: 64 比特; 信息比特序列长度颗粒度 pattern 7: 128 比特; 信息比特序列长度颗粒度 pattern 8: 256 比特。所有所述准循环 LDPC 编码所支持的信息比特长度构成的集合, 可以由一个公式描述或者一张数据表格描述。

20 所述的基础矩阵的边数是指准循环 LDPC 编码的基础矩阵中所有元素位置的移位值个数的最大值, 所述基础矩阵的边数可以从以下至少 2 种中进行选择: 基础矩阵的边数 1: 1 条边; 基础矩阵的边数 2: 2 条边; 基础矩阵的边数 3: 3 条边。

所述的准循环 LDPC 编码的 HARQ 合并方式是指准循环 LDPC 编码在出现重传数据时采用的数据合并方式, 所述 HARQ 合并方式可以从以下至少 2 25 种中进行选择: HARQ 合并方式 1: chase 合并 (Chase Combine, 简称 CC) 方式; HARQ 合并方式 2: 增量冗余 (Incremental Redundancy, 简称 IR) 合并方式; HARQ 合并方式 3: chase 合并与增量冗余合并混合方式。

所述的速率匹配输出序列的比特选择起始比特位置是指准循环 LDPC 编码在出现重传数据时重传数据进行比特选择的起始比特位置, 所述速率匹配

- 输出序列的比特选择起始比特位置可以从以下至少 2 种中进行选择: 所述速率匹配输出序列的比特选择起始比特位置 1: 是上一次传输数据尾比特的下一循环比特位置; 所述速率匹配输出序列的比特选择起始比特位置 2: 与准循环 LDPC 编码母码码长 L 、HARQ 最大传输次数 TX_{max} 、系统列不传数目 P 和提升值 Z 有关, 如第 RV 次传输的所述速率匹配输出序列的比特选择起始比特位置为 $RV \times \lfloor L/TX_{max} \rfloor + P \times Z$; 所述速率匹配输出序列的比特选择起始比特位置 3: 与准循环 LDPC 编码母码码长 L 、HARQ 传输版本数目 RV_{num} 、系统列不传数目 P 和提升值 Z 有关, 如第 RV 次传输的所述速率匹配输出序列的比特选择起始比特位置为 $RV \times \lfloor L/RV_{num} \rfloor + P \times Z$ 。
- 10 所述的准循环 LDPC 编码的 HARQ 最大传输次数是指准循环 LDPC 编码在数据传输过程中如果出现传输错误时的最大传输次数(包括首传和重传), 所述 HARQ 最大传输次数可以从以下至少 2 种中进行选择: HARQ 最大传输次数方式 1: 2 次; HARQ 最大传输次数方式 2: 3 次; HARQ 最大传输次数方式 3: 4 次; HARQ 最大传输次数方式 4: 5 次; HARQ 最大传输次数方式 5: 1
- 15 次。

- 所述的准循环 LDPC 编码的 HARQ 传输版本数目是指准循环 LDPC 编码在数据传输过程中如果数据传输错误提供的传输版本数目, 每个传输版本号对应一个传输数据的比特选择起始位置, 所述传输版本数目是大于或等于准循环 LDPC 编码的 HARQ 最大传输次数的整数, 当数据传输错误需要重传时,
- 20 从所述多个传输版本中选择一个传输版本号以及对应的传输数据的比特选择起始位置进行速率匹配并传输。所述 HARQ 传输版本数目可以从以下至少 2 种中进行选择: HARQ 传输版本数目 1: 2; HARQ 传输版本数目 2: 4; HARQ 传输版本数目 3: 6; HARQ 传输版本数目 4: 8; HARQ 传输版本数目 5: 12; HARQ 传输版本数目 6: 16; HARQ 传输版本数目 7: 24; HARQ 传输版本数目 8: 32; HARQ 传输版本数目 9: 48; HARQ 传输版本数目 10: 64。
- 25

所述的速率匹配输出序列的交织 pattern 是指: 对准循环 LDPC 编码之后进行速率匹配获得的速率匹配输出序列进行的交织操作, 所述交织 pattern 可以从以下至少 2 种中进行选择: 1. 比特重排, 即将速率匹配输出序列的校验比特与系统比特相互进行分散交织, 将校验比特分散于系统比特中, 如采用

- 一个行进列出的块交织方法，所述块交织方法的深度与以下参数的至少一个有关：提升值 Z 、基础矩阵总列数、系统列数 kb 、基础矩阵行数 mb 、信息长度 K 、码率 R 和码长；2. 在重传数据的星座调制过程中，对重传数据和上次传输数据的重合部分进行比特重排，以使得重合部分数据在上次传输处于星座调制符号的低可靠性比特在本次重传中处于星座调制符号的高可靠性比特，以弥补由于高阶星座调制带来的软信息幅度起伏；3. 循环交织，对速率匹配输出序列进行循环交织 $W \times Z$ 比特， Z 是所述准循环 LDPC 编码所使用的提升值， W 是大于 0 的整数。

10 实施例 2

本发明实施例 2 提供一种准循环 LDPC 编码处理方法，包括：

- 步骤 S310：依据所述准循环 LDPC 编码所支持的最大信息长度，对编码前传输块进行码块分割，获得多个所述信息比特序列，所述信息比特序列的长度不大于所示最大信息长度；
- 15 步骤 S320：依据所述准循环 LDPC 编码所支持的所述准循环 LDPC 编码所支持的信息比特长度 $pattern$ ，在所述多个所述信息比特序列的尾部添加填充比特，使得所述多个所述信息比特序列的长度达到所述准循环 LDPC 编码所支持的信息比特长度 $pattern$ 中的长度，并且所述添加的填充比特最少；
- 步骤 S330：依据所述添加后的信息比特序列的长度，从所述提升值的取值 $pattern$ 中选择出所述准循环 LDPC 编码所使用的提升值，以及获取所述准循环 LDPC 编码所使用的基础矩阵；依据所述提升值对所述基础矩阵中的元素进行修正获得修正后的基础矩阵；
- 20 步骤 S340：依据所述提升值和所述修正后的基础矩阵，对所述添加后的信息比特序列进行准循环 LDPC 编码，获得 LDPC 编码输出序列；
- 25 步骤 S350：对所述的 LDPC 编码输出序列进行速率匹配交织，获得交织后输出序列，依据传输版本号所确定的比特选择起始比特位置对所述交织后输出序列进行比特选择，获得速率匹配输出序列；所述的速率匹配交织的目的在于使得比特选择的顺序是连续的；

步骤 S360: 依据速率匹配输出序列的交织 pattern 中选择一种交织方法, 对所述的速率匹配输出序列进行交织, 获得交织后比特序列;

步骤 S370: 对所述交织后比特序列进行星座符号调制获得星座调制符号序列, 并发送所述星座调制符号序列。

- 5 在一种实施方式中, 可以根据信息比特序列的发行 (release) 版本确定准循环 LDPC 编码的处理策略;

其中, 所述的 release 版本示例包括 3GPP 标准协议中的不同发布版本号, 例如 release12、release13、release14、release15、release16、release17、release18、release19 等, 在未来存在更多版本号时也同样适用。

- 10 在一种实施方式中, 可以根据所述信息比特序列的工作模式确定准循环 LDPC 编码的处理策略。

其中, 所述的工作模式至少包括: 带内工作模式、带外工作模式、独立工作模式以及混合工作模式等, 其他工作模式定义也同样适用;

- 15 在一种实施方式中, 可以根据所述信息比特序列的用户设备类型 (UE category) 确定准循环 LDPC 编码的处理策略。

其中, 所述的用户设备类型至少包括: LTE 系统中定义的各种用户设备类型, 根据不同的传输峰值速率分为多种用户类型, 其他用户设备类型也同样适用。

- 20 在一种实施方式中, 可以根据覆盖范围确定准循环 LDPC 编码的处理策略。

其中, 所述的覆盖范围至少包括: 大覆盖范围、小覆盖范围等, 所述大覆盖范围可以是信号容易传输场景, 如室外等, 小覆盖范围如室内等场景, 其他覆盖范围定义也同样适用;

- 25 在一种实施方式中, 可以根据所述速率匹配输出序列的码率确定准循环 LDPC 编码的处理策略。

其中, 所述的码率至少包括: 存在 G 个码率阈值, 在所述 G 个码率阈值之间的码率选择。例如, 若 G 等于 1, 即存在 G=1 个码率阈值 R0, 则码率分为小于或等于 R0 的码率、大于 R0 的码率; 若 G 等于 2, 即存在 G=2 个

码率阈值 R_0 和 R_1 (R_0 小于 R_1)，则码率分为小于或等于 R_0 的码率、大于 R_0 且小于或等于 R_1 的码率和大于 R_1 的码率；其他码率范围定义也同样适用。

5 在一种实施方式中，可以根据所述信息比特序列的长度（信息长度）确定准循环 LDPC 编码的处理策略。

其中，所述信息比特序列的长度至少包括：存在 G_1 个信息长度阈值，在所述 G_1 个信息长度阈值之间的信息长度集合选择。例如，若 G_1 等于 1，即存在 $G_1=1$ 个信息长度阈值 K_0 ，则信息长度分为小于或等于 K_0 的信息长度集合、大于 K_0 的信息长度集合；若 G_1 等于 2，即存在 $G_1=2$ 个信息长度
10 阈值 K_0 和 K_1 (K_0 小于 K_1)，则信息长度分为小于或等于 K_0 的信息长度集合、大于 K_0 且小于或等于 K_1 的信息长度集合和大于 K_1 的信息长度集合；其他信息长度范围定义也同样适用；

在一种实施方式中，可以根据所述速率匹配输出序列的码率和所述速率匹配输出序列的长度（码长）的组合确定准循环 LDPC 编码的处理策略。

15 其中，所述码率至少包括：存在 G 个码率阈值，在所述 G 个码率阈值之间的码率选择。例如，若 G 等于 1，即存在 $G=1$ 个码率阈值 R_0 ，则码率分为小于或等于 R_0 的码率、大于 R_0 的码率；若 G 等于 2，即存在 $G=2$ 个码率阈值 R_0 和 R_1 (R_0 小于 R_1)，则码率分为小于或等于 R_0 的码率、大于 R_0 且小于或等于 R_1 的码率和大于 R_1 的码率；其他码率范围定义也同样适用；
20 用；

其中，所述码长至少包括：存在 G_1 个长度阈值，在所述 G_1 个长度阈值之间的长度集合选择。例如，若 G_1 等于 1，即存在 $G_1=1$ 个长度阈值 K_0 ，则码长长度分为小于或等于 K_0 的长度集合、大于 K_0 的长度集合；若 G_1 等于 2，即存在 $G_1=2$ 个长度阈值 K_0 和 K_1 (K_0 小于 K_1)，则码长长度分为
25 小于或等于 K_0 的长度集合、大于 K_0 且小于或等于 K_1 的长度集合和大于 K_1 的长度集合；其他码长长度范围定义也同样适用；

在一种实施方式中，可以根据所述速率匹配输出序列的码率和所述信息比特序列的长度（信息长度）的组合确定准循环 LDPC 编码的处理策略。

在一种实施方式中，可以根据所述信息比特序列的控制信息格式确定准

循环 LDPC 编码的处理策略。

其中，所述控制信息格式是由系统确定，包括下行控制信息（Downlink Control Information, DCI）格式，如包括：编码调制方案（MCS）、HARQ 重传、资源调度信息等控制信息。

- 5 在一种实施方式中，可以根据所述信息比特序列的循环冗余校验（Cyclic Redundancy Check, 简称 CRC）格式确定准循环 LDPC 编码的处理策略。

其中，所述 CRC 加扰格式是由系统确定，对下行数据或者控制信息进行加扰以提高系统鲁棒性，如可以携带一些控制信息等；

- 10 在一种实施方式中，可以根据所述信息比特序列对应的搜索空间确定准循环 LDPC 编码的处理策略。

其中，所述搜索空间是指 LTE 系统定义的公共搜索空间（Common Search Space）和用户设备特定搜索空间（UE-Specific Search Space），以及还可以包括其他搜索空间定义。

- 15 在一种实施方式中，可以根据所述信息比特序列对应的 CSI（Channel State Information）进程确定准循环 LDPC 编码的处理策略。

其中，所述 CSI 进程是指 LTE 系统定义的信道状态信息，以及还可以包括其他信道状态信息定义，比如，5G 或 NR 系统中的定义；

在一种实施方式中，可以根据所述信息比特序列的子帧集合索引号确定准循环 LDPC 编码的处理策略。

- 20 其中，所述子帧集合索引号是指：在一个无线帧数据中分为多个子帧（如 LTE 系统中包括 10 个子帧，每个子帧包括 2 个时隙），每个子帧都会赋予一个子帧索引号，所述的子帧索引号即为所述子帧集合索引。以及所述子帧集合索引号还可以包括其他系统定义的子帧集合索引号定义，比如，5G 或 NR 系统中的定义；

- 25 在一种实施方式中，可以根据所述信息比特序列的调制编码 MCS 等级确定准循环 LDPC 编码的处理策略。

其中，所述信息比特序列的调制编码 MCS 等级是通信系统用于指示调制阶数和码率的等级索引号，如 16 个等级、32 等级或 64 等级等。以及所述

调制编码 MCS 等级还可以包括其他系统定义的调制编码 MCS 等级定义，比如，5G 或 NR 系统中的定义；

在一种实施方式中，可以根据以下至少之一确定准循环 LDPC 编码的处理策略：所述信息比特序列的链路方向、所述信息比特序列的控制信道单元
5 CCE 的聚合等级、所述信息比特序列的加扰方式；所述信息比特序列的信道类型、所述信息比特序列的载波频率、所述信息比特序列的 HARQ 数据传输版本号。

其中，所述信息比特序列的链路方向包括：上行数据或下行数据；上行数据是由用户设备向基站传输数据，下行数据是由基站向用户设备传输数据。

10 所述信息比特序列的控制信道单元 CCE (Control Channel Element) 的聚合等级是指分配给控制信令的资源单元数目，如 LTE 系统中为 {1,2,4,8}，其他通信系统，比如 5G 系统或者 NR 系统中的相应定义也同样适用。

所述信息比特序列的加扰方式是指对信息比特序列进行加扰，以打乱或随机化信息比特序列，加扰方式可以有很多种，如可以和等长的随机序列进
15 行异或操作，所述随机序列可以有多种形式。

所述信息比特序列的信道类型可以包括：数据信道、控制信道、广播信道等；或者，更为具体的可以包括为：物理下行共享信道 (PDSCH，用于承载下行用户信息和高层信令)、物理广播信道 (PBCH，用于承载主系统信息块信息，传输用于初始接入)、物理多播信道 (PMCH，用于承载多媒体/
20 多播信息)、物理控制格式指示信道 (PCFICH，用于承载该子帧上控制区域大小的信息)、物理下行控制信道 (PDCCH，用于承载下行控制的信息，如上行调度指令、下行数据传输是指、公共控制信息等) 和物理 HARQ 指示信道 (PHICH，用于承载对于终端上行数据的 ACK/NACK 反馈信息)。

所述信息比特序列的载波频率是指承载所述信息比特序列的频率带宽内的中心频率，一般来说高载波频率可以使用的带宽大，低载波频率可以使用的带宽小。
25

所述信息比特序列的 HARQ 数据传输版本号是在控制信息中获取的当前数据传输的 HARQ 版本号。

在一种实施方式中，可以根据所述信息比特序列的应用场景确定准循环 LDPC 编码的处理策略。

其中，所述应用场景包括：eMBB（enhanced Mobile Broadband，增强移动宽带）、URLLC（Ultra-Reliable and Low Latency Communications，超可靠低时延通信）场景和 mMTC（massive Machine Type Communications，大规模物联网）场景，其他应用场景定义也同样适用。

在一种实施方式中，所述准循环 LDPC 编码包括 Y 个基础矩阵，依据所述表征信息比特序列的数据特征从所述 Y 个基础矩阵中选择出 1 个基础矩阵进行准循环 LDPC 编码，获得 LDPC 编码序列，Y 是大于 1 的整数。

10 所述 Y 个基础矩阵至少包括以下特性之一：

1) 所述 Y 个基础矩阵中存在模板矩阵相同的至少 2 个基础矩阵，所述模板矩阵相同是指：2 个基础矩阵为 M1 和 M2，所述 M1 的模板矩阵等于所述 M2 的模板矩阵，且所述 2 个基础矩阵中至少存在 1 个非-1 元素值不相等；所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置
15 赋值为“0”所获得的矩阵。所述模板矩阵相同特征的有益效果是：基础矩阵之间存在嵌套特性，使得准循环 LDPC 译码器的结构更为统一，软信息存储和读取路由统一，译码器更为紧凑简单。

2) 所述 Y 个基础矩阵中存在模板矩阵准相同的至少 2 个基础矩阵，所述模板矩阵准相同是指：2 个模板矩阵有 a 个元素不同，所述 a 是大于 0 且
20 小于或等于 10 的整数，例如，2 个基础矩阵为 M3 和 M4，所述 M3 的行数等于所述 M4 的行数，所述 M3 的列数等于所述 M4 的列数，所述 M3 中的所有非-1 元素所对应的行列索引号对所构成的集合为 SET3，所述 M4 中的所有非-1 元素所对应的行列索引号对所构成的集合为 SET4，其中，所述集合 SET3 与集合 SET4 的差集为 DS3，所述 DS3 的元素个数小于或等于 TH3，
25 所述集合 SET4 与集合 SET3 的差集为 DS4，所述 DS4 的元素个数小于或等于 TH4，其中所述 TH3 和 TH4 是小于 10 的正整数。

在如图 9 所示的基础矩阵示例中，基础矩阵(a)（如图 9（a）所示）的所有非-1 元素所对应的行列索引号对所构成的集合 SET3 为 { [0,0], [2,0], [0,1], [1,1], [2,1], [0,2], [1,2], [2,2], [0,3], [1,3], [2,3], [0,4], [1,4], [1,5], [2,5], [2,6] }，

基础矩阵(b) (如图 9 (b) 所示) 的所有非-1 元素所对应的行列索引号对所构成的集合 SET4 为 { [0,0], [1,0], [2,0], [0,1], [1,1], [0,2], [2,2], [0,3], [1,3], [2,3], [0,4], [1,4], [1,5], [2,5], [2,6] }, 可以发现所述集合 SET3 与集合 SET4 的差集 DS3 为 { [2,1], [1,2] }, 所述集合 SET4 与集合 SET3 的差集为 DS4 为 { [1,0] },
5 即基础矩阵(a)的模板矩阵和基础矩阵(b) 的模板矩阵存在 3 个元素不同, 可以认为是所述 2 个基础矩阵是模板矩阵准相同。

所述模板矩阵准相同特征的有益效果是: 不仅使得准循环 LDPC 译码器的结构更为统一, 软信息存储和读取路由统一, 译码器更为紧凑简单; 而且让各个基础矩阵存在部分特殊性, 在几乎不改变译码器结构或者改变非常小
10 情况下可以使得准循环 LDPC 编码的性能良好。

3) 所述 Y 个基础矩阵中存在矩阵元素准相同的至少 2 个基础矩阵, 所述矩阵元素准相同是指: 2 个基础矩阵中有 b 个元素不同, 所述 b 是大于 0 且小于或等于 10 的整数; 例如, 2 个基础矩阵为 M5 和 M6, 至多 TH5 个行列索引号对, 所述 M5 中由所述行列索引号对所索引的元素不等于所述
15 M6 中由相同所述行列索引号对所索引的元素; 所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵, TH5 是小于 10 的正整数。所述矩阵元素准相同特征的有益效果是: 可以使得准循环 LDPC 译码器中的交织网络依然很统一, 虽有部分元素不同但是对增加的复杂度影响不大, 译码器简单容易设计。在如图 10 (a) 和图 10 (b)
20 所示的基础矩阵示例中, TH5=2, 其中 TH5=2 个行列索引号对为 [1,0] 和 [0,1]。当然模板矩阵也可以在不同情况下的 2 个基础矩阵也可以存在矩阵元素准相同的特性。

4) 所述 Y 个基础矩阵中存在模板矩阵嵌套的至少 2 个基础矩阵, 所述模板矩阵嵌套是指: 所述模板矩阵嵌套的 2 个基础矩阵中, 小基础矩阵的模板矩阵是大基础矩阵的模板矩阵的一个子矩阵, 例如, 2 个基础矩阵为 M7
25 和 M8, 所述 M7 的行数小于所述 M8 的行数, 所述 M7 的列数小于所述 M8 的列数, 所述 M7 的模板矩阵是所述 M8 的模板矩阵中的一个子矩阵。所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵。所述模板矩阵子集相等特征的有益效果是: 在不同基

基础矩阵大小情况下，小基础矩阵是大基础矩阵的子集，即小基础矩阵嵌套在大基础矩阵中，可以使得准循环 LDPC 码译码器的具有兼容性，采用同一个译码器就可以实现不同基础矩阵大小的译码，译码简单方便设计。如图 11 所示，基础矩阵(a) (如图 11 (a) 所示) 是基础矩阵(b) (如图 11 (b) 所示) 的一个子矩阵。

5 5)所述 Y 个基础矩阵中存在模板矩阵子集相等的至少 2 个基础矩阵，所述模板矩阵子集相等是指：基础矩阵 1 的模板矩阵中存在一个子矩阵等于基础矩阵 2 的模板矩阵中的一个子矩阵，例如，2 个基础矩阵为 M9 和 M10，所述 M9 的行数小于所述 M10 的行数，所述 M9 的列数小于所述 M10 的列数，所述基础矩阵 M9 和 M10 都存在以下结构：

$$Hb = \begin{bmatrix} A & B & C \\ D1 & D2 & E \end{bmatrix}$$

其中，所述子矩阵 A 和子矩阵 B 构成基础矩阵的核心矩阵，子矩阵 C、子矩阵 D1、子矩阵 D2、子矩阵 E 都是在核心矩阵的基础上扩展出来且支持较低码率，模板矩阵子集相等包括以下特征之一：1) 所述 M9 模板矩阵的核心矩阵是所述 M10 模板矩阵的核心矩阵的一个子矩阵；2) 所述 M9 模板矩阵的子矩阵 D1 是所述 M10 模板矩阵的子矩阵 D1 的一个子矩阵；3) 所述 M9 模板矩阵的子矩阵 D2 是所述 M10 模板矩阵的子矩阵 D2 的一个子矩阵。所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵。所述模板矩阵子集相等特征的有益效果是：基础矩阵设计比较方便，在统一模板上进行优化，译码器设计也统一，需要的路由网络一致。

25 6)所述 Y 个基础矩阵中存在基础矩阵子集相等的至少 2 个基础矩阵，即所述基础矩阵子集相等是指：基础矩阵 1 中存在一个子矩阵等于基础矩阵 2 中的一个子矩阵，例如，所述 2 个基础矩阵具有如上所述的矩阵结构（包含子矩阵 A、子矩阵 B、子矩阵 C、子矩阵 D1、子矩阵 D2、子矩阵 E），所述基础矩阵子集相等是指：2 个基础矩阵为 M11 和 M12，所述 M11 的行数小于所述 M12 的行数，所述 M11 的列数小于所述 M12 的列数，基础矩阵子集相等包括以下特征之一：1) 所述 M11 的核心矩阵是所述 M12 的核心矩阵

- 的一个子矩阵; 2) 所述 M11 的子矩阵 D1 是所述 M12 的子矩阵 D1 的一个子矩阵; 3) 所述 M11 的子矩阵 D2 是所述 M12 的子矩阵 D2 的一个子矩阵。所述基础矩阵子集相等特征的有益效果是: 基础矩阵中部分子矩阵相等, 不仅译码器路由网络和移位网络统一, 而且使得基础矩阵的基础矩阵元素特性
- 5 基本一致, 有利于保证准循环 LDPC 编码的性能保持良好。所述的子矩阵 D1 可以对应于速率匹配过程中不传输的系统列构成的子矩阵;

在一种实施方式中, 所述基础矩阵中至少有预设比例的非-1 元素位置与参考模板矩阵中 '1' 的位置相同, 所述参考模板矩阵为以下模板矩阵的一个子矩阵:

[illegible]

其中,所述模板矩阵中,元素等于‘1’说明基础矩阵中对应所述位置的元素为非-1元素值,元素等于‘0’说明基础矩阵中对应所述位置的元素为-1元素值。优选地,所述预设比例是大于60%且小于或等于100%的实数。

5 优选地,所述基础矩阵如图 12 所示的基础矩阵示例,所述预设比例等于 100%。

实施例 3

本发明实施例 3 提供一种准循环 LDPC 编码处理方法, 包括:

所述基础矩阵的模板矩阵 H_{BG} 与第一模板矩阵 H_{BG}^1 相同:

$$\text{所述第一模板矩阵包括 } t \text{ 个子矩阵, 即 } H_{BG}^1 = \begin{bmatrix} H_{BGsub1}^1 \\ H_{BGsub2}^1 \\ \vdots \\ H_{BGsubt}^1 \end{bmatrix}, \text{ 其中, } H_{BGsub1}^1,$$

- 5 $H_{BGsub2}^1, \dots, H_{BGsubt}^1$ 分别为所述第一模板矩阵的第 1, 第 2, ..., 第 t 子矩阵。所述每个子矩阵 H_{BGsubi}^1 都包含所述第一模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行的数目为 R_{subi}^1 , 并且, $0 < R_{subi}^1 \leq R_{BG}^1$, $i=1, 2, \dots, t$, 其中 R_{BG}^1 是所述第一模板矩阵 H_{BG}^1 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 11$;
- 10 其中, 所述基础矩阵的模板矩阵中的元素仅具有“0”或“1”两种取值。所述模板矩阵与所述基础矩阵具有相同的行数和列数, 所述模板矩阵中的“1”元素和“0”元素分别对应于所述基础矩阵中的非“-1”元素和“-1”元素;
- 存在 1 个第二模板矩阵, 其中, 所述第二模板矩阵与所述第一模板矩阵具有相同的行数和列数; 并且,

$$15 \quad \text{所述第二模板矩阵 } H_{BG}^2 \text{ 包含 } t \text{ 个子矩阵, 即 } H_{BG}^2 = \begin{bmatrix} H_{BGsub1}^2 \\ H_{BGsub2}^2 \\ \vdots \\ H_{BGsubt}^2 \end{bmatrix}, \text{ 其中, } H_{BGsub1}^2,$$

- $H_{BGsub2}^2, \dots, H_{BGsubt}^2$ 分别为所述第二模板矩阵的第 1, 第 2, ..., 第 t 子矩阵。所述每个子矩阵 H_{BGsubi}^2 都包含所述第二模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行数为 R_{subi}^2 , 并且, $0 \leq R_{subi}^2 \leq R_{BG}^2$, $i=1, 2, \dots, t$, 其中 R_{BG}^2 是所述第二模板矩阵
- 20 H_{BG}^2 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 11$;

在一种实施方式中, 所述第一模板矩阵与第二模板矩阵之间存在如下关系:

所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与所述第二模板矩阵的第 i 子矩阵 H_{BGsubi}^2 相同。其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t ;

- 25 在一种实施方式中, 所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与调整后的所述第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 相同; 其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t ;

在一种实施方式中, 所述调整后的第二模板矩阵的第 1 子矩阵 $H_{BGsub1}^{2'}$ 的第 1 行, 比调整前的子矩阵 H_{BGsub1}^2 的第 1 行增加 x_1 个和/或减少了 x_1 个

[illegible]

可以看出,所述第二模板矩阵为 46 行 68 列的矩阵, Kb 为列数与行数的差值, 即 $Kb=68-46=22$ 。第二模板矩阵包括 $t=3$ 个子矩阵 H^2_{BGsub1} , H^2_{BGsub2} , H^2_{BGsub3} , 其中, 第 1 行至第 17 行构成第 1 个子矩阵 H^2_{BGsub1} , 第 18 行至第 20 行构成第 2 个子矩阵 H^2_{BGsub2} , 第 21 行至第 46 行构成第 1 个子矩阵 H^2_{BGsub3} 。所述调整前的第 $i=2$ 子矩阵 H^2_{BGsubi} 为以上所述第二模板矩阵的第 18 行到第 20 行构成的 3 行 68 列的子矩阵, 如下

[illegible]

其中, 所述调整后的第二模板矩阵的第 $i=2$ 子矩阵 H_{BGsubi}^2 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H_{BGsubi}^2 的前 $Kb+M$ 列矩阵部分的 L 行重新

排列后的矩阵，其中，M=为 2，L=2，M=4，其中一种优选的方案为，对所述调整前的第 i=2 子矩阵 H_{BGsubi}^2 （3 行 68 列的子矩阵）的前 Kb+M=26 列矩阵部分进行行重新排列，对 L=2 行进行重新排列获得，即对前 Kb+M=26 列矩阵部分的第 1 行和第 3 行交换（重新排列）可以获得如下的所述调整后的

5 第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$:

[illegible]

其中，第1个子矩阵和第3个子矩阵没有调整，可以得到所述调整后的第二模板矩阵为：

[illegible]

[illegible]

第一模板矩阵也包括 $t=3$ 个子矩阵 H^1_{BGsub1} , H^1_{BGsub2} , H^1_{BGsub3} , 其中, 第 1 行至第 17 行构成第 1 个子矩阵 H^1_{BGsub1} , 第 18 行至第 20 行构成第 2 个子矩阵 H^1_{BGsub2} , 第 21 行至第 46 行构成第 1 个子矩阵 H^1_{BGsub3} 。所述第一模板矩阵的第 $i=2$ 子矩阵 H^1_{BGsubi} 与所述调整后的第二模板矩阵的第 $i=2$ 子矩阵 H^2_{BGsubi} 相同, 以及所述第一模板矩阵的第 1 子矩阵和第 3 子矩阵和所述调整后的第二模板矩阵的第 1 子矩阵和第 3 子矩阵相同。可以知道, 所述第一模板矩阵等于如上所述示例的所述调整后的第二模板矩阵。以及所述基础矩阵的模板矩阵 H_{BG} 与第一模板矩阵 H^1_{BG} 相同, 即实际进行编码所使用的基础矩阵的模板矩阵与所述第一模板矩阵相同, 根据仿真, 误码块率等于 0.01 下信噪比需求如下表所示(表中的第 1 列中第 2 至第 4 元素分别为 3 个码率值, 第 1 行中第 2 至第 15 元素分别为不同的信息长度, 其余为对应码率 Rate 和信息长度 K 所指示的信噪比数值, 所述信噪比数值越低说明性能越好);

调整第 $i=2$ 子矩阵后的性能:

Rate\K	4096	4160	4224	4288	4352	4416	4480	4544	4608	4672	4736	4800	4864	4928
0.578 9	1.925 2	1.921 5	1.914 3	1.926 3	1.915 1	1.910 6	1.909 7	1.903 6	1.913 8	1.906 2	1.901 2	1.898 2	1.894 9	1.892 2
0.564 1	1.734 3	1.734 1	1.736 4	1.725 7	1.720 7	1.720 8	1.718 8	1.717 8	1.716 2	1.709 6	1.707 1	1.707 8	1.708 1	1.710 2
0.55	1.561 8	1.560 6	1.56	1.541 9	1.546 4	1.545 9	1.547 1	1.547 3	1.537 5	1.533 4	1.534 1	1.534 3	1.532 7	1.533 6

没有调整的性能

Rate\K	4096	4160	4224	4288	4352	4416	4480	4544	4608	4672	4736	4800	4864	4928
0.578 9	1.933 4	1.934 2	1.940 9	1.926 3	1.918 9	1.921	1.920 2	1.920 9	1.913 8	1.909 9	1.907 9	1.907 6	1.908 2	1.906
0.564 1	1.749	1.749 8	1.774 8	1.736 9	1.738 1	1.736 9	1.735 6	1.737 8	1.725 2	1.725 9	1.725 6	1.723 6	1.724 4	1.738
0.55 5	1.570 5	1.567	1.558 7	1.565 4	1.561 7	1.556 6	1.552	1.547 1	1.553 9	1.554 5	1.545 4	1.542	1.537 6	1.534 4

可以发现调整后的性能几乎都好于没有调整的性能。

5 优选地，在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H_{BGsubi}^2 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H_{BGsubi}^2 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵为 $H_{BGsubi}^{2''}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 的前 $Kb+M$ 列矩阵部分比所述矩阵 $H_{BGsubi}^{2''}$ 增加 $x7$ 个和/或减少了 $x7'$ 个“1”元素，其中 $x7$ 和 $x7'$ 是整数，并且 $0 \leq x7 \leq 15$ ， $0 \leq x7' \leq 15$ 。

10 在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 是调整前的第 i 子矩阵 H_{BGsubi}^2 的各行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H_{BGsubi}^2 的各行重新排列后的矩阵为 $H_{BGsubi}^{2'''}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 比所述矩阵 $H_{BGsubi}^{2'''}$ 增加 $x8$ 个和/或减少了 $x8'$ 个“1”元素，其中 $x8$ 和 $x8'$ 是整数，并且 $0 \leq x8 \leq 15$ ， $0 \leq x8' \leq 15$ 。

15

存在 1 个第三模板矩阵，其中，所述第三模板矩阵与所述第一模板矩阵具有相同的行数和列数；并且，

所述第三模板矩阵 H_{BG}^3 包含 t 个子矩阵，即 $H_{BG}^3 = \begin{bmatrix} H_{BGsub1}^3 \\ H_{BGsub2}^3 \\ \vdots \\ H_{BGsubt}^3 \end{bmatrix}$ ，其中， H_{BGsub1}^3 ，

20 $H_{BGsub2}^3, \dots, H_{BGsubt}^3$ 分别为所述第三模板矩阵的第 1，第 2，...，第 t 子矩阵，所述每个子矩阵 H_{BGsubi}^3 包含所述第三模板矩阵的连续多行，索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上，其中第 i 个子矩阵的行数为 R_{subi}^3 ，并且， $0 < R_{subi}^3 \leq R_{BG}^3$ ， $i=1, 2, \dots, t$ 。其中 R_{BG}^3 是所述第三模板矩阵 H_{BG}^3 的行数；其中，各子矩阵的索引值 t 是正整数，并且 $1 \leq t \leq 11$ ；

25 在一种实施方式中，所述第一模板矩阵中至少有 1 个子矩阵 H_{BGsubi}^1 ，与所述第三模板矩阵的一个子矩阵 H_{BGsubi}^3 相同，其中 i 为整数，并且 $1 \leq i \leq 11$ 。

在一种实施方式中，所述第一模板矩阵中至少还有 1 个子矩阵 H_{BGsubi}^1 ，与调整后的一个所述第二模板矩阵的子矩阵 $H_{BGsubi}^{2'}$ 相同。

30 其中，所述调整后的第二模板矩阵的子矩阵 $H_{BGsubi}^{2'}$ 比调整之前的子矩阵 H_{BGsubi}^2 中“1”元素的个数增加的比例为 $a1\%$ 和/或减少的比例为 $a1'\%$ ；其中， $a1$ 和 $a1'$ 为不超过 30 的正数；

在一种实施方式中，所述调整后的子矩阵 $H_{BGsubi}^{2'}$ 中，前 $g1$ 行中“1”元素的个数增加的比例为 $a2\%$ 和/或减少的比例为 $a2'\%$ ， $R_{subi}^2 - g1$ 行中“1”

元素的个数增加的比例为 $a_3\%$ 和/或减少的比例为 $a_3'\%$; 其中, a_2, a_3, a_2', a_3' 都是不超过 30 的正数, 并且 $a_2 \geq a_3$;

在一种实施方式中, 所述第一模板矩阵中至少还有 1 个子矩阵 H^1_{BGsubi} , 与调整后的一个所述第三模板矩阵的子矩阵 H^3_{BGsubi} 相同。

5 其中，所述调整后的第三模板矩阵的子矩阵 $H^{3'}_{BGsubi}$ 比调整之前的子矩阵 H^3_{BGsubi} 中“1”元素的个数增加的比例为 $b1\%$ 和/或减少的比例为 $b1'\%$ ；其中， $b1$ 和 $b1'$ 为不超过 30 的正数；

在一种实施方式中，所述调整后的子矩阵 $H^{3'}_{BGsubi}$ 中，前 g_2 行中“1”元素的个数增加的比例为 $b_2\%$ 和/或减少的比例为 $b_2'\%$ ， $R^3_{subi}-g_2$ 行中“1”元素的个数增加的比例为 $b_3\%$ 和/或减少的比例为 $b_3'\%$ ；其中， b_2, b_3, b_2', b_3' 都是不超过 30 的正整数，并且 $b_2 \geq b_3$ ；

在一种实施方式中，所述第二模板矩阵和第三模板矩阵为如下模板矩阵Hb1至Hb10中的模板矩阵：

其中，

15 所述的模板矩阵 Hb1 为

[illegible]

25

30

35

40

25

40

[illegible]

35 所述的模板矩阵 Hb4 为:

[illegible]

```

010100101010001000010000000000001000000000000000000000000000000000000000
010000110000001000001001000000000100000000000000000000000000000000000000
110000000000101000110000000000000010000000000000000000000000000000000000
010000101000001000010000000000000001000000000000000000000000000000000000
5 110000000011000000010001000000000000100000000000000000000000000000000000
111000101000000100010000000000000000100000000000000000000000000000000000
110000100000000000000110000000000000010000000000000000000000000000000000
110001000000001000001001000000000000001000000000000000000000000000000000
011000000000000001001001000000000000000010000000000000000000000000000000
10 011100000000001000000000000000000000000000000000000000000000000000000000
110000010000000001000000000000000000000000000000000000000000000000000000
111000000001010000000000000000000000000000000000000000000000000000000000
111010000000000000001000000000000000000000000000000000000000000000000000
111001000000000000000100000000000000000000000000000000000000000000000000
15 110001000000100000100000000000000000000000000000000000000000000000000000
110100000100000000000010000000000000000000000000000000000000000000000000
110000010000000000010010000000000000000000000000000000000000000000000000
111000000001000010000000000000000000000000000000000000000000000000000000
011000000000000000000000000000000000000000000000000000000000000000000000
20 110100000000000010000001000000000000000000000000000000000000000000000000
101010000000000000100000000000000000000000000000000000000000000000000000
010000000000010000000010000000000000000000000000000000000000000000000000
100000001110000000000000000000000000000000000000000000000000000000000000
110000000000100000000110000000000000000000000000000000000000000000000000
25 010100000010000000000000100000000000000000000000000000000000000000000000
100011000110000000000000000000000000000000000000000000000000000000000000
100001001000000000000000000000000000000000000000000000000000000000000000
110000100000000000100000000000000000000000000000000000000000000000000000
100000010101000000000000000000000000000000000000000000000000000000000000
30 110001000000000100000000000000000000000000000000000000000000000000000000
100000000101000000100000000000000000000000000000000000000000000000000000
100000010100000000000000000000000000000000000000000000000000000000000000
101000000000000000000000001000000000000000000000000000000000000000000000
100000010100000010000000000000000000000000000000000000000000000000000000
35 100011000000000000000001000000000000000000000000000000000000000000000000
111000000000100000010000000000000000000000000000000000000000000000000000

```

所述的模板矩阵 Hb5 为:

```

011111111111011000000001100000000000000000000000000000000000000000000000
40 110111110000000001011110011000000000000000000000000000000000000000000000
110100001111110001011001011000000000000000000000000000000000000000000000
100011000001111111011000011000000000000000000000000000000000000000000000
111000111111001111110101000100000000000000000000000000000000000000000000
110000000000000000000100000000000000000000000000000000000000000000000000
45 111000000010000001000001000010000000000000000000000000000000000000000000

```

[illegible]

所述的模板矩阵 Hb6 为:

[illegible]

[illegible]

所述的模板矩阵 Hb7 为:

[illegible]

[illegible]

40 所述的模板矩阵 Hb8 为:

[illegible]

[illegible]

所述的模板矩阵 Hb9 为:

[illegible]

[illegible]

所述的模板矩阵 Hb10 为:

[illegible]

所述的模板矩阵 Hb11 为

56

[illegible]

○

15 在一种实施方式中, 所述第二模板矩阵和第三模板矩阵为经过调整的所述模板矩阵 Hb1 至 Hb11 中的模板矩阵;

其中, 经过调整的模板矩阵比调整前的模板矩阵中“1”元素的个数增加的比例为 $c\%$ 和/或减少的比例为 $c'\%$, 其中 c 和 c' 为非负实数, 并且 $c \leq 5$, $c' \leq 5$;

20

实施例 4

如图 13 所示,本发明实施例 4 还提供一种准循环 LDPC 编码处理装置,包括:

25 处理模块 1301, 设置为根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略; 以及, 依据所述处理策略, 基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出;

存储模块 1302，设置为存储所述基础矩阵和所述提升值。

30 在一种实施方式中, 所述数据特征包括以下至少之一:

所述信息比特序列对应的工作模式、所述信息比特序列对应的应用场景、所述信息比特序列对应的链路方向、用户设备类型、所述信息比特序列的长

度信息、所述信息比特序列的调制编码方案 MCS 等级、所述信息比特序列的控制信道单元 CCE 的聚合等级、所述信息比特序列对应的搜索空间、所述信息比特序列的加扰方式、所述信息比特序列的循环冗余校验 CRC 格式、所述信息比特序列的信道类型、所述信息比特序列对应的控制信息格式、所述信息比特序列对应的信道状态信息 CSI 进程、所述信息比特序列的子帧索引号、所述信息比特序列对应的载波频率、所述信息比特序列的发行版本、所述信息比特序列的覆盖范围、对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的长度、所述速率匹配输出序列的码率、所述速率匹配输出序列的码率和所述速率匹配输出序列的长度的组合、所述速率匹配输出序列的码率和所述信息比特序列的长度的组合、所述信息比特序列的混合自动重传请求 HARQ 数据传输版本号。

在一种实施方式中，处理模块，设置为采用以下方式确定准循环低密度奇偶校验 LDPC 编码的处理策略：

确定以下至少之一：

所述基础矩阵的核心矩阵校验块结构；所述基础矩阵的正交性；所述基础矩阵的特性；所述基础矩阵的最大系统列数；所述准循环 LDPC 编码的最大系统列数；所述基础矩阵的个数；所述基础矩阵的元素修正方法；所述基础矩阵的边数；所述基础矩阵在最大信息比特序列长度下的最小码率；所述基础矩阵在缩短编码下的最小码率；所述提升值的取值方法；所述提升值的颗粒度取值方法；所述提升值的最大值；对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的系统列不传数目；所述速率匹配输出序列的校验列打孔方法；所述速率匹配输出序列的交织方法；所述速率匹配输出序列的比特选择起始比特位置；所述准循环 LDPC 编码所支持的最大信息长度；所述准循环 LDPC 编码所支持的信息比特长度取值方法；所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法；所述准循环 LDPC 编码的缩短编码最大列数；所述准循环 LDPC 编码的混合自动重传请求 HARQ 合并方式；所述速率匹配输出序列的比特选择起始位置；所述准循环 LDPC 编码的 HARQ 最大传输次数；所述准循环 LDPC 编码的 HARQ 传输版本数目。

在一种实施方式中,所述工作模式包括:带内工作模式、带外工作模式、独立工作模式;

所述应用场景包括:增强移动宽带 eMBB 场景、超可靠低时延通信 URLLC 场景、大规模物联网 mMTC 场景;

5 所述链路方向包括:上行数据方向、下行数据方向。

在一种实施方式中,所述信息比特序列的长度信息包括:大于正整数值 K_0 的长度信息和小于或等于正整数值 K_0 的长度信息,其中 K_0 是大于 128 的一个整数。

在一种实施方式中,所述基础矩阵 Hb 为: $Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix}$;

10 其中,子矩阵 $\mathbf{A}$ 和子矩阵 $\mathbf{B}$ 构成的矩阵 $[\mathbf{A} \ \mathbf{B}]$ 是所述基础矩阵的核心矩阵,所述子矩阵 $\mathbf{B}$ 是核心矩阵校验块;

所述核心矩阵校验块结构从以下至少 2 种结构类型中进行选择:下三角结构、双对角结构、准双对角结构;

其中,所述下三角结构的矩阵包括以下 a)-c) 三个特征: a) 矩阵中行索引
15 号为 i 和列索引号为 j 的元素都等于 -1, 且 $j > i$; b) 矩阵中对角线上的所有元素都是非-1 元素; c) 矩阵中对角线以下的所有元素中至少存在 1 个非-1 元素;

所述双对角结构的矩阵包括以下 a)-b) 两个特征: a) 矩阵中的首列中包括
20 3 个非-1 元素,其中首列的首元素和尾元素都是非-1 元素; b) 矩阵中列索引号为 i 且行索引号为 $(i-1)$ 的元素以及列索引号为 i 且行索引号为 i 的元素均是非-1 元素, $i=1,2,\dots,(I_0-1)$, 其中 I_0 是所述矩阵的行数;

所述准双对角结构的矩阵包括以下任意一种特征: a) 矩阵中行索引号
25 为 (mb_0-1) 和列索引号为 0 所指示的元素是非-1 元素,以及矩阵中右上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; b) 矩阵中行索引号为 (mb_0-1) 和列索引号为 (mb_0-1) 所指示的元素是非-1 元素,以及矩阵中左上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; c) 矩阵中行索引号为 0 和列索引号为 0 所指示的元素是非-1 元素,以及矩阵中右下角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构;其中所述 mb_0 是所述矩阵的行数。

在一种实施方式中,所述基础矩阵 Hb 为: $Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix}$;

其中, 子矩阵 **D** 的列数小于或等于子矩阵 **A** 和子矩阵 **B** 构成的核心矩阵 **[A B]** 的列数, 基础矩阵的正交性是所述子矩阵 **D** 的正交特性, 所述基础矩阵的正交性从以下至少 2 种类型中进行选择: 正交特性、准正交特性、非正交特性;

- 5 其中, 所述正交特性包括: 行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 之间无交集, 所有所述行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 的并集构成所述子矩阵 **D** 的所有行索引号, 子矩阵 **D** 中由行索引号集合 RowSET_i 所指示的所有行构成的子矩阵 $\mathbf{D}_i$ 中在任意一个列索引号所指示的所有元素中至多有 1 个非-1 元素, 其中所述 I 是小于所述子矩阵 **D** 行数的正整数, 所述 RowSET_i
- 10 ($i=0,1,\dots,(I-1)$) 至少包括 2 个元素;

- 所述准正交特性包括: 2 个列索引号集合 ColSET_0 和 ColSET_1 , ColSET_0 和 ColSET_1 无交集且 ColSET_0 和 ColSET_1 的并集构成所述子矩阵 **D** 的所有列索引号, 子矩阵 **D** 中由列索引号集合 ColSET_0 所指示的所有列构成的子矩阵为 $\mathbf{D}_0$, 子矩阵 **D** 中由列索引号集合 ColSET_1 所指示的所有列构成的子矩阵
- 15 为 $\mathbf{D}_1$, 所述 $\mathbf{D}_1$ 具有所述正交特性, 而 $\mathbf{D}_0$ 不具有所述正交特性;

所述非正交特性包括: 所述子矩阵 **D** 不具有如上所述的正交特性和准正交特性。

在一种实施方式中, 所述基础矩阵的最大系统列数为从 2 至 32 中的至少 2 个整数值中选择。

- 20 在一种实施方式中, 所述基础矩阵的最大系统列数为从以下至少 2 个整数值中进行选择: 4、6、8、10、16、24、30、32。

在一种实施方式中, 所述基础矩阵的个数为从以下至少 2 个整数值中进行选择: 1、2、3、4。

- 在一种实施方式中, 所述基础矩阵的元素修正方法从以下至少 2 种方法
- 25 中进行选择:

方法 1: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ \lfloor V_{i,j} \times Z/Z_{\max} \rfloor & V_{i,j} \neq -1 \end{cases}$$

方法 2: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < Z \\ \lfloor V_{i,j}/2^t \rfloor & V_{i,j} \geq Z \end{cases}$$

方法 3: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$5 \quad P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor ((V_{i,j} + w) \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 4: 按以下处理方式获得所述基础矩阵的元素 $P_{i,j}$:

基础矩阵的每个非-1 元素位置有 L 比特的比特序列, 所有提升值构成 H 组提升值集合, 如果 Z 属于第 k 组提升值集合, 则对于第 k 组提升值集合的
10 基础矩阵对应非-1 位置的元素值为: 从对应所述非-1 元素位置的 L 比特的比特序列中选取左起的 k 比特以及第 2k 比特和第 2k-1 比特构成(k+2)比特的比特序列, 所述(k+2)比特的比特序列对应的数值即为对应提升值 Z 的基础矩阵中相应非-1 元素位置的元素值;

方法 5: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$15 \quad P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

方法 6: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ (V_{i,j} + w) \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

20 方法 7: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod Z & V_{i,j} \neq -1 \end{cases}$$

方法 8: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod w & V_{i,j} \neq -1 \end{cases}$$

5 方法 9: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (V_{i,j} + \lfloor 256 \times w / V_{i,j} \rfloor) \bmod Z & V_{i,j} > 0 \\ V_{i,j} & V_{i,j} \leq 0 \end{cases}$$

方法 10: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = V_{i,j} \bmod z_{prime}$$

10 方法 11: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor (V_{i,j} + w \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 12: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (i \times j) \bmod Z_{prime} & 1 \leq i \leq 38 \\ ((Z - i + 38) \times j) \bmod Z_{prime} & 39 \leq i \leq 49 \end{cases}$$

15

其中, $V_{i,j}$ 是对应于 $Z_{\max}$ 的基础矩阵的第 i 行第 j 列元素值, $P_{i,j}$ 是对应于 Z 的基础矩阵的第 i 行第 j 列元素值, Z 是准循环 LDPC 编码的提升值, $Z_{\max}$ 是大于 0 的整数, Z 是小于或等于 $Z_{\max}$ 的正整数;

所述的 t 是: $t = \lceil Z_{\max} / Z \rceil$;

20 所述的 s 是使得 $2^s \leq Z$ 成立的最大整数;

所述的 w 是对应于提升值 Z 的确定整数值; 所述 z_{prime} 是小于或等于提升值 Z 的最大素数。

在一种实施方式中, 所述基础矩阵在最大信息比特序列长度下的最小码

率为从大于 0 且小于 1 的至少 2 个实数值中选择。

在一种实施方式中，所述基础矩阵在最大信息比特序列长度下的最小码率从以下至少 2 种码率类型中进行选择：1/12、1/8、1/6、1/5、1/4、1/3、1/2、2/3。

- 5 在一种实施方式中，所述基础矩阵在缩短编码下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

在一种实施方式中，所述基础矩阵在缩短编码下的最小码率从以下至少 2 种码率类型中进行选择：1/12、1/8、1/6、1/5、1/4、1/3。

- 10 在一种实施方式中，所述提升值的取值方法从以下至少 2 种方法中进行选择：

方法 1：

所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积；其中， c 是正整数集合 C 中的一个元素， d 是非负整数集合 D 中的一个元素；

方法 2：

- 15 所述提升值是取自 $Z_{\min}$ 至 $Z_{\max}$ 的连续整数；

其中， $Z_{\min}$ 和 $Z_{\max}$ 是大于 0 的整数， $Z_{\max}$ 大于 $Z_{\min}$ ；

方法 3：

大小相邻提升值的差值等于 2 的整数次幂；

- 20 其中，所有的提升值构成集合 Z_{set} ，所述集合 Z_{set} 包括多个子集合，子集合内任意大小相邻提升值的差值都等于 2 的非负整数次幂；

方法 4：

所述提升值由所述信息比特序列的长度和所述基础矩阵系统列数确定；

方法 5：

- 25 所述提升值由所述信息比特序列的长度、所述基础矩阵系统列数和整数集合 W 确定；

方法 6：

所述提升值等于 2 的正整数次幂。

在一种实施方式中，所述方法 1 中，所述集合 C 和集合 D 为包括以下集合对之一：C={4,5,6,7}和D={1,2,3,4,5,6,7}；C={4,5,6,7}和D={0,1,2,3,4,5,6,7}；C={3,4,5,6,7,8}和D={0,1,2,3,4,5,6}；C={4,5,6,7}和D={0,1,2,3,4,5,6,7}；C={16,20,24,28}和D={0,1,2,3,4,5}；C={16,20,24,28}和D={0,1,2,3,4}；
 5 C={1,2,3,4,5,6,7}和D={1,2,3,4,5,6,7}；C={1,2,3,4,5,6,7}和D={0,1,2,3,4,5,6,7}；

所述方法 3 中，所述集合 Zset 包括以下集合之一：{{1:1:8}, {9:1:16}, {18:2:32}, {36:4:64}, {72:8:128}, {144:16:256}}、{{1:1:8}, {9:1:16}, {18:2:32}, {36:4:64}, {72:8:128}, {144:16:256}, {288:32:320}}、{{1:1:8}, {9:1:16}, {18:2:32}, {36:4:64}, {72:8:128}, {144:16:256}, {288:32:512}}、{{1:1:8}, {10:2:16}, {20:4:32}, {40:8:64}, {80:16:128}, {160:32:256}}、{{1:1:8}, {10:2:16}, {20:4:32}, {40:8:64}, {80:16:128}, {160:32:256}, {320:64:512}}、{{2:2:16}, {20:4:32}, {40:8:64}, {80:16:128}, {160:32:256}}、{{2:2:16}, {20:4:32}, {40:8:64}, {80:16:128}, {160:32:256}, {320:64:512}}；
 10

其中，集合{a:b:c}中，a 是所述集合中的第一个元素，c 是所述集合中的最后一个元素，b 是所述集合中相邻两个元素之间的间隔值；

所述方法 4 中，提升值 Z 是： $Z = \lceil K/kb \rceil$ ；

其中，K 是所述信息比特序列的长度，kb 是所述基础矩阵系统列数；

所述方法 5 中，提升值 Z 是： $Z = Z_{orig} + W(Z_{orig})$ ；

其中， $Z_{orig} = \lceil K/kb \rceil$ ，K 是所述信息比特序列的长度，kb 是所述基础矩阵系统列数， $W(Z_{orig})$ 是整数集合 W 中对应于所述 Z_{orig} 的一个元素值；
 20

所述方法 6 中，提升值取值为以下集合之一：{2,4,8,16,32,64,128,256,512}、{2,4,8,16,32,64,128,256}、{2,4,8,16,32,64,128}、{2,4,8,16,32,64}、{2,4,8,16,32}。

在一种实施方式中，所述提升值的颗粒度为所有提升值中任意 2 个大小相邻提升值之间的差值，所述提升值的颗粒度的取值方法为从以下至少 2 种方法类型中进行选择：2 的非负整数次幂的取值方法；固定正整数的取值方法；第一正整数集合乘以第二正整数的取值方法。
 25

在一种实施方式中，当所述提升值的颗粒度的取值方法采用所述 2 的非

负整数次幂的取值方法时，所述提升值的颗粒度取值的集合包括以下之一：
{1,2,4,8,16}、{1,2,4,8,16,32}、{1,2,4,8,16,32,64}、{1,2,4,8,16,32,64,128}；

当所述提升值的颗粒度的取值方法采用所述固定正整数的取值方法时，
所述固定正整数是小于或等于 128 的正整数。

- 5 在一种实施方式中，所述提升值的最大值为从 4 至 1024 中的至少 2 个整数值中选择。

在一种实施方式中，所述提升值的最大值为从以下至少 2 个整数值中选择：
16、32、64、128、256、320、384、512、768、1024。

- 10 在一种实施方式中，所述准循环 LDPC 编码所支持的最大信息长度为从
128 至 8192 中的至少 2 个整数值中选择。

在一种实施方式中，所述准循环 LDPC 编码所支持的最大信息长度为从
以下至少 2 个整数值中选择：256、512、768、1024、2048、4096、6144、7680、
8192。

- 15 在一种实施方式中，所述准循环 LDPC 编码所支持的信息比特长度颗粒
度为所有支持信息比特长度中任意 2 个大小相邻长度之间的差值，所述信息
比特长度颗粒度取值方法为从 2 至 256 中的至少 2 个整数值中选择。

在一种实施方式中，所述准循环 LDPC 编码所支持的信息比特长度颗粒
度取值方法为从以下至少 2 个整数值中选择：2、4、8、16、32、64、128、
256。

- 20 在一种实施方式中，所述准循环 LDPC 编码的缩短编码的最大列数为
 $\lceil \Delta K / Z \rceil$ ，其中， ΔK 是准循环 LDPC 编码中所填充的最大比特数目， Z 是提升
值，所述缩短编码的最大列数为从 1 至 24 中的至少 2 个整数值中选择。

在一种实施方式中，所述准循环 LDPC 编码的缩短编码的最大列数从以
下至少 2 个整数值中选择：0、1、2、3、4、5、6、8、12、16、24。

- 25 在一种实施方式中，所述速率匹配输出序列的系统列不传数目为从以下
至少 2 个整数值中选择：0、1、2、3。

在一种实施方式中，所述准循环 LDPC 编码的 HARQ 合并方式从以下至
少 2 种类型中进行选择：软合并方式、增量冗余合并方式、软合并与增量冗

余合并混合方式。

在一种实施方式中，所述准循环 LDPC 编码的 HARQ 最大传输次数为从以下至少 2 个整数值中选择：1、2、3、4、5、6。

在一种实施方式中，所述 HARQ 传输版本数目为从 1 至 64 中的至少 2 个整数值中选择。

在一种实施方式中，所述 HARQ 传输版本数目为从以下至少 2 个整数值中选择：2、4、6、8、12、16、24、32。

在一种实施方式中，所述基础矩阵从 Y 个基础矩阵中选择一个，Y 是大于 1 的整数；

10 其中，所述 Y 个基础矩阵至少包括以下特征之一：

所述 Y 个基础矩阵中存在模板矩阵相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵准相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在矩阵元素准相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵嵌套的至少 2 个基础矩阵；

15 所述 Y 个基础矩阵中存在模板矩阵子集相等的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在基础矩阵子集相等的至少 2 个基础矩阵；

其中，所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵；

20 所述模板矩阵准相同是指：2 个模板矩阵有 a 个元素不同，所述 a 是大于 0 且小于或等于 10 的整数；

所述矩阵元素准相同是指：2 个基础矩阵中有 b 个元素不同，所述 b 是大于 0 且小于或等于 10 的整数；

所述模板矩阵嵌套的 2 个基础矩阵中，小基础矩阵的模板矩阵是大基础矩阵的模板矩阵的一个子矩阵；

25 所述模板矩阵子集相等是指：基础矩阵 1 的模板矩阵中存在一个子矩阵等于基础矩阵 2 的模板矩阵中的一个子矩阵；

所述基础矩阵子集相等是指：基础矩阵 1 中存在一个子矩阵等于基础矩

阵 2 中的一个子矩阵。

在一种实施方式中，所述基础矩阵中至少有预设比例的非-1元素位置与参考模板矩阵中‘1’的位置相同，所述参考模板矩阵为以下模板矩阵的一个子矩阵：

[illegible]

其中,所述模板矩阵中,元素等于‘1’说明基础矩阵中对应所述位置的元素为非-1元素值,元素等于‘0’说明基础矩阵中对应所述位置的元素为-1元素值。优选地,所述预设比例是大于60%且小于或等于100%的实数。

所述基础矩阵的模板矩阵 H_{BG} 与第一模板矩阵 H_{BG}^1 相同:

所述第一模板矩阵包括 t 个子矩阵, 即 $H_{BG}^1 = \begin{bmatrix} H_{BGsub1}^1 \\ H_{BGsub2}^1 \\ \vdots \\ H_{BGsubt}^1 \end{bmatrix}$, 其中, H_{BGsub1}^1 ,

$H_{BGsub2}^1, \dots, H_{BGsubt}^1$ 分别为所述第一模板矩阵的第 1, 第 2, ..., 第 t 子矩阵。所述每个子矩阵 H_{BGsubi}^1 都包含所述第一模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行的数目为 R_{subi}^1 , 并且, $0 < R_{subi}^1 \leq R_{BG}^1$, $i=1, 2, \dots, t$, 其中 R_{BG}^1 是所述第一模板矩阵 H_{BG}^1 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 11$;

其中, 所述基础矩阵的模板矩阵中的元素仅具有“0”或“1”两种取值。所述模板矩阵与所述基础矩阵具有相同的行数和列数, 所述模板矩阵中的“1”元素和“0”元素分别对应于所述基础矩阵中的非“-1”元素和“-1”元素;

存在 1 个第二模板矩阵, 其中, 所述第二模板矩阵与所述第一模板矩阵具有相同的行数和列数; 并且,

所述第二模板矩阵 H_{BG}^2 包含 t 个子矩阵, 即 $H_{BG}^2 = \begin{bmatrix} H_{BGsub1}^2 \\ H_{BGsub2}^2 \\ \vdots \\ H_{BGsubt}^2 \end{bmatrix}$, 其中, H_{BGsub1}^2 ,

$H_{BGsub2}^2, \dots, H_{BGsubt}^2$ 分别为所述第二模板矩阵的第 1, 第 2, ..., 第 t 子矩阵。所述每个子矩阵 H_{BGsubi}^2 都包含所述第二模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行数为 R_{subi}^2 , 并且, $0 \leq R_{subi}^2 \leq R_{BG}^2$, $i=1, 2, \dots, t$, 其中 R_{BG}^2 是所述第二模板矩阵 H_{BG}^2 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 11$;

在一种实施方式中, 所述第一模板矩阵与第二模板矩阵之间存在如下关系:

所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与所述第二模板矩阵的第 i 子矩阵 H_{BGsubi}^2 相同。其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t ;

在一种实施方式中, 所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与调整后的所述第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 相同; 其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t ;

在一种实施方式中, 所述调整后的第二模板矩阵的第 1 子矩阵 $H_{BGsub1}^{2'}$ 的第 1 行, 比调整前的子矩阵 H_{BGsub1}^2 的第 1 行增加 x_1 个和/或减少了 x_1' 个“1”元素, 其中 x_1 和 x_1' 是整数, 并且 $0 \leq x_1 \leq 15$, $0 \leq x_1' \leq 15$;

在一种实施方式中, 所述调整后的第二模板矩阵的第 1 子矩阵 $H_{BGsub1}^{2'}$ 的第 2 行, 比调整前的子矩阵 H_{BGsub1}^2 的第 2 行增加 x_2 个和/或减少了 x_2' 个

“1”元素，其中 x_2 和 x_2' 是整数，并且 $0 \leq x_2 \leq 15$ ， $0 \leq x_2' \leq 15$ ；

在一种实施方式中，所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 3 行，比调整前的子矩阵 H^2_{BGsub1} 的第 3 行增加 x_3 个和/或减少了 x_3' 个“1”元素，其中 x_3 和 x_3' 是整数，并且 $0 \leq x_3 \leq 15$ ， $0 \leq x_3' \leq 15$ ；

5 在一种实施方式中，所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 4 行，比调整前的子矩阵 H^2_{BGsub1} 的第 4 行增加 x_4 个和/或减少了 x_4' 个“1”元素，其中 x_4 和 x_4' 是整数，并且 $0 \leq x_4 \leq 15$ ， $0 \leq x_4' \leq 15$ ；

在一种实施方式中，所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 5 行，比调整前的子矩阵 H^2_{BGsub1} 的第 5 行增加 x_5 个和/或减少了 x_5' 个“1”元素，其中 x_5 和 x_5' 是整数，并且 $0 \leq x_5 \leq 15$ ， $0 \leq x_5' \leq 15$ ；

在一种实施方式中，所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 6 行，比调整前的子矩阵 H^2_{BGsub1} 的第 1 行增加 x_6 个和/或减少了 x_6' 个“1”元素，其中 x_6 和 x_6' 是整数，并且 $0 \leq x_6 \leq 15$ ， $0 \leq x_6' \leq 15$ ；

在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 15 是调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵；其中，所述对第 i 子矩阵 H^2_{BGsubi} 的各行重新排列是指改变所述子矩阵各行 H^2_{BGsubi} 的排列顺序；

在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵；其中， Kb 是所述第二模板矩阵的列数与行数的差值， Kb 是大于 0 的整数， L 和 M 是个位数。

在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵为 $H^{2''}_{BGsubi}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分比所述矩阵 $H^{2''}_{BGsubi}$ 增加 x_7 个和/或减少了 x_7' 个“1”元素，其中 x_7 和 x_7' 是整数，并且 $0 \leq x_7 \leq 15$ ， $0 \leq x_7' \leq 15$ 。

在一种实施方式中，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 是调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵为 $H^{2''' }_{BGsubi}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 比所述矩阵 $H^{2''' }_{BGsubi}$ 增加 x_8 个和/或减少了 x_8' 个“1”元素，其中 x_8 和 x_8' 是整数，并且 $0 \leq x_8 \leq 15$ ， $0 \leq x_8' \leq 15$ 。

存在 1 个第三模板矩阵，其中，所述第三模板矩阵与所述第一模板矩阵 35 具有相同的行数和列数；并且，

所述第三模板矩阵 H^3_{BG} 包含 t 个子矩阵, 即 $H^3_{BG} = \begin{bmatrix} H^3_{BGsub1} \\ H^3_{BGsub2} \\ \vdots \\ H^3_{BGsubt} \end{bmatrix}$, 其中, H^3_{BGsub1} ,

$H^3_{BGsub2}, \dots, H^3_{BGsubt}$ 分别为所述第三模板矩阵的第 1, 第 2, ..., 第 t 子矩阵。所述每个子矩阵 H^3_{BGsubi} 包含所述第三模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行数为 R^3_{subi} , 并且, $0 < R^3_{subi} \leq R^3_{BG}$, $i=1, 2, \dots, t$, 其中 R^3_{BG} 是所述第三模板矩阵 H^3_{BG} 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 11$;

在一种实施方式中, 所述第一模板矩阵中至少有 1 个子矩阵 H^1_{BGsubi} , 与所述第三模板矩阵的一个子矩阵 H^3_{BGsubi} 相同, 其中 i 为整数, 并且 $1 \leq i \leq 11$ 。

在一种实施方式中, 所述第一模板矩阵中至少还有 1 个子矩阵 H^1_{BGsubi} , 与调整后的一个所述第二模板矩阵的子矩阵 $H^{2'}_{BGsubi}$ 相同。

其中, 所述调整后的第二模板矩阵的子矩阵 $H^{2'}_{BGsubi}$ 比调整之前的子矩阵 H^2_{BGsubi} 中 “1” 元素的个数增加的比例为 $a1\%$ 和/或减少的比例为 $a1'\%$; 其中, $a1$ 和 $a1'$ 为不超过 30 的正数;

在一种实施方式中, 所述调整后的子矩阵 $H^{2'}_{BGsubi}$ 中, 前 $g1$ 行中 “1” 元素的个数增加的比例为 $a2\%$ 和/或减少的比例为 $a2'\%$, $R^2_{subi}-g1$ 行中 “1” 元素的个数增加的比例为 $a3\%$ 和/或减少的比例为 $a3'\%$; 其中, $a2, a3, a2', a3'$ 都是不超过 30 的正数, 并且 $a2 \geq a3$;

在一种实施方式中, 所述第一模板矩阵中至少还有 1 个子矩阵 H^1_{BGsubi} , 与调整后的一个所述第三模板矩阵的子矩阵 $H^{3'}_{BGsubi}$ 相同。

其中, 所述调整后的第三模板矩阵的子矩阵 $H^{3'}_{BGsubi}$ 比调整之前的子矩阵 H^3_{BGsubi} 中 “1” 元素的个数增加的比例为 $b1\%$ 和/或减少的比例为 $b1'\%$; 其中, $b1$ 和 $b1'$ 为不超过 30 的正数;

在一种实施方式中, 所述调整后的子矩阵 $H^{3'}_{BGsubi}$ 中, 前 $g2$ 行中 “1” 元素的个数增加的比例为 $b2\%$ 和/或减少的比例为 $b2'\%$, $R^3_{subi}-g2$ 行中 “1” 元素的个数增加的比例为 $b3\%$ 和/或减少的比例为 $b3'\%$; 其中, $b2, b3, b2', b3'$ 都是不超过 30 的正整数, 并且 $b2 \geq b3$;

在一种实施方式中, 所述第二模板矩阵和第三模板矩阵为如下模板矩阵 Hb1 至 Hb10 中的模板矩阵;

其中,

所述的模板矩阵 Hb1 为

71

[illegible]

所述的模板矩阵 Hb2 为:

[illegible]

5

10

15

20

25

30

35

40

[illegible]

所述的模板矩阵 Hb4 为:

[illegible]

[illegible]

所述的模板矩阵 Hb5 为:

[illegible]

[illegible]

15 所述的模板矩阵 Hb6 为:

[illegible]

[illegible]

所述的模板矩阵 Hb7 为:

[illegible]

[illegible]

所述的模板矩阵 Hb8 为:

[illegible]

[illegible]

10 所述的模板矩阵 Hb9 为:

	10110111001100000000000000000000000000000000000000000
	01001011100110000000000000000000000000000000000000000
	10110100010011000000000000000000000000000000000000000
	01001010101001100000000000000000000000000000000000000
15	11110001010000110000000000000000000000000000000000000
	11001100111000010000000000000000000000000000000000000
	11000000000000010000000000000000000000000000000000000
	1100110000100000010000000000000000000000000000000000
	01001110000000000010000000000000000000000000000000000
20	10001100010000000001000000000000000000000000000000000
	10010100000001000000100000000000000000000000000000000
	11001000000001000000010000000000000000000000000000000
	01010010000000010000000100000000000000000000000000000
	10000000110000001000000100000000000000000000000000000
25	11000001000000000000000010000000000000000000000000000
	01100100000000000000000000100000000000000000000000000
	10011000000000000000000000100000000000000000000000000
	10010100000000010000000000010000000000000000000000000
	10000010000000000000000000010000000000000000000000000
30	10110000000000000000000000010000000000000000000000000
	10000000100001000000000000000000100000000000000000000
	10000100001001000000000000000000010000000000000000000
	10010000010001000000000000000000001000000000000000000
	01000001000000000000000000000000001000000000000000000
35	10100000010000000000000000000000000100000000000000000
	10000000000000110000000000000000000100000000000000000
	10100100000000000000000000000000000100000000000000000
	1000000000000110000000000000000000000100000000000000
	10000000001001000000000000000000000000100000000000000
40	01001000000000000000000000000000000000010000000000000
	10000000010100000000000000000000000000001000000000000
	10000000001000010000000000000000000000000100000000000
	10010100000000000000000000000000000000000100000000000
	10000000000001010000000000000000000000000010000000000
45	10000001000000100000000000000000000000000001000000000
	10000001000000100000000000000000000000000000010000000
	10000000010100000000000000000000000000000000001000000
	10000000000001000000000000000000000000000000000010000
50	10101000000000000000000000000000000000000000000000000
	10100000000001000000000000000000000000000000000000000

所述的模板矩阵 Hb10 为:

55 1101001001110000000000000000000000000000000000000000000000000000
1010111110110000000000000000000000000000000000000000000000000000
1110100010101100000000000000000000000000000000000000000000000000

[illegible]

35

其中, 经过调整的模板矩阵比调整前的模板矩阵中“1”元素的个数增加的比例为 $c\%$ 和/或减少的比例为 $c'\%$, 其中 c 和 c' 为非负实数, 并且 $c \leq 5$, c'

≤ 5;

实施例 5

本发明实施例 5 提供一种用于准循环 LDPC 编码处理的电子设备, 包括: 存储器和处理器;

- 5 所述存储器设置为保存用于准循环 LDPC 编码处理的程序, 所述用于准循环 LDPC 编码处理的程序在被所述处理器读取执行时, 执行以下操作:

根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略;

- 10 依据所述处理策略, 基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出。

本申请实施例 1 所提供的方法实施例可以在实施例 3 提供的电子设备中执行。图 14 是本发明实施例 3 的一种用于准循环 LDPC 编码处理的电子设备的硬件结构框图。如图 14 所示, 电子设备 10 可以包括一个或多个 (图中仅示出一个) 处理器 102 (处理器 102 可以包括但不限于微处理器 MCU 或可编程逻辑器件 FPGA 等的处理装置)、用于存储数据的存储器 104。本领域普通技术人员可以理解, 图 14 所示的结构仅为示意, 其并不对上述电子设备的结构造成限定。例如, 电子设备还可包括比图 14 中所示更多或者更少的组件, 或者具有与图 14 所示不同的配置。

存储器 104 可用于存储应用程序的软件程序以及模块, 如本发明实施例 20 中的准循环 LDPC 编码处理方法对应的程序指令/模块, 处理器 102 通过运行存储在存储器 104 内的软件程序以及模块, 从而执行各种功能应用以及数据处理, 即实现上述的方法。存储器 104 可包括高速随机存储器, 还可包括非易失性存储器, 如一个或者多个磁性存储装置、闪存、或者其他非易失性固态存储器。在一些实例中, 存储器 104 可进一步包括相对于处理器 1402 远程 25 设置的存储器, 这些远程存储器可以通过网络连接至所述电子设备。上述网络的实例包括但不限于互联网、企业内部网、局域网、移动通信网及其组合。

实施例 6

本发明实施例 6 提供一种计算机可读存储介质，存储有计算机可执行指令，所述计算机可执行指令被处理器执行时实现上述方法。

本领域普通技术人员可以理解，上文中所公开方法中的全部或某些步骤、
5 系统、装置中的功能模块/单元可以被实施为软件、固件、硬件及其适当的组合。在硬件实施方式中，在以上描述中提及的功能模块/单元之间的划分不一定对应于物理单元的划分；例如，一个物理组件可以具有多个功能，或者一个功能或步骤可以由若干物理组件合作执行。某些组件或所有组件可以被实施为由处理器，如数字信号处理器或微处理器执行的软件，或者被实施为硬件，或者被实施为集成电路，如专用集成电路。这样的软件可以分布在计算机可读介质上，计算机可读介质可以包括计算机存储介质（或非暂时性介质）
10 和通信介质（或暂时性介质）。如本领域普通技术人员公知的，术语计算机存储介质包括在用于存储信息（诸如计算机可读指令、数据结构、程序模块或其他数据）的任何方法或技术中实施的易失性和非易失性、可移除和不可移除介质。计算机存储介质包括但不限于 RAM、ROM、EEPROM、闪存或其他存储器技术、CD-ROM、数字多功能盘（DVD）或其他光盘存储、磁盒、
15 磁带、磁盘存储或其他磁存储装置、或者可以用于存储期望的信息并且可以被计算机访问的任何其他的介质。此外，本领域普通技术人员公知的是，通信介质通常包含计算机可读指令、数据结构、程序模块或者诸如载波或其他
20 传输机制之类的调制数据信号中的其他数据，并且可包括任何信息递送介质。

需要说明的是，本发明还可有其他多种实施例，在不背离本发明精神及其实质的情况下，熟悉本领域的技术人员可根据本发明作出各种相应的改变和变形，但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

25 工业实用性

通过本发明实施例，根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略；依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出，本发明实施例的技术方案能够提高准循环 LDPC 编码的适应性和灵活性。

权 利 要 求 书

1、一种准循环 LDPC 编码处理方法，包括：

根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略；

5 依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出。

2、如权利要求 1 所述的方法，其中：

所述数据特征包括以下至少之一：

所述信息比特序列对应的工作模式、所述信息比特序列对应的应用场景、
10 所述信息比特序列对应的链路方向、用户设备类型、所述信息比特序列的长度信息、所述信息比特序列的调制编码方案 MCS 等级、所述信息比特序列的控制信道单元 CCE 的聚合等级、所述信息比特序列对应的搜索空间、所述信息比特序列的加扰方式、所述信息比特序列的循环冗余校验 CRC 格式、所述信息比特序列的信道类型、所述信息比特序列对应的控制信息格式、所述
15 信息比特序列对应的信道状态信息 CSI 进程、所述信息比特序列的子帧索引号、所述信息比特序列对应的载波频率、所述信息比特序列的发行版本、所述信息比特序列的覆盖范围、对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的长度、所述速率匹配输出序列的码率、所述速率匹配输出序列的码率和所述速率匹配输出序列的长度的组合、所述
20 速率匹配输出序列的码率和所述信息比特序列的长度的组合、所述信息比特序列的混合自动重传请求 HARQ 数据传输版本号。

3、如权利要求 1 或 2 所述的方法，其中：

所述确定准循环低密度奇偶校验 LDPC 编码的处理策略，包括确定以下至少之一：

25 所述基础矩阵的核心矩阵校验块结构；所述基础矩阵的正交性；所述基础矩阵的特性；所述基础矩阵的最大系统列数；所述准循环 LDPC 编码的最大系统列数；所述基础矩阵的个数；所述基础矩阵的元素修正方法；所述基础矩阵的边数；所述基础矩阵在最大信息比特序列长度下的最小码率；所述

基础矩阵在缩短编码下的最小码率；所述提升值的取值方法；所述提升值的颗粒度取值方法；所述提升值的最大值；对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的系统列不传数目；所述速率匹配输出序列的校验列打孔方法；所述速率匹配输出序列的交织方法；所述速率匹配输出序列的比特选择起始比特位置；所述准循环 LDPC 编码所支持的最大信息长度；所述准循环 LDPC 编码所支持的信息比特长度取值方法；所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法；所述准循环 LDPC 编码的缩短编码最大列数；所述准循环 LDPC 编码的混合自动重传请求 HARQ 合并方式；所述速率匹配输出序列的比特选择起始位置；所述准循环 LDPC 编码的 HARQ 最大传输次数；所述准循环 LDPC 编码的 HARQ 传输版本数目。

4、如权利要求 2 所述的方法，其中：

所述工作模式包括：带内工作模式、带外工作模式、独立工作模式；

所述应用场景包括：增强移动宽带 eMBB 场景、超可靠低时延通信 URLLC 场景、大规模物联网 mMTC 场景；

所述链路方向包括：上行数据方向、下行数据方向。

5、如权利要求 2 所述的方法，其中：

所述信息比特序列的长度信息包括：大于正整数值 K_0 的长度信息和小于或等于正整数值 K_0 的长度信息，其中 K_0 是大于 128 的一个整数。

6、如权利要求 3 所述的方法，其中：

所述基础矩阵 Hb 为：
$$Hb = \begin{bmatrix} A & B & C \\ D & E \end{bmatrix};$$

其中，子矩阵 A 和子矩阵 B 构成的矩阵 $[A \ B]$ 是所述基础矩阵的核心矩阵，所述子矩阵 B 是核心矩阵校验块；

所述核心矩阵校验块结构从以下至少 2 种结构类型中进行选择：下三角结构、双对角结构、准双对角结构；

其中，所述下三角结构的矩阵包括以下 a)-c) 三个特征：a) 矩阵中行索引号为 i 和列索引号为 j 的元素都等于 -1，且 $j > i$ ；b) 矩阵中对角线上的所有元素都是非 -1 元素；c) 矩阵中对角线以下的所有元素中至少存在 1 个非 -1 元素；

所述双对角结构的矩阵包括以下 a)-b) 两个特征: a) 矩阵中的首列中包括 3 个非-1 元素, 其中首列的首元素和尾元素都是非-1 元素; b) 矩阵中列索引号为 i 且行索引号为 $(i-1)$ 的元素以及列索引号为 i 且行索引号为 i 的元素均是非-1 元素, $i=1,2,\dots,(I_0-1)$, 其中 I_0 是所述矩阵的行数;

- 5 所述准双对角结构的矩阵包括以下任意一种特征: a) 矩阵中行索引号为 (mb_0-1) 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; b) 矩阵中行索引号为 (mb_0-1) 和列索引号为 (mb_0-1) 所指示的元素是非-1 元素, 以及矩阵中左上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; c) 矩阵中行索引号为
- 10 0 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右下角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; 其中所述 mb_0 是所述矩阵的行数。

7、如权利要求 3 所述的方法, 其中:

所述基础矩阵 Hb 为: $Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix}$;

- 15 其中, 子矩阵 $\mathbf{D}$ 的列数小于或等于子矩阵 $\mathbf{A}$ 和子矩阵 $\mathbf{B}$ 构成的核心矩阵 $[\mathbf{A} \ \mathbf{B}]$ 的列数, 基础矩阵的正交性是所述子矩阵 $\mathbf{D}$ 的正交特性, 所述基础矩阵的正交性从以下至少 2 种类型中进行选择: 正交特性、准正交特性、非正交特性;

- 20 其中, 所述正交特性包括: 行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 之间无交集, 所有所述行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 的并集构成所述子矩阵 $\mathbf{D}$ 的所有行索引号, 子矩阵 $\mathbf{D}$ 中由行索引号集合 RowSET_i 所指示的所有行构成的子矩阵 $\mathbf{D}_i$ 中在任意一个列索引号所指示的所有元素中至多有 1 个非-1 元素, 其中所述 I 是小于所述子矩阵 $\mathbf{D}$ 行数的正整数, 所述 RowSET_i ($i=0,1,\dots,(I-1)$) 至少包括 2 个元素;

- 25 所述准正交特性包括: 2 个列索引号集合 ColSET_0 和 ColSET_1 , ColSET_0 和 ColSET_1 无交集且 ColSET_0 和 ColSET_1 的并集构成所述子矩阵 $\mathbf{D}$ 的所有列索引号, 子矩阵 $\mathbf{D}$ 中由列索引号集合 ColSET_0 所指示的所有列构成的子矩阵为 $\mathbf{D}_0$, 子矩阵 $\mathbf{D}$ 中由列索引号集合 ColSET_1 所指示的所有列构成的子矩阵为 $\mathbf{D}_1$, 所述 $\mathbf{D}_1$ 具有所述正交特性, 而 $\mathbf{D}_0$ 不具有所述正交特性;

所述非正交特性包括: 所述子矩阵 $\mathbf{D}$ 不具有如上所述的正交特性和准正

交特性。

8、如权利要求 3 所述的方法，其中：

所述基础矩阵的最大系统列数为从 2 至 32 中的至少 2 个整数值中选择。

9、如权利要求 8 所述的方法，其中：

- 5 所述基础矩阵的最大系统列数为从以下至少 2 个整数值中进行选择：4、6、8、10、16、24、30、32。

10、如权利要求 3 所述的方法，其中：

所述基础矩阵的个数为从以下至少 2 个整数值中进行选择：1、2、3、4。

11、如权利要求 3 所述的方法，其中：

- 10 所述基础矩阵的元素修正方法从以下至少 2 种方法中进行选择：

方法 1：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ \lfloor V_{i,j} \times Z / Z_{\max} \rfloor & V_{i,j} \neq -1 \end{cases}$$

方法 2：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

15
$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < Z \\ \lfloor V_{i,j} / 2^i \rfloor & V_{i,j} \geq Z \end{cases}$$

方法 3：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor ((V_{i,j} + w) \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 4：按以下处理方式获得所述基础矩阵的元素 $P_{i,j}$ ：

- 20 基础矩阵的每个非-1 元素位置有 L 比特的比特序列，所有提升值构成 H 组提升值集合，如果 Z 属于第 k 组提升值集合，则对于第 k 组提升值集合的基础矩阵对应非-1 位置的元素值为：从对应所述非-1 元素位置的 L 比特的比特序列中选取左起的 k 比特以及第 2k 比特和第 2k-1 比特构成(k+2)比特的比

特序列, 所述(k+2)比特的比特序列对应的数值即为对应提升值 Z 的基础矩阵中相应非-1 元素位置的元素值;

方法 5: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

5

方法 6: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ (V_{i,j} + w) \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

方法 7: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$10 \quad P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod Z & V_{i,j} \neq -1 \end{cases}$$

方法 8: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod w & V_{i,j} \neq -1 \end{cases}$$

15 方法 9: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (V_{i,j} + \lfloor 256 \times w / V_{i,j} \rfloor) \bmod Z & V_{i,j} > 0 \\ V_{i,j} & V_{i,j} \leq 0 \end{cases}$$

方法 10: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = V_{i,j} \bmod z_{prime}$$

20 方法 11: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor (V_{i,j} + w \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 12: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (i \times j) \bmod Z_{\text{prime}} & 1 \leq i \leq 38 \\ ((Z - i + 38) \times j) \bmod Z_{\text{prime}} & 39 \leq i \leq 49 \end{cases}$$

- 5 其中, $P_{i,j}$ 是对应于 Z_{max} 的基础矩阵的第 i 行第 j 列元素值, $P_{i,j}$ 是对应于 Z 的基础矩阵的第 i 行第 j 列元素值, Z 是准循环 LDPC 编码的提升值, Z_{max} 是大于 0 的整数, Z 是小于或等于 Z_{max} 的正整数;

所述的 t 是: $t = \lceil Z_{\text{max}} / Z \rceil$;

所述的 s 是使得 $2^s \leq Z$ 成立的最大整数;

- 10 所述的 w 是对应于提升值 Z 的确定整数值; 所述 z_{prime} 是小于或等于提升值 Z 的最大素数。

12、如权利要求 3 所述的方法, 其中:

所述基础矩阵在最大信息比特序列长度下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

- 15 13、如权利要求 12 所述的方法, 其中, 所述基础矩阵在最大信息比特序列长度下的最小码率从以下至少 2 种码率类型中进行选择: 1/12、1/8、1/6、1/5、1/4、1/3、1/2、2/3。

14、如权利要求 3 所述的方法, 其中:

- 20 所述基础矩阵在缩短编码下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

15、如权利要求 14 所述的方法, 其中, 所述基础矩阵在缩短编码下的最小码率从以下至少 2 种码率类型中进行选择: 1/12、1/8、1/6、1/5、1/4、1/3。

- 25 16、如权利要求 3 所述的方法, 其中, 所述提升值的取值方法为: 所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积, 其中, c 是正整数集合 C 中的一个元素, d 是非负整数集合 D 中的一个元素。

17、如权利要求 16 所述的方法, 其中, 所述正整数集合 C 从以下至少 2

种方法中进行选择：正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有整数；正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有奇数；正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有偶数；正整数 $c_{\min}$ 到正整数 $c_{\max}$ 的所有素数；起始为正整数 $c_{\min}$ 且终止于正整数 $c_{\max}$ 的间隔为 g 的所有正整数；其中， $c_{\max}$ 大于 $c_{\min}$ ， g 是大于 1 的整数。

- 5 18、如权利要求 16 所述的方法，其中，所述非负整数集合 D 从以下至少 2 种方法中进行选择：正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有整数；正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有奇数；正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有偶数；正整数 $d_{\min}$ 到正整数 $d_{\max}$ 的所有素数；起始为正整数 $d_{\min}$ 且终止于正整数 $d_{\max}$ 的间隔为 g 的所有正整数；其中， $d_{\max}$ 大于 $d_{\min}$ ， g 是大于 1 的整数。
- 10 数。

19、如权利要求 3 所述的方法，其中：

所述提升值的取值方法从以下至少 2 种方法中进行选择：

方法 1：

- 15 所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积；其中， c 是正整数集合 C 中的一个元素， d 是非负整数集合 D 中的一个元素；

方法 2：

所述提升值是取自 $Z_{\min}$ 至 $Z_{\max}$ 的连续整数；

其中， $Z_{\min}$ 和 $Z_{\max}$ 是大于 0 的整数， $Z_{\max}$ 大于 $Z_{\min}$ ；

方法 3：

- 20 大小相邻提升值的差值等于 2 的整数次幂；

其中，所有的提升值构成集合 Z_{set} ，所述集合 Z_{set} 包括多个子集合，子集合内任意大小相邻提升值的差值都等于 2 的非负整数次幂；

方法 4：

所述提升值由所述信息比特序列的长度和所述基础矩阵系统列数确定；

- 25 方法 5：

所述提升值由所述信息比特序列的长度、所述基础矩阵系统列数和整数集合 W 确定；

方法 6:

所述提升值等于 2 的正整数次幂。

20、如权利要求 19 所述的方法, 其中:

所述方法 1 中, 所述集合 C 和集合 D 为包括以下集合对之一: $C=\{4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$; $C=\{4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$; $C=\{3,4,5,6,7,8\}$ 和 $D=\{0,1,2,3,4,5,6\}$; $C=\{4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4,5\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$;

所述方法 3 中, 所述集合 Zset 包括以下集合之一: $\{1:1:8\}$, $\{9:1:16\}$, $\{18:2:32\}$, $\{36:4:64\}$, $\{72:8:128\}$, $\{144:16:256\}$ }、 $\{1:1:8\}$, $\{9:1:16\}$, $\{18:2:32\}$, $\{36:4:64\}$, $\{72:8:128\}$, $\{144:16:256\}$, $\{288:32:512\}$ }、 $\{1:1:8\}$, $\{9:1:16\}$, $\{18:2:32\}$, $\{36:4:64\}$, $\{72:8:128\}$, $\{144:16:256\}$, $\{288:32:512\}$ }、 $\{1:1:8\}$, $\{10:2:16\}$, $\{20:4:32\}$, $\{40:8:64\}$, $\{80:16:128\}$, $\{160:32:256\}$ }、 $\{1:1:8\}$, $\{10:2:16\}$, $\{20:4:32\}$, $\{40:8:64\}$, $\{80:16:128\}$, $\{160:32:256\}$, $\{320:64:512\}$ }、 $\{2:2:16\}$, $\{20:4:32\}$, $\{40:8:64\}$, $\{80:16:128\}$, $\{160:32:256\}$ }、 $\{2:2:16\}$, $\{20:4:32\}$, $\{40:8:64\}$, $\{80:16:128\}$, $\{160:32:256\}$, $\{320:64:512\}$ };

其中, 集合 $\{a:b:c\}$ 中, a 是所述集合中的第一个元素, c 是所述集合中的最后一个元素, b 是所述集合中相邻两个元素之间的间隔值;

20 所述方法 4 中, 提升值 Z 是: $Z=\lceil K/kb \rceil$;

其中, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数;

所述方法 5 中, 提升值 Z 是: $Z=Z_{orig}+W(Z_{orig})$;

其中, $Z_{orig}=\lceil K/kb \rceil$, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数, $W(Z_{orig})$ 是整数集合 W 中对应于所述 Z_{orig} 的一个元素值;

25 所述方法 6 中, 提升值取值为以下集合之一: $\{2,4,8,16,32,64,128,256,512\}$ 、 $\{2,4,8,16,32,64,128,256\}$ 、 $\{2,4,8,16,32,64,128\}$ 、 $\{2,4,8,16,32,64\}$ 、 $\{2,4,8,16,32\}$ 。

21、如权利要求 3 所述的方法, 其中:

所述提升值的颗粒度为所有提升值中任意 2 个大小相邻提升值之间的差

值,所述提升值的颗粒度的取值方法为从以下至少 2 种方法类型中进行选择:
2 的非负整数次幂的取值方法; 固定正整数的取值方法; 第一正整数集合乘以第二正整数的取值方法。

22、如权利要求 21 所述的方法, 其中:

- 5 当所述提升值的颗粒度的取值方法采用所述 2 的非负整数次幂的取值方法时, 所述提升值的颗粒度取值的集合包括以下之一: {1,2,4,8,16}、{1,2,4,8,16,32}、{1,2,4,8,16,32,64}、{1,2,4,8,16,32,64,128};

当所述提升值的颗粒度的取值方法采用所述固定正整数的取值方法时, 所述固定正整数是小于或等于 128 的正整数。

- 10 23、如权利要求 3 所述的方法, 其中:

所述提升值的最大值为从 4 至 1024 中的至少 2 个整数值中选择。

24、如权利要求 23 所述的方法, 其中:

所述提升值的最大值为从以下至少 2 个整数值中选择: 16、32、64、128、256、320、384、512、768、1024。

- 15 25、如权利要求 3 所述的方法, 其中:

所述准循环 LDPC 编码所支持的最大信息长度为从 128 至 8192 中的至少 2 个整数值中选择。

26、如权利要求 25 所述的方法, 其中:

- 20 所述准循环 LDPC 编码所支持的最大信息长度为从以下至少 2 个整数值中选择: 256、512、768、1024、2048、4096、6144、7680、8192。

27、如权利要求 3 所述的方法, 其中:

所述准循环 LDPC 编码所支持的信息比特长度颗粒度为所有支持信息比特长度中任意 2 个大小相邻长度之间的差值, 所述信息比特长度颗粒度取值方法为从 2 至 256 中的至少 2 个整数值中选择。

- 25 28、如权利要求 27 所述的方法, 其中:

所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法为从以下至少 2 个整数值中选择: 2、4、8、16、32、64、128、256。

29、如权利要求 3 所述的方法，其中：

所述准循环 LDPC 编码的缩短编码的最大列数为 $\lceil \Delta K / Z \rceil$ ，其中， ΔK 是准循环 LDPC 编码中所填充的最大比特数目， Z 是提升值，所述缩短编码的最大列数为从 1 至 24 中的至少 2 个整数值中选择。

5 30、如权利要求 29 所述的方法，其中：

所述准循环 LDPC 编码的缩短编码的最大列数从以下至少 2 个整数值中选择：0、1、2、3、4、5、6、8、12、16、24。

31、如权利要求 3 所述的方法，其中：

所述速率匹配输出序列的系统列不传数目为从以下至少 2 个整数值中选择：0、1、2、3。

32、如权利要求 3 所述的方法，其中：

所述准循环 LDPC 编码的 HARQ 合并方式从以下至少 2 种类型中进行选择：软合并方式、增量冗余合并方式、软合并与增量冗余合并混合方式。

33、如权利要求 3 所述的方法，其中：

15 所述准循环 LDPC 编码的 HARQ 最大传输次数为从以下至少 2 个整数值中选择：1、2、3、4、5、6。

34、如权利要求 3 所述的方法，其中：

所述 HARQ 传输版本数目为从 1 至 64 中的至少 2 个整数值中选择。

35、如权利要求 3 所述的方法，其中：

20 所述 HARQ 传输版本数目为从以下至少 2 个整数值中选择：2、4、6、8、12、16、24、32。

36、如权利要求 1 所述的方法，其中：

所述基础矩阵从 Y 个基础矩阵中选择一个， Y 是大于 1 的整数；

其中，所述 Y 个基础矩阵至少包括以下特征之一：

25 所述 Y 个基础矩阵中存在模板矩阵相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵准相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在矩阵元素准相同的至少 2 个基础矩阵;

所述 Y 个基础矩阵中存在模板矩阵嵌套的至少 2 个基础矩阵; 所述 Y 个基础矩阵中存在模板矩阵子集相等的至少 2 个基础矩阵;

所述 Y 个基础矩阵中存在基础矩阵子集相等的至少 2 个基础矩阵;

- 5 其中, 所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵;

所述模板矩阵准相同是指: 2 个模板矩阵有 a 个元素不同, 所述 a 是大于 0 且小于或等于 10 的整数;

- 10 所述矩阵元素准相同是指: 2 个基础矩阵中有 b 个元素不同, 所述 b 是大于 0 且小于或等于 10 的整数;

所述模板矩阵嵌套的 2 个基础矩阵中, 小基础矩阵的模板矩阵是大基础矩阵的模板矩阵的一个子矩阵; 所述模板矩阵子集相等是指: 基础矩阵 1 的模板矩阵中存在一个子矩阵等于基础矩阵 2 的模板矩阵中的一个子矩阵;

- 15 所述基础矩阵子集相等是指: 基础矩阵 1 中存在一个子矩阵等于基础矩阵 2 中的一个子矩阵。

37、如权利要求 1 所述的方法, 其中:

所述基础矩阵中至少有预设比例的非-1 元素位置与参考模板矩阵中‘1’的位置相同, 所述参考模板矩阵为以下模板矩阵的一个子矩阵:

其中,所述模板矩阵中,元素等于‘1’说明基础矩阵中对应所述位置的元素为非-1元素值,元素等于‘0’说明基础矩阵中对应所述位置的元素为-1元素值。

所述基础矩阵的模板矩阵 H_{BG} 与第一模板矩阵 H^1_{BG} 相同:

所述第一模板矩阵包括 t 个子矩阵, 即 $H_{BG}^1 = \begin{bmatrix} H_{BGsub1}^1 \\ H_{BGsub2}^1 \\ \vdots \\ H_{BGsubt}^1 \end{bmatrix}$, 其中, H_{BGsub1}^1 ,

$H_{BGsub2}^1, \dots, H_{BGsubt}^1$ 分别为所述第一模板矩阵的第 1, 第 2, ..., 第 t 子矩阵; 所述每个子矩阵 H_{BGsubi}^1 都包含所述第一模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行的数目为 R_{subi}^1 , 并且, $0 < R_{subi}^1 \leq R_{BG}^1$, $i=1, 2, \dots, t$, 其中 R_{BG}^1 是所述第一模板矩阵 H_{BG}^1 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 8$;

其中, 所述基础矩阵的模板矩阵中的元素仅具有“0”或“1”两种取值, 所述模板矩阵与所述基础矩阵具有相同的行数和列数, 所述模板矩阵中的“1”元素和“0”元素分别对应于所述基础矩阵中的非-1 元素和-1 元素。

39、如权利要求 38 所述的方法, 其中:

存在 1 个第二模板矩阵, 其中, 所述第二模板矩阵与所述第一模板矩阵具有相同的行数和列数; 并且,

所述第二模板矩阵 H_{BG}^2 包含 t 个子矩阵, 即 $H_{BG}^2 = \begin{bmatrix} H_{BGsub1}^2 \\ H_{BGsub2}^2 \\ \vdots \\ H_{BGsubt}^2 \end{bmatrix}$, 其中, H_{BGsub1}^2 ,

$H_{BGsub2}^2, \dots, H_{BGsubt}^2$ 分别为所述第二模板矩阵的第 1, 第 2, ..., 第 t 子矩阵, 所述每个子矩阵 H_{BGsubi}^2 都包含所述第二模板矩阵的连续多行, 索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上, 其中第 i 个子矩阵的行数为 R_{subi}^2 , 并且, $0 \leq R_{subi}^2 \leq R_{BG}^2$, $i=1, 2, \dots, t$, 其中 R_{BG}^2 是所述第二模板矩阵 H_{BG}^2 的行数; 其中, 各子矩阵的索引值 t 是正整数, 并且 $1 \leq t \leq 8$ 。

40、如权利要求 38 和 39 所述的方法, 其中:

所述第一模板矩阵与第二模板矩阵之间存在如下关系:

所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与所述第二模板矩阵的第 i 子矩阵 H_{BGsubi}^2 相同, 其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t 。

41、如权利要求 38 和 39 所述的方法, 其中:

所述第一模板矩阵的第 i 子矩阵 H_{BGsubi}^1 与调整后的所述第二模板矩阵的第 i 子矩阵 $H_{BGsubi}^{2'}$ 相同; 其中, i 为正整数, 并且 $i=0$, 或 1, 或 2, ..., 或 t 。

42、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 1 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 1 行增加 $x1$ 个和/或减少了 $x1'$ 个 “1” 元素, 其中 $x1$ 和 $x1'$ 是整数, 并且 $0 \leq x1 \leq 15$, $0 \leq x1' \leq 15$ 。

5 43、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 2 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 2 行增加 $x2$ 个和/或减少了 $x2'$ 个 “1” 元素, 其中 $x2$ 和 $x2'$ 是整数, 并且 $0 \leq x2 \leq 15$, $0 \leq x2' \leq 15$ 。

10 44、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 3 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 3 行增加 $x3$ 个和/或减少了 $x3'$ 个 “1” 元素, 其中 $x3$ 和 $x3'$ 是整数, 并且 $0 \leq x3 \leq 15$, $0 \leq x3' \leq 15$ 。

15 45、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 4 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 4 行增加 $x4$ 个和/或减少了 $x4'$ 个 “1” 元素, 其中 $x4$ 和 $x4'$ 是整数, 并且 $0 \leq x4 \leq 15$, $0 \leq x4' \leq 15$ 。

20 46、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 5 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 5 行增加 $x5$ 个和/或减少了 $x5'$ 个 “1” 元素, 其中 $x5$ 和 $x5'$ 是整数, 并且 $0 \leq x5 \leq 15$, $0 \leq x5' \leq 15$ 。

25 47、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 1 子矩阵 $H^{2'}_{BGsub1}$ 的第 6 行, 比调整前的子矩阵 H^2_{BGsub1} 的第 1 行增加 $x6$ 个和/或减少了 $x6'$ 个 “1” 元素, 其中 $x6$ 和 $x6'$ 是整数, 并且 $0 \leq x6 \leq 15$, $0 \leq x6' \leq 15$ 。

30 48、如权利要求 41 所述的方法, 其中:

所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 是调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵; 其中, 所述对第 i 子矩阵 H^2_{BGsubi} 的各行重新排列是指改变所述子矩阵 H^2_{BGsubi} 各行的排列顺序。

49、如权利要求 41 所述的方法，其中：

所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵；其中， Kb 是所述第二模板矩阵的列数与行数的差值， Kb 是大于 0 的整数， L 和 M 是个位数。

50、如权利要求 49 所述的方法，其中：

所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分是调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H^2_{BGsubi} 的前 $Kb+M$ 列矩阵部分的 L 行重新排列后的矩阵为 $H^{2''}_{BGsubi}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 的前 $Kb+M$ 列矩阵部分比所述矩阵 $H^{2''}_{BGsubi}$ 增加 $x7$ 个和/或减少了 $x7'$ 个“1”元素，其中 $x7$ 和 $x7'$ 是整数，并且 $0 \leq x7 \leq 15$ ， $0 \leq x7' \leq 15$ 。

51、如权利要求 48 所述的方法，其中：

所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 是调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵，还包括：调整前的第 i 子矩阵 H^2_{BGsubi} 的各行重新排列后的矩阵为 $H^{2''' }_{BGsubi}$ ，所述调整后的第二模板矩阵的第 i 子矩阵 $H^{2'}_{BGsubi}$ 比所述矩阵 $H^{2''' }_{BGsubi}$ 增加 $x8$ 个和/或减少了 $x8'$ 个“1”元素，其中 $x8$ 和 $x8'$ 是整数，并且 $0 \leq x8 \leq 15$ ， $0 \leq x8' \leq 15$ 。

52、如权利要求 38 所述的方法，其中：

存在 1 个第三模板矩阵，其中，所述第三模板矩阵与所述第一模板矩阵具有相同的行数和列数；并且，

所述第三模板矩阵 H^3_{BG} 包含 t 个子矩阵，即 $H^3_{BG} = \begin{bmatrix} H^3_{BGsub1} \\ H^3_{BGsub2} \\ \vdots \\ H^3_{BGsubt} \end{bmatrix}$ ，其中， H^3_{BGsub1} ，

$H^3_{BGsub2}, \dots, H^3_{BGsubt}$ 分别为所述第三模板矩阵的第 1，第 2，...，第 t 子矩阵，所述每个子矩阵 H^3_{BGsubi} 包含所述第三模板矩阵的连续多行，索引值小的子矩阵对应的行位于索引值大的子矩阵对应的行之上，其中第 i 个子矩阵的行数为 R^3_{subi} ，并且， $0 < R^3_{subi} \leq R^3_{BG}$ ， $i=1, 2, \dots, t$ ，其中 R^3_{BG} 是所述第三模板矩阵 H^3_{BG} 的行数；其中，各子矩阵的索引值 t 是正整数，并且 $1 \leq t \leq 8$ 。

53、如权利要求 52 所述的方法，其中：

所述第一模板矩阵与所述第三模板矩阵之间还存在如下关系：

所述第一模板矩阵中至少有 1 个子矩阵 H^1_{BGsubi} , 与所述第三模板矩阵的一个子矩阵 H^3_{BGsubi} 相同, 其中 i 为整数, 并且 $1 \leq i \leq 8$ 。

54、如权利要求 40 或 41 所述的方法, 其中:

5 所述第一模板矩阵中至少还有 1 个子矩阵 H^1_{BGsubi} , 与调整后的一个所述第二模板矩阵的子矩阵 $H^{2'}_{BGsubi}$ 相同;

其中, 所述调整后的第二模板矩阵的子矩阵 $H^{2'}_{BGsubi}$ 比调整之前的子矩阵 H^2_{BGsubi} 中 “1” 元素的个数增加的比例为 $a1\%$ 和/或减少的比例为 $a1'\%$; 其中, $a1$ 和 $a1'$ 为不超过 30 的正数。

10

55、如权利要求 54 所述的方法, 所述调整后的子矩阵 $H^{2'}_{BGsubi}$ 具有如下特征:

15 所述调整后的子矩阵 $H^{2'}_{BGsubi}$ 中, 前 $g1$ 行中 “1” 元素的个数增加的比例为 $a2\%$ 和/或减少的比例为 $a2'\%$, $R^2_{subi-g1}$ 行中 “1” 元素的个数增加的比例为 $a3\%$ 和/或减少的比例为 $a3'\%$; 其中, $a2$, $a3$, $a2'$, $a3'$ 都是不超过 30 的正数, 并且 $a2 \geq a3$ 。

56、如权利要求 55 所述的方法, 其中:

所述第一模板矩阵中至少还有 1 个子矩阵 H^1_{BGsubi} , 与调整后的一个所述第三模板矩阵的子矩阵 H^3_{BGsubi} 相同;

20 其中, 所述调整后的第三模板矩阵的子矩阵 $H^{3'}_{BGsubi}$ 比调整之前的子矩阵 H^3_{BGsubi} 中 “1” 元素的个数增加的比例为 $b1\%$ 和/或减少的比例为 $b1'\%$; 其中, $b1$ 和 $b1'$ 为不超过 30 的正数。

25 57、如权利要求 56 所述的方法, 所述调整后的子矩阵 $H^{3'}_{BGsubi}$ 具有如下特征:

所述调整后的子矩阵 $H^{3'}_{BGsubi}$ 中, 前 $g2$ 行中 “1” 元素的个数增加的比例为 $b2\%$ 和/或减少的比例为 $b2'\%$, $R^3_{subi-g2}$ 行中 “1” 元素的个数增加的比例为 $b3\%$ 和/或减少的比例为 $b3'\%$; 其中, $b2$, $b3$, $b2'$, $b3'$ 都是不超过 30 的正整数, 并且 $b2 \geq b3$ 。

30

58、如权利要求 38 至 57 任一项所述的方法, 其中:

所述第二模板矩阵和第三模板矩阵为如下模板矩阵 Hb1 至 Hb8 中的模板

[illegible]

所述的模板矩阵 Hb2 为:

[illegible]

[illegible]

所述的模板矩阵 Hb3 为:

[illegible]

[illegible]

所述的模板矩阵 Hb4 为:

[illegible]

[illegible]

所述的模板矩阵 Hb5 为:

[illegible]

[illegible]

15 所述的模板矩阵 Hb6 为:

[illegible]

59、如权利要求 58 所述的方法，其中：

所述第二模板矩阵和第三模板矩阵为经过调整的所述模板矩阵 Hb1 至 Hb8 中的模板矩阵；

其中，经过调整的模板矩阵比调整前的模板矩阵中“1”元素的个数增加的比例为 $c\%$ 和/或减少的比例为 $c'\%$ ，其中 c 和 c' 为非负实数，并且 $c \leq 5$ ， $c' \leq 5$ 。

60、一种准循环 LDPC 编码处理装置，包括：

处理模块，设置为根据待编码的信息比特序列的数据特征确定准循环低密度奇偶校验 LDPC 编码的处理策略；以及，依据所述处理策略，基于基础矩阵和提升值对所述信息比特序列进行准循环 LDPC 编码及速率匹配输出；

存储模块，设置为存储所述基础矩阵和所述提升值。

61、如权利要求 60 所述的准循环 LDPC 编码处理装置，其中：

所述数据特征包括以下至少之一：

所述信息比特序列对应的工作模式、所述信息比特序列对应的应用场景、所述信息比特序列对应的链路方向、用户设备类型、所述信息比特序列的长度信息、所述信息比特序列的调制编码方案 MCS 等级、所述信息比特序列的控制信道单元 CCE 的聚合等级、所述信息比特序列对应的搜索空间、所述信息比特序列的加扰方式、所述信息比特序列的循环冗余校验 CRC 格式、所述信息比特序列的信道类型、所述信息比特序列对应的控制信息格式、所述信息比特序列对应的信道状态信息 CSI 进程、所述信息比特序列的子帧索引号、所述信息比特序列对应的载波频率、所述信息比特序列的发行版本、所述信息比特序列的覆盖范围、对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的长度、所述速率匹配输出序列的码率、所述速率匹配输出序列的码率和所述速率匹配输出序列的长度的组合、所述速率匹配输出序列的码率和所述信息比特序列的长度的组合、所述信息比特序列的混合自动重传请求 HARQ 数据传输版本号。

62、如权利要求 60 或 61 所述的准循环 LDPC 编码处理装置，其中：

处理模块，设置为采用以下方式确定准循环低密度奇偶校验 LDPC 编码

的处理策略:

确定以下至少之一:

所述基础矩阵的核心矩阵校验块结构; 所述基础矩阵的正交性; 所述基础矩阵的特性; 所述基础矩阵的最大系统列数; 所述准循环 LDPC 编码的最大系统列数; 所述基础矩阵的个数; 所述基础矩阵的元素修正方法; 所述基础矩阵的边数; 所述基础矩阵在最大信息比特序列长度下的最小码率; 所述基础矩阵在缩短编码下的最小码率; 所述提升值的取值方法; 所述提升值的颗粒度取值方法; 所述提升值的最大值; 对所述信息比特序列进行准循环 LDPC 编码和比特选择获得的速率匹配输出序列的系统列不传数目; 所述速率匹配输出序列的校验列打孔方法; 所述速率匹配输出序列的交织方法; 所述速率匹配输出序列的比特选择起始比特位置; 所述准循环 LDPC 编码所支持的最大信息长度; 所述准循环 LDPC 编码所支持的信息比特长度取值方法; 所述准循环 LDPC 编码所支持的信息比特长度颗粒度取值方法; 所述准循环 LDPC 编码的缩短编码最大列数; 所述准循环 LDPC 编码的混合自动重传请求 HARQ 合并方式; 所述速率匹配输出序列的比特选择起始位置; 所述准循环 LDPC 编码的 HARQ 最大传输次数; 所述准循环 LDPC 编码的 HARQ 传输版本数目。

63、如权利要求 61 所述的准循环 LDPC 编码处理装置, 其中:

所述工作模式包括: 带内工作模式、带外工作模式、独立工作模式;

所述应用场景包括: 增强移动宽带 eMBB 场景、超可靠低时延通信 URLLC 场景、大规模物联网 mMTC 场景;

所述链路方向包括: 上行数据方向、下行数据方向。

64、如权利要求 62 所述的准循环 LDPC 编码处理装置, 其中:

所述基础矩阵 Hb 为: $Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix}$;

其中, 子矩阵 $\mathbf{A}$ 和子矩阵 $\mathbf{B}$ 构成的矩阵 $[\mathbf{A} \ \mathbf{B}]$ 是所述基础矩阵的核心矩阵, 所述子矩阵 $\mathbf{B}$ 是核心矩阵校验块;

所述核心矩阵校验块结构从以下至少 2 种结构类型中进行选择: 下三角结构、双对角结构、准双对角结构;

其中,所述下三角结构的矩阵包括以下 a)-c)三个特征: a) 矩阵中行索引号为 i 和列索引号为 j 的元素都等于-1, 且 $j>i$; b) 矩阵中对角线上的所有元素都是非-1 元素; c) 矩阵中对角线以下的所有元素中至少存在 1 个非-1 元素;

所述双对角结构的矩阵包括以下 a)-b)两个特征: a) 矩阵中的首列中包括 3 个非-1 元素, 其中首列的首元素和尾元素都是非-1 元素; b) 矩阵中列索引号为 i 且行索引号为 $(i-1)$ 的元素以及列索引号为 i 且行索引号为 i 的元素均是非-1 元素, $i=1,2,\dots,(I_0-1)$, 其中 I_0 是所述矩阵的行数;

所述准双对角结构的矩阵包括以下任意一种特征: a) 矩阵中行索引号为 (mb_0-1) 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; b) 矩阵中行索引号为 (mb_0-1) 和列索引号为 (mb_0-1) 所指示的元素是非-1 元素, 以及矩阵中左上角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; c) 矩阵中行索引号为 0 和列索引号为 0 所指示的元素是非-1 元素, 以及矩阵中右下角 (mb_0-1) 行和 (mb_0-1) 列所构成的子矩阵是双对角结构; 其中所述 mb_0 是所述矩阵的行数。

65、如权利要求 62 所述的准循环 LDPC 编码处理装置, 其中:

所述基础矩阵 Hb 为: $Hb = \begin{bmatrix} \mathbf{A} & \mathbf{B} & \mathbf{C} \\ \mathbf{D} & \mathbf{E} \end{bmatrix}$;

其中, 子矩阵 $\mathbf{D}$ 的列数小于或等于子矩阵 $\mathbf{A}$ 和子矩阵 $\mathbf{B}$ 构成的核心矩阵 $[\mathbf{A} \ \mathbf{B}]$ 的列数, 基础矩阵的正交性是所述子矩阵 $\mathbf{D}$ 的正交特性, 所述基础矩阵的正交性从以下至少 2 种类型中进行选择: 正交特性、准正交特性、非正交特性;

其中, 所述正交特性包括: 行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 之间无交集, 所有所述行索引号集合 RowSET_i ($i=0,1,\dots,(I-1)$) 的并集构成所述子矩阵 $\mathbf{D}$ 的所有行索引号, 子矩阵 $\mathbf{D}$ 中由行索引号集合 RowSET_i 所指示的所有行构成的子矩阵 $\mathbf{D}_i$ 中在任意一个列索引号所指示的所有元素中至多有 1 个非-1 元素, 其中所述 I 是小于所述子矩阵 $\mathbf{D}$ 行数的正整数, 所述 RowSET_i ($i=0,1,\dots,(I-1)$) 至少包括 2 个元素;

所述准正交特性包括: 2 个列索引号集合 ColSET_0 和 ColSET_1 , ColSET_0 和 ColSET_1 无交集且 ColSET_0 和 ColSET_1 的并集构成所述子矩阵 $\mathbf{D}$ 的所有列索引号, 子矩阵 $\mathbf{D}$ 中由列索引号集合 ColSET_0 所指示的所有列构成的子矩

阵为 **D0**，子矩阵 **D** 中由列索引号集合 ColSET1 所指示的所有列构成的子矩阵为 **D1**，所述 **D1** 具有所述正交特性，而 **D0** 不具有所述正交特性；

所述非正交特性包括：所述子矩阵 **D** 不具有如上所述的正交特性和准正交特性。

5 66、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述基础矩阵的最大系统列数为从 2 至 32 中的至少 2 个整数值中选择。

67、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述基础矩阵的元素修正方法从以下至少 2 种方法中进行选择：

方法 1：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$10 \quad P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ \lfloor V_{i,j} \times Z / Z_{\max} \rfloor & V_{i,j} \neq -1 \end{cases}$$

方法 2：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < Z \\ \lfloor V_{i,j} / 2^t \rfloor & V_{i,j} \geq Z \end{cases}$$

15 方法 3：按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$ ：

$$P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor ((V_{i,j} + w) \bmod Z_{\max}) \times Z / Z_{\max} \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 4：按以下处理方式获得所述基础矩阵的元素 $P_{i,j}$ ：

基础矩阵的每个非-1 元素位置有 L 比特的比特序列，所有提升值构成 H 组提升值集合，如果 Z 属于第 k 组提升值集合，则对于第 k 组提升值集合的
20 基础矩阵对应非-1 位置的元素值为：从对应所述非-1 元素位置的 L 比特的比特序列中选取左起的 k 比特以及第 2k 比特和第 2k-1 比特构成(k+2)比特的比特序列，所述(k+2)比特的比特序列对应的数值即为对应提升值 Z 的基础矩阵中相应非-1 元素位置的元素值；

方法 5: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

方法 6: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$5 \quad P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ (V_{i,j} + w) \bmod 2^s & V_{i,j} \neq -1 \end{cases}$$

方法 7: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod Z & V_{i,j} \neq -1 \end{cases}$$

方法 8: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} -1 & V_{i,j} = -1 \\ V_{i,j} \bmod w & V_{i,j} \neq -1 \end{cases}$$

10 方法 9: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (V_{i,j} + \lfloor 256 \times w / V_{i,j} \rfloor) \bmod Z & V_{i,j} > 0 \\ V_{i,j} & V_{i,j} \leq 0 \end{cases}$$

方法 10: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = V_{i,j} \bmod z_{prime}$$

方法 11: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$15 \quad P_{i,j} = \begin{cases} V_{i,j} & V_{i,j} < 1 \\ \lfloor (V_{i,j} + w \bmod Z \max) \times Z / Z \max \rfloor & V_{i,j} \geq 1 \end{cases}$$

方法 12: 按以下计算公式计算获得所述基础矩阵的元素 $P_{i,j}$:

$$P_{i,j} = \begin{cases} (i \times j) \bmod Z_{prime} & 1 \leq i \leq 38 \\ ((Z - i + 38) \times j) \bmod Z_{prime} & 39 \leq i \leq 49 \end{cases}$$

其中, $V_{i,j}$ 是对应于 $Z_{\max}$ 的基础矩阵的第 i 行第 j 列元素值, $P_{i,j}$ 是对应于 Z 的基础矩阵的第 i 行第 j 列元素值, Z 是准循环 LDPC 编码的提升值, $Z_{\max}$

是大于 0 的整数, Z 是小于或等于 $Z_{\max}$ 的正整数;

所述的 t 是: $t = \lceil Z_{\max} / Z \rceil$;

所述的 s 是使得 $2^s \leq Z$ 成立的最大整数;

所述的 w 是对应于提升值 Z 的确定整数值; 所述 z_{prime} 是小于或等于提升值 Z 的最大素数。

68、如权利要求 62 所述的准循环 LDPC 编码处理装置, 其中:

所述基础矩阵在最大信息比特序列长度下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

69、如权利要求 62 所述的准循环 LDPC 编码处理装置, 其中:

10 所述基础矩阵在缩短编码下的最小码率为从大于 0 且小于 1 的至少 2 个实数值中选择。

70、如权利要求 62 所述的准循环 LDPC 编码处理装置, 其中:

所述提升值的取值方法从以下至少 2 种方法中进行选择:

方法 1:

15 所述提升值是 2 的正整数 d 次幂与正整数 c 相乘的积; 其中, c 是正整数集合 C 中的一个元素, d 是非负整数集合 D 中的一个元素;

方法 2:

所述提升值是取自 $Z_{\min}$ 至 $Z_{\max}$ 的连续整数;

其中, $Z_{\min}$ 和 $Z_{\max}$ 是大于 0 的整数, $Z_{\max}$ 大于 $Z_{\min}$;

20 方法 3:

大小相邻提升值的差值等于 2 的整数次幂;

其中, 所有的提升值构成集合 Z_{set} , 所述集合 Z_{set} 包括多个子集合, 子集合内任意大小相邻提升值的差值都等于 2 的非负整数次幂;

方法 4:

25 所述提升值由所述信息比特序列的长度和所述基础矩阵系统列数确定;

方法 5:

所述提升值由所述信息比特序列的长度、所述基础矩阵系统列数和整数集合 W 确定;

方法 6:

所述提升值等于 2 的正整数次幂。

5 71、如权利要求 70 所述的装置, 其中:

所述方法 1 中, 所述集合 C 和集合 D 为包括以下集合对之一: $C=\{4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$; $C=\{4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$; $C=\{3,4,5,6,7,8\}$ 和 $D=\{0,1,2,3,4,5,6\}$; $C=\{4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4,5\}$; $C=\{16,20,24,28\}$ 和 $D=\{0,1,2,3,4\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{1,2,3,4,5,6,7\}$; $C=\{1,2,3,4,5,6,7\}$ 和 $D=\{0,1,2,3,4,5,6,7\}$;

所述方法 3 中, 所述集合 Zset 包括以下集合之一: $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}\}$ 、 $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}, \{288:32:512\}\}$ 、 $\{\{1:1:8\}, \{9:1:16\}, \{18:2:32\}, \{36:4:64\}, \{72:8:128\}, \{144:16:256\}, \{288:32:512\}\}$ 、 $\{\{1:1:8\}, \{10:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}\}$ 、 $\{\{1:1:8\}, \{10:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}, \{320:64:512\}\}$ 、 $\{\{2:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}\}$ 、 $\{\{2:2:16\}, \{20:4:32\}, \{40:8:64\}, \{80:16:128\}, \{160:32:256\}, \{320:64:512\}\}$;

20 其中, 集合 $\{a:b:c\}$ 中, a 是所述集合中的第一个元素, c 是所述集合中的最后一个元素, b 是所述集合中相邻两个元素之间的间隔值;

所述方法 4 中, 提升值 Z 是: $Z=\lceil K/kb \rceil$;

其中, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数;

所述方法 5 中, 提升值 Z 是: $Z=Z_{orig}+W(Z_{orig})$;

25 其中, $Z_{orig}=\lceil K/kb \rceil$, K 是所述信息比特序列的长度, kb 是所述基础矩阵系统列数, $W(Z_{orig})$ 是整数集合 W 中对应于所述 Z_{orig} 的一个元素值;

所述方法 6 中, 提升值取值为以下集合之一: $\{2,4,8,16,32,64,128,256,512\}$ 、 $\{2,4,8,16,32,64,128,256\}$ 、 $\{2,4,8,16,32,64,128\}$ 、 $\{2,4,8,16,32,64\}$ 、 $\{2,4,8,16,32\}$ 。

72、如权利要求 62 所述的装置，其中：

所述提升值的颗粒度为所有提升值中任意 2 个大小相邻提升值之间的差值，所述提升值的颗粒度的取值方法为从以下至少 2 种方法类型中进行选择：
2 的非负整数次幂的取值方法；固定正整数的取值方法；第一正整数集合乘以第二正整数的取值方法。

73、如权利要求 72 所述的准循环 LDPC 编码处理装置，其中：

当所述提升值的颗粒度的取值方法采用所述 2 的非负整数次幂的取值方法时，所述提升值的颗粒度取值的集合包括以下之一： $\{1,2,4,8,16\}$ 、 $\{1,2,4,8,16,32\}$ 、 $\{1,2,4,8,16,32,64\}$ 、 $\{1,2,4,8,16,32,64,128\}$ ；

10 当所述提升值的颗粒度的取值方法采用所述固定正整数的取值方法时，所述固定正整数是小于或等于 128 的正整数。

74、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述提升值的最大值为从 4 至 1024 中的至少 2 个整数值中选择。

75、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

15 所述准循环 LDPC 编码所支持的最大信息长度为从 128 至 8192 中的至少 2 个整数值中选择。

76、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述准循环 LDPC 编码所支持的信息比特长度颗粒度为所有支持信息比特长度中任意 2 个大小相邻长度之间的差值，所述信息比特长度颗粒度取值
20 方法为从 2 至 256 中的至少 2 个整数值中选择。

77、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述准循环 LDPC 编码的缩短编码的最大列数为 $\lceil \Delta K/Z \rceil$ ，其中， ΔK 是准循环 LDPC 编码中所填充的最大比特数目， Z 是提升值，所述缩短编码的最大列数为从 1 至 24 中的至少 2 个整数值中选择。

25 78、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述速率匹配输出序列的系统列不传数目为从以下至少 2 个整数值中选择：0、1、2、3。

79、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

所述准循环 LDPC 编码的 HARQ 最大传输次数为从以下至少 2 个整数值中选择：1、2、3、4、5、6。

80、如权利要求 62 所述的准循环 LDPC 编码处理装置，其中：

5 所述 HARQ 传输版本数目为从 1 至 64 中的至少 2 个整数值中选择。

81、如权利要求 78 所述的准循环 LDPC 编码处理装置，其中：

所述 HARQ 传输版本数目为从以下至少 2 个整数值中选择：2、4、6、8、12、16、24、32。

82、如权利要求 60 所述的准循环 LDPC 编码处理装置，其中：

10 所述基础矩阵从 Y 个基础矩阵中选择一个，Y 是大于 1 的整数；

其中，所述 Y 个基础矩阵至少包括以下特征之一：

所述 Y 个基础矩阵中存在模板矩阵相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵准相同的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在矩阵元素准相同的至少 2 个基础矩阵；

15 所述 Y 个基础矩阵中存在模板矩阵嵌套的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在模板矩阵子集相等的至少 2 个基础矩阵；

所述 Y 个基础矩阵中存在基础矩阵子集相等的至少 2 个基础矩阵；

其中，所述模板矩阵是将基础矩阵中的非-1 元素位置赋值为“1”以及-1 元素位置赋值为“0”所获得的矩阵；

20 所述模板矩阵准相同是指：2 个模板矩阵有 a 个元素不同，所述 a 是大于 0 且小于或等于 10 的整数；

所述矩阵元素准相同是指：2 个基础矩阵中有 b 个元素不同，所述 b 是大于 0 且小于或等于 10 的整数；

25 所述模板矩阵嵌套的 2 个基础矩阵中，小基础矩阵的模板矩阵是大基础矩阵的模板矩阵的一个子矩阵；

所述模板矩阵子集相等是指：基础矩阵 1 的模板矩阵中存在一个子矩阵

其中，所述模板矩阵中，元素等于‘1’说明基础矩阵中对应所述位置的元素为非-1元素值，元素等于‘0’说明基础矩阵中对应所述位置的元素为-1元素值。

84、如权利要求 61 所述的准循环 LDPC 编码处理装置，其中：

- 5 所述信息比特序列的长度信息包括：大于正整数值 K_0 的长度信息和小于或等于正整数值 K_0 的长度信息，其中 K_0 是大于 128 的一个整数。