一种芯片老化方法及装置

相关申请的交叉引用

本申请要求在2023年03月13日提交中国专利局、申请号为202310261232.1、申请名称为“一种芯片老化方法及装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及半导体检测领域，尤其涉及一种芯片老化方法及装置。

背景技术

目前，芯片的驱动电路故障经常导致芯片行、多行失效，比如，动态随机存储（dynamic random access memory，DRAM）芯片的驱动电路设置有多根子字线，每根子字线上连接有多个存储单元，若驱动电路发生故障，则与子字线连接的存储单元无法接收驱动电压，进而导致了芯片的行、多行失效问题。

而现有的老化测试方法，无法激发 DRAM 等一类存储芯片的行、多行失效，从而导致存在潜在问题的次品芯片流入市场，引起使用次品芯片的计算机设备可靠性降低。

因此，如何针对芯片的行、多行失效问题，提高芯片老化检测的速度和准确度是目前亟待解决的问题。

发明内容

本申请提供一种芯片老化方法及装置，用于提高芯片老化检测的速度和准确度。

第一方面，本申请提供一种芯片老化方法，所述芯片的驱动电路包括倒相器和至少一个选择晶体管；

老化装置分别与所述倒相器的输入端，以及所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述老化方法包括：

所述老化装置向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，所述老化方法包括：

所述老化装置向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

基于上述方案，倒相器输入第一电平，由于倒相器的倒相功能会输出相反的电平，因此在倒相器的输入端和输出端之间形成最大电势差，即在介质层中形成了最大电场。最大电场可以加速介质层发生介质经时击穿现象，进而加速驱动电路老化。

传统的芯片老化方案使用交流电不断改变倒相器输入端电平，这就导致施加在介质层的电场是变化的，即交流应力，而本申请的技术方案维持电平稳定，不对倒相器的输入端的输入电平进行改变，相当于施加的电场是直流性质的电场，即直流应力，直流应力对于 TDDB 的加速效果大于交流应力，故本方案可以进一步加速驱动电路的老化。

另外，基于上述方案，老化装置控制第一电源端与所述输出端之间的通路导通后，选择晶体管的漏极电压接入高电压，同时，老化装置输出第三电平控制选择晶体管源漏极之间通路导通，而选择晶体管的源极接入的低电压，因此选择晶体管的源漏极之间存在最大压差，从而形成最大电场加速发生热载流子退化，进而加速驱动电路老化；

又由于在选择晶体管的源漏极之间施加的电场是直流性质的电场，即直流应力，直流应力对于 HCI 的加速效果大于交流应力，故可以进一步加速驱动电路的老化。

综上，本申请的芯片老化方法可以加速芯片内驱动电路的老化，使得存在质量问题的驱动电路老化失效，从而提高芯片的检测的速度和准确度，避免出厂芯片出现行、多行失效的问题。

在一种实施方式中，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

基于上述方案，避免了选择晶体管的源漏极导通而导致的倒相器输出端电压变化，进一步保证介质层中直流电场的稳定性。

在一种实施方式中，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

由于温度越高，介质层发生 TDDB 的失效时间越短，因此本方案将驱动电路放置在高于驱动电路的工作温度的环境中，即形成高温条件，加速介质经时击穿，进而加速驱动电路的老化。

在一种实施方式中，当所述老化装置向所述倒相器输出第二电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度低于第二预设温度，其中，所述第二预设温度为常温。

由于温度越低，选择晶体管发生 HCI 的时间越短，因此本方案将驱动电路放置在低于常温，比如25℃的环境中，即形成低温条件，加速热载流子退化，进而加速驱动电路的老化。

第二方面，本申请提供一种芯片老化方法，所述芯片的驱动电路包括倒相器、地位译码器和至少一个选择晶体管；

老化装置分别与所述倒相器的输入端，以及所述地位译码器的第一端连接；所述地位译码器的第二端分别与所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述老化方法包括：

所述老化装置向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，所述老化方法包括：

所述老化装置向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述地位译码器向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

在一种实施方式中，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置控制所述地位译码器向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

在一种实施方式中，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

在一种实施方式中，当所述老化装置向所述倒相器输出第二电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度低于第二预设温度，其中，所述第二预设温度为常温。

第三方面，本申请提供一种老化装置，所述老化装置包括控制器和电平输出单元；所述老化装置与芯片的驱动电路连接；

所述驱动电路包括倒相器和至少一个选择晶体管；

所述控制器与所述电平输出单元连接；所述电平输出单元分别与所述倒相器的输入端，以及所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述电平输出单元，用于输出电平；

所述控制器，用于控制所述电平输出单元向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，

所述控制器，用于控制所述电平输出单元向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述电平输出单元向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

控制所述电平输出单元向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

在一种实施方式中，所述老化装置还包括温度控制层，所述温度控制层用于为所述驱动电路提供环境温度。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第二电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于低于第二预设温度，其中，所述第二预设温度为常温。

第四方面，本申请提供一种老化装置，所述老化装置包括控制器和电平输出单元；所述老化装置与芯片的驱动电路连接；

所述驱动电路包括倒相器、地位译码器和至少一个选择晶体管；

所述控制器分别与所述电平输出单元，以及所述地位译码器的第一端连接；所述地位译码器的第二端分别与所述至少一个选择晶体管的栅极连接；所述电平输出单元与所述倒相器的输入端连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述电平输出单元，用于输出电平；

所述控制器，用于控制所述电平输出单元向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，

所述控制器，用于控制所述电平输出单元向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述地位译码器向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

控制所述地位译码器向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

在一种实施方式中，所述老化装置还包括温度控制层，所述温度控制层用于为所述驱动电路提供环境温度。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

在一种实施方式中，当控制所述电平输出单元向所述倒相器输出第二电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于低于第二预设温度，其中，所述第二预设温度为常温。

第五方面，本申请还提供一种计算机设备，所述计算机设备包括存储器及处理器，所述存储器上存储有计算机程序，所述处理器执行所述计算机程序时实现如第一方面或第二方面中所述的芯片老化方法。

第六方面，本申请还提供一种计算机存储介质，所述计算机存储介质存储有计算机程序，所述计算机程序被处理器执行时可实现如第一方面或第二方面中所述的芯片老化方法。

附图说明

图 1 为一种 DRAM 芯片的驱动电路结构示意图；

图 2 为本申请实施例提供的一种驱动电路的结构示意图；

图 3 为本申请实施例提供的又一种驱动电路的结构示意图；

图 4 为本申请实施例提供的一种加速试验仿真示意图；

图 5 为本申请实施例提供的又一种驱动电路的结构示意图；

图 6 为本申请实施例提供的一种老化装置的结构示意图；

图 7 为本申请实施例提供的又一种老化装置的结构示意图；

图 8 为本申请实施例提供的一种计算机设备的结构示意图。

具体实施方式

为了使本申请的目的、技术方案和优点更加清楚，下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整的描述。

为便于理解本申请实施例，下面先对本申请实施例中涉及的术语进行解释说明：

一、芯片老化检测

芯片老化检测是一种采用电压和温度变化来加速器件电学故障的电应力测试方法。检测过程基本上模拟运行了芯片的实际老化过程，通过加速芯片老化，致使存在质量问题的芯片老化失效来检测器件的可靠性，或用于发现器件的早期故障。

二、介质经时击穿（time dependent dielectric breakdown，TDDB）

介质经时击穿 TDDB 是指介质层上施加的电场低于介质层的本征击穿场强，并未引起本征击穿，但在经历一段时间后，由于施加电应力过程中，介质层产生并积聚了陷阱的缘故引发了击穿。

比如，假设氧化层老化和击穿是一个热动力学过程，热应力和外加电场的作用使硅氧共价键 Si-O-Si 角度变大，由开始的 120° 夹角增加至 150° 以上，形成氧空位结构，出现 Si-Si 弱键。Si-Si 键断裂后，出现空穴陷阱。在增强电场的作用下加速共价键的断裂，从而导致了氧化层击穿。

三、热电子注入（hot carrier injection，HCI）

金属氧化物半导体（metal-oxide-semiconductor，MOS）管中的 HCI 效应源于器件特征尺寸的不断缩小，由于器件的输入电压没有等比例减小，导致沟道中横向和纵向电场的显著增加，高电场会加速载流子的运动，从而将载流子变为具有高能量的热载流子，当载流子能量足够大时，能够直接注入或通过遂穿进入二氧化硅 SiO2，形成陷阱电荷，使 MOS 管的截止电压和线性区跨导漂移。

另外，需要理解的是，在本申请的描述中，“第一”、“第二”等词汇，仅用于区分描述的目的，而不能理解为指示或暗示相对重要性，也不能理解为指示或暗示顺序；“和/或”，描述关联对象的关联关系，表示可以存在三种关系。例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 这三种情况。字符“/”一般表示前后关联对象是一种“或”的关系；“多个”指两个或两个以上。

为了使本申请的目的、技术方案和优点更加清楚，下面将结合应用背景对本申请作进一步地详细描述。

目前，芯片的驱动电路失效常常导致芯片的行、多行失效。以动态随机存储（dynamic random access memory，DRAM）芯片为例，生产中为了提升 DRAM 的存储单元密度，字线驱动电路通常设置有多根子字线，每根子字线上连接有多个存储单元，如图 1 所示，DRAM 驱动电路包括第一字线 101、第二字线（图 1 中以 1021~102n 示出）、至少一个选择线（图 1 中以 1031~103n 示出）、倒相器 N1 和至少一个选择晶体管（图 1 中以 M1~Mn 示出），每个第二字线与多个 DRAM 存储单元连接。

一旦图 1 所示的 DRAM 驱动电路发生故障，则与第二字线连接的 DRAM 存储单元无法接收驱动电压，进而导致了芯片的行、多行失效。

而在 DRAM 芯片的制造过程中，第一字线和第二字线分布在不同的层中，并通过金属接触孔（metal contact，MC）相连，布线间距极小。金属接触孔与字线短接的故障以及金属接触孔未对准的情况经常发生，使得发生 TDDB 的风险急剧增高，从而导致驱动电路的驱动能力降低。

另外，在使用过程中，选择晶体管的源漏极之间的压差往往很大，使得发生 HCI 的风险急剧增高，从而导致驱动电路的驱动能力降低。

而目前的芯片老化测试方法，无法激发 DRAM 等一类芯片的驱动电路失效，从而导致存在潜在问题的次品芯片流入市场，引起使用次品芯片的计算机设备可靠性降低。

因此，如何针对芯片的行、多行失效问题，提高芯片老化检测的速度和准确度是目前亟待解决的问题。

基于上述问题，本申请实施例提供一种芯片老化方法及装置，用于提高芯片老化检测的速度和准确度。

下面结合上述描述的应用场景，参考附图来描述本申请示例性实施方式提供的芯片老化方法，需要

注意的是，上述应用场景仅是为了便于理解本申请的原理而示出，本申请的实施方式在此方面不受任何限制。

如图 2 所示，本申请的一种驱动电路包括倒相器 N1 和至少一个选择晶体管。

老化装置 204 通过第一字线 101 与倒相器 N1 的输入端连接，老化装置 204 通过选择线与至少一个选择晶体管的栅极连接，倒相器 N1 的第一电源端 Vhigh 接入高电压；倒相器 N1 的输出端通过第二字线与至少一个选择晶体管的漏极连接，倒相器 N1 的第二电源端 Vbb、以及每个选择晶体管的源极接入低电压。

示例性的，如图 3 所示，倒相器 N1 包括 P 型晶体管和 N 型晶体管（图 3 倒相器 N1 中在上的晶体管为 P 型晶体管，在下的晶体管为 N 型晶体管）。其中，P 型晶体管的栅极和 N 型晶体管栅极连接，构成倒相器 N1 的输入端；P 型晶体管的源极和 N 型晶体管漏极连接，构成倒相器 N1 的输出端；P 型晶体管的漏极构成倒相器 N1 的第一电源端 Vhigh；N 型晶体管的源极构成倒相器 N1 的第二电源端 Vbb。

下面结合驱动电路结构对加速激发介质经时击穿 TDDB 的原理进行说明：

当第一字线与第二字线之间的场氧化层厚度远超 5nm 时，介质经时击穿现象一般服热化学击穿模型，热化学击穿模型如公式 1 所示：

$$TTF = A\, e^{-\gamma E_{ox}} * e^{\frac{E_a}{kT}} \qquad \text{公式 1}$$

其中，TTF表征失效时间；A为与材料和工艺相关的常数；γ为与温度相关的电场加速因子；E_{ox}为在介质层上施加的电场；E_a为激活能，即晶体原子离开平衡位置迁移到另一个新的平衡或非平衡位置所需要的能量，也即开始某一物理化学过程所需要克服的能量；k为玻尔兹曼常数，T表征温度。

观察公式 1 可知：

介质经时击穿导致的失效时间TTF长短主要受E_{ox}和温度T的影响。

需要说明的是，E_{ox}所表征的介质层可以是场氧化层，介质层上施加的电场越大，失效时间TTF越短；另外，温度T对TTF的影响服从阿列纽斯方程，温度T越高，失效时间TTF越短。

除此之外，直流应力与交流应力对 TDDB 失效时间的影响也不同，通过分别对倒相器 N1 的输入端施加电压为 2.9V 的直流应力、高频交流应力以及低频交流应力，得到图 4 所示加速试验仿真图。如图 4 所示，高频交流应力频率为 1kHz，低频交流应力频率为 100Hz，仿真图横轴是加速试验时间，纵轴是威布尔分布的形状因子β，其中，β值越大，代表可靠性越低，失效率越高。

观察图 4 可知，介质的 TDDB 失效时间与施加电场的变化频率，也即施加在介质层上的应力频率强相关。在相同的加速时间下，施加同样大小的电压应力，直流应力对应的β值大于交流应力对应的β值，高频率的交流应力对应的β值大于低频率的交流应力对应的β值。

因此，相比高频率以及低频率的交流应力，直流应力对于 TDDB 的加速激发作用最大。

示例性的，针对工作频率为 100KHz、工作温度为 55℃的 DRAM 芯片，直流应力的加速系数可以达到 100 倍以上。当 TDDB 的激活能E_a为 0.75ev，加速试验温度为 105℃时，温度加速度约为 33 倍，高温与直流应力的加速效果合计约为 3300 倍。

下面根据上述加速激发 TDDB 的原理，介绍本申请的芯片老化方法：

实施例一、

本申请的芯片老化方法包括：

老化装置 204 向倒相器 N1 输出第一电平。

需要说明的是，第一电平用于在倒相器 N1 的输入端和输出端之间形成直流电场。

示例性的，老化装置 204 向倒相器 N1 输出高电平，经过倒相器 N1 的反相作用，倒相器 N1 的输出端输出低电平，故倒相器 N1 的输入端和输出端之间的氧化层形成最大电压差，即形成了最大电场，该电场可以加速激发介质经时击穿，从而加速驱动电路老化。

同时，由于传统的 DRAM 芯片老化方法使用交流电不断改变倒相器 N1 输入端电平，导致施加在介质层的电场不断变化，因此施加的是交流应力，而本申请公开的技术方案维持倒相器 N1 的输入端的输入电平稳定，相当于施加的电场是直流性质的电场，即施加的是直流应力，故可以进一步加速激发介质经时击穿，从而加速驱动电路老化。

实施例二、

本申请的芯片老化方法包括：

老化装置 204 向倒相器 N1 输出第一电平，并向选择晶体管的栅极输出第四电平。

需要说明的是，第四电平用于控制选择晶体管的源漏极之间的通路关断。

示例性的，老化装置 204 向倒相器 N1 输出高电平，经过倒相器 N1 的反相作用，倒相器 N1 的输出端输出低电平，故倒相器 N1 的输入端和输出端之间形成最大电场。

同时，本申请公开的技术方案维持倒相器N1的输入端的输入电平稳定，相当于施加的是直流应力。

另外，以选择晶体管为 N 型晶体管为例，老化装置 204 向选择晶体管的栅极输出低电平，即第四电平，选择晶体管的源漏极之间的通路关断，避免由于选择晶体管的源漏极导通导致的倒相器输出端电压波动，进一步保证直流电场的稳定，加速激发介质经时击穿。

实施例三、

本申请的芯片老化方法包括:

老化装置 204 向倒相器 N1 输出第一电平，向选择晶体管的栅极输出第四电平，调整驱动电路的环境温度高于第一预设温度。

需要说明的是，第一预设温度为驱动电路的工作温度，比如 55℃。

示例性的，在老化装置 204 控制倒相器的介质层产生直流电场时，通过温室调温、降低测试风扇转速等方式调整驱动电路的环境温度高于工作温度，形成高温条件，进一步加速激发介质经时击穿。

下面结合驱动电路结构对加速激发热载流子注入 HCI 的原理进行说明:

在沟道长度相同的情况下，选择晶体管的源极和漏极之间的电压差越大，选择晶体管越容易发生热载流子退化，且与上述 TDDB 加速试验类似的，直流应力比交流应力对于 HCI 的激发作用更大。

另外，低温环境可以激发选择晶体管发生热载流子退化。

示例性的，针对工作频率为 100KHz、工作温度为 55℃的 DRAM 芯片，当热载流子退化的激活能E_a为 -0.2ev，加速试验温度为-25℃时，温度加速度约为 10 倍，低温与直流应力的加速效果合计约为 500~1000 倍。

下面根据上述加速激发 HCI 的原理，介绍本申请的芯片老化方法:

实施例一、

本申请的芯片老化方法包括:

老化装置 204 向倒相器 N1 输出第二电平，并向选择晶体管的栅极输出第三电平。

需要说明的是，第二电平用于控制第一电源端 Vhigh 与输出端之间的通路导通；第三电平用于在选择晶体管的源漏极之间形成直流电场。

示例性的，如图 3 所示，第一电源端 Vhigh 的接入 3.8V 高电压，第二电源端 Vbb 的电压接入-0.3V 低电压。老化装置 204 向倒相器 N1 施加低电平，即第二电平，从而控制选择晶体管漏极电压为 3.8V；老化装置 204 向选择晶体管的栅极输出高电平，即第三电平，从而控制选择晶体管的源漏极之间的通路导通；又因为选择晶体管的源极接入-0.3V，故选择晶体管的源漏极之间形成最大电压差 4.1V，即形成最大电场。该电场可以加速激发热载流子退化，从而加速驱动电路老化。

同时，在对驱动电路进行 HCI 老化处理期间，本申请维持第二电平和第三电平稳定，相当于在选择晶体管上施加的电场是直流性质的电场，即直流应力，而直流应力比交流应力对于热载流子退化的加速激发作用更大，故可以进一步加速驱动电路老化。

实施例二、

本申请的芯片老化方法包括:

老化装置 204 向倒相器 N1 输出第二电平，向选择晶体管的栅极输出第三电平，并调整驱动电路的环境温度低于第二预设温度。

需要说明的是，第二预设温度为常温，比如 25℃。

示例性的，在老化装置 204 控制选择晶体管的源漏极之间形成直流电场时，通过温室调温、降低测试风扇转速等方式调整驱动电路的环境温度低于常温，形成低温条件，进一步加速激发热载流子退化。

综上，本申请公开的芯片老化方法基于加速激发 TDDB 和 HCI 的原理，通过形成最大直流电场以及调整环境温度加速驱动电路的老化。存在质量问题的驱动电路经老化后失效，从而提高了芯片老化检测的速度和准确度，避免出厂后的芯片发生行、多行失效的问题。

基于相同的技术构思，本申请实施例还提供一种芯片老化方法，如图 5 所示，该芯片的驱动电路包括倒相器 N1、地位译码器 501 和至少一个选择晶体管;

老化装置 204 分别与倒相器 N1 的输入端，以及地位译码器 501 的第一端连接；地位译码器 501 的

第二端分别与至少一个选择晶体管的栅极连接;倒相器N1的输出端与至少一个选择晶体管的漏极连接;倒相器N1的第一电源端Vhigh接入高电压;倒相器N1的第二电源端、以及每个选择晶体管的源极接入低电压。

下面根据上述加速激发TDDB原理,介绍本申请的另一种芯片老化方法:

实施例一、

本申请的芯片老化方法包括:

老化装置204向倒相器N1输出第一电平。

示例性的,老化装置204向倒相器N1输出高电平,经过倒相器N1的反相作用,倒相器N1的输出端输出低电平,故倒相器N1的输入端和输出端之间的氧化层形成最大电压差,即形成了最大电场,该电场可以加速激发介质经时击穿,从而加速驱动电路老化。

同时,本申请公开的技术方案维持倒相器N1的输入端的输入电平稳定,相当于施加的电场是直流性质的电场,即施加的是直流应力,故可以进一步加速激发介质经时击穿,从而加速驱动电路老化。

实施例二、

本申请的芯片老化方法包括:

老化装置204向倒相器N1输出第一电平,并控制地位译码器501向选择晶体管的栅极输出第四电平。

示例性的,老化装置204向倒相器N1输出高电平,经过倒相器N1的反相作用,倒相器N1的输出端输出低电平,故倒相器N1的输入端和输出端之间形成最大电场。

同时,本申请公开的技术方案维持倒相器N1的输入端的输入电平稳定,相当于施加的是直流应力。

另外,以选择晶体管为N型晶体管为例,地位译码器501根据老化装置204的控制信号向选择晶体管的栅极输出低电平,即第四电平,选择晶体管的源漏极之间的通路关断,避免由于选择晶体管的源漏极导通导致的倒相器输出端电压波动,进一步保证直流电场的稳定,加速激发介质经时击穿。

实施例三、

本申请的芯片老化方法包括:

老化装置204向倒相器N1输出第一电平,向选择晶体管的栅极输出第四电平,调整驱动电路的环境温度高于第一预设温度。

需要说明的是,第一预设温度为驱动电路的工作温度,比如55℃。

示例性的,在老化装置204控制倒相器的介质层产生直流电场时,通过温室调温、降低测试风扇转速等方式调整驱动电路的环境温度高于工作温度,形成高温条件,进一步加速激发介质经时击穿。

下面根据上述加速激发HCI原理,介绍本申请的另一种芯片老化方法:

实施例一、

本申请的芯片老化方法包括:

老化装置204向倒相器N1输出第二电平,并控制地位译码器501向选择晶体管的栅极输出第三电平。

示例性的,老化装置204向倒相器N1施加低电平,即第二电平,从而控制选择晶体管漏极电压接入高电压,老化装置204向地位译码器501输出控制信号,该控制信号用于指示地位译码器501向选择晶体管M1~M6的栅极输出第三电平,进而使得选择晶体管的源漏极之间的通路导通。

此时选择晶体管的源漏极之间形成最大电压差,即形成最大电场。该电场可以加速激发热载流子退化,从而加速驱动电路老化。

同时,在对驱动电路进行HCI老化处理期间,本申请维持第二电平和第三电平稳定,相当于在选择晶体管上施加的电场是直流性质的电场,即直流应力,而直流应力比交流应力对于热载流子退化的加速激发作用更大,故可以进一步加速驱动电路老化。

实施例二、

本申请的芯片老化方法包括:

老化装置204向倒相器N1输出第二电平,控制地位译码器501向选择晶体管的栅极输出第三电平,并调整驱动电路的环境温度低于第二预设温度。

需要说明的是,第二预设温度为常温,比如25℃。

示例性的,老化装置204向倒相器N1输出第二电平,并控制地位译码器501向选择晶体管的栅极

输出第三电平，以使选择晶体管的源漏极之间的通路导通，在选择晶体管的源漏极之间形成最大直流电场。

同时，老化装置 204 通过温室调温、降低测试风扇转速等方式调整驱动电路的环境温度低于常温，形成低温条件，进一步加速激发热载流子退化。

基于相同的技术构思，本申请实施例还提供一种老化装置，装置的实施可以参照上述芯片老化方法的实施，重复之处不再赘述。

如图 6 所示，老化装置 204 包括控制器 601 和电平输出单元 602；老化装置 204 与芯片的驱动电路连接；

驱动电路包括倒相器 N1 和至少一个选择晶体管；

控制器 601 与电平输出单元 602 连接；电平输出单元 602 分别与倒相器 N1 的输入端，以及至少一个选择晶体管的栅极连接；倒相器 N1 的输出端与至少一个选择晶体管的漏极连接；倒相器 N1 的第一电源端 Vhigh 接入高电压；倒相器 N1 的第二电源端、以及每个选择晶体管的源极接入低电压；

电平输出单元 602，用于输出电平；

控制器 601，用于控制电平输出单元 602 向倒相器 N1 输出第一电平，其中，第一电平用于在倒相器 N1 的输入端和输出端之间形成直流电场；

或者，

控制器 601，用于控制电平输出单元 602 向倒相器 N1 输出第二电平，其中，第二电平用于控制第一电源端 Vhigh 与输出端之间的通路导通；

并控制电平输出单元 602 向选择晶体管的栅极输出第三电平，其中，第三电平用于在选择晶体管的源漏极之间形成直流电场。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第一电平时，控制器 601 还用于：

控制电平输出单元 602 向选择晶体管的栅极输出第四电平，其中，第四电平用于控制选择晶体管的源漏极之间的通路关断。

在一种实施例中，老化装置 204 还包括温度控制层 603，温度控制层 603 用于为驱动电路提供环境温度。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第一电平时，控制器 601 还用于：

将温度控制层 603 的温度调整为高于第一预设温度，其中，第一预设温度为驱动电路的工作温度。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第二电平时，控制器 601 还用于：

将温度控制层 603 的温度调整为高于低于第二预设温度，其中，第二预设温度为常温。

基于相同的技术构思，本申请实施例还提供另一种老化装置，装置的实施可以参照上述芯片老化方法的实施，重复之处不再赘述。

如图 7 所示，老化装置 204 包括控制器 601 和电平输出单元 602；老化装置 204 与芯片的驱动电路连接；

驱动电路包括倒相器 N1、地位译码器 501 和至少一个选择晶体管；

控制器 601 分别与电平输出单元 602，以及地位译码器 501 的第一端连接；地位译码器 501 的第二端分别与至少一个选择晶体管的栅极连接；电平输出单元 602 与倒相器 N1 的输入端连接；倒相器 N1 的输出端与至少一个选择晶体管的漏极连接；倒相器 N1 的第一电源端 Vhigh 接入高电压；倒相器 N1 的第二电源端、以及每个选择晶体管的源极接入低电压；

电平输出单元 602，用于输出电平；

控制器 601，用于控制电平输出单元 602 向倒相器 N1 输出第一电平，其中，第一电平用于在倒相器 N1 的输入端和输出端之间形成直流电场；

或者，

控制器 601，用于控制电平输出单元 602 向倒相器 N1 输出第二电平，其中，第二电平用于控制第一电源端 Vhigh 与输出端之间的通路导通；

并控制地位译码器 501 向选择晶体管的栅极输出第三电平，其中，第三电平用于在选择晶体管的源漏极之间形成直流电场。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第一电平时，控制器 601 还用于：

控制地位译码器 501 向选择晶体管的栅极输出第四电平，其中，第四电平用于控制选择晶体管的源

漏极之间的通路关断。

在一种实施例中，老化装置 204 还包括温度控制层 603，温度控制层 603 用于为驱动电路提供环境温度。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第一电平时，控制器 601 还用于：

将温度控制层 603 的温度调整为高于第一预设温度，其中，第一预设温度为驱动电路的工作温度。

在一种实施例中，当控制电平输出单元 602 向倒相器 N1 输出第二电平时，控制器 601 还用于：

将温度控制层 603 的温度调整为高于低于第二预设温度，其中，第二预设温度为常温。

基于相同的技术构思，本申请实施例还提供一种计算机设备，如图 8 所示，计算机设备包括处理器 801 及存储器 802，存储器 802 上存储有计算机程序，处理器 801 执行计算机程序时，实现上述任一老化检测方法。

示例性的，处理器 801 可以是中央处理单元（central processing unit，CPU），还可以是其他通用处理器、数字信号处理器（digital signal processing，DSP）、专用集成电路（application specific integrated circuit，ASIC）、现成可编程门阵列（field programmable gate array，FPGA）或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件等。通用处理器可以是微处理器或者该处理器也可以是任何常规的处理器等。

需要说明的是，本申请实施例中提及的存储器 802 可以是易失性存储器或非易失性存储器，或可包括易失性和非易失性存储器两者。其中，非易失性存储器可以是只读存储器（read-only memory，ROM）、可编程只读存储器（programmable ROM，PROM）、可擦除可编程只读存储器（erasable PROM，EPROM）、电可擦除可编程只读存储器（electrically EPROM，EEPROM）或闪存。易失性存储器可以是随机存取存储器（random access memory，RAM），其用作外部高速缓存。通过示例性但不是限制性说明，许多形式的 RAM 可用，例如静态随机存取存储器（static RAM，SRAM）、动态随机存取存储器（dynamic RAM，DRAM）、同步动态随机存取存储器（synchronous DRAM，SDRAM）、双倍数据速率同步动态随机存取存储器（double data eate SDRAM，DDR SDRAM）、增强型同步动态随机存取存储器（enhanced SDRAM，ESDRAM）、同步连接动态随机存取存储器（synchlink DRAM，SLDRAM）和直接内存总线随机存取存储器（direct rambus RAM，DR RAM）。

需要说明的是，当处理器 801 为通用处理器、DSP、ASIC、FPGA 或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件时，存储器 802（存储模块）可以集成在处理器中。

应注意，本文描述的存储器 802 旨在包括但不限于这些和任意其它适合类型的存储器。

基于相同的技术构思，本申请实施例还提供一种计算机存储介质，包括程序或指令，当所述程序或指令在计算机上运行时，使得上述的任一方法被执行。

基于相同的技术构思，本申请实施例还提供一种芯片，所述芯片与存储器耦合，用于读取并执行所述存储器中存储的程序指令，使得上述任一方法被执行。

基于相同的技术构思，本申请实施例还提供一种计算机程序产品，包括指令，当其在计算机上运行时，使得上述任一方法被执行。

需要说明的是，上述方法实施例涉及的各步骤的所有相关内容均可以援引到对应功能模块的功能描述，在此不再赘述。

本领域内的技术人员应明白，本申请的实施例可提供为方法、系统、或计算机程序产品。因此，本申请可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且，本申请可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质（包括但不限于磁盘存储器、CD-ROM、光学存储器等）上实施的计算机程序产品的形式。

本申请是参照根据本申请的方法、设备（系统）、和计算机程序产品的流程图和/或方框图来描述的。需要说明的是可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器，使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中，使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品，该指令装置实

现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上，使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理，从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

显然，本领域的技术人员可以对本申请进行各种改动和变型而不脱离本申请的保护范围。这样，倘若本申请的这些修改和变型属于本申请权利要求及其等同技术的范围之内，则本申请也意图包含这些改动和变型在内。

权 利 要 求

1.一种芯片老化方法，其特征在于，所述芯片的驱动电路包括倒相器和至少一个选择晶体管；

老化装置分别与所述倒相器的输入端，以及所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述老化方法包括：

所述老化装置向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，所述老化方法包括：

所述老化装置向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

2.如权利要求 1 所述的方法，其特征在于，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

3.如权利要求 1 或 2 所述的方法，其特征在于，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

4.如权利要求 1-3 中任一所述的方法，其特征在于，当所述老化装置向所述倒相器输出第二电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度低于第二预设温度，其中，所述第二预设温度为常温。

5.一种芯片老化方法，其特征在于，所述芯片的驱动电路包括倒相器、地位译码器和至少一个选择晶体管；

老化装置分别与所述倒相器的输入端，以及所述地位译码器的第一端连接；所述地位译码器的第二端分别与所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述老化方法包括：

所述老化装置向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，所述老化方法包括：

所述老化装置向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述地位译码器向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

6.如权利要求 5 所述的方法，其特征在于，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置控制所述地位译码器向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

7.如权利要求 5 或 6 所述的方法，其特征在于，当所述老化装置向所述倒相器输出第一电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

8.如权利要求 5-7 中任一所述的方法，其特征在于，当所述老化装置向所述倒相器输出第二电平时，所述方法还包括：

所述老化装置调整所述驱动电路的环境温度低于第二预设温度，其中，所述第二预设温度为常温。

9.一种老化装置，其特征在于，所述老化装置包括控制器和电平输出单元；所述老化装置与芯片的驱动电路连接；

所述驱动电路包括倒相器和至少一个选择晶体管；

所述控制器与所述电平输出单元连接；所述电平输出单元分别与所述倒相器的输入端，以及所述至少一个选择晶体管的栅极连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述电平输出单元，用于输出电平；

所述控制器，用于控制所述电平输出单元向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，

所述控制器，用于控制所述电平输出单元向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述电平输出单元向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

10.如权利要求 9 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

控制所述电平输出单元向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

11.如权利要求 9 或 10 所述的装置，其特征在于，所述老化装置还包括温度控制层，所述温度控制层用于为所述驱动电路提供环境温度。

12.如权利要求 11 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

13.如权利要求 11 或 12 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第二电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于低于第二预设温度，其中，所述第二预设温度为常温。

14.一种老化装置，其特征在于，所述老化装置包括控制器和电平输出单元；所述老化装置与芯片的驱动电路连接；

所述驱动电路包括倒相器、地位译码器和至少一个选择晶体管；

所述控制器分别与所述电平输出单元，以及所述地位译码器的第一端连接；所述地位译码器的第二端分别与所述至少一个选择晶体管的栅极连接；所述电平输出单元与所述倒相器的输入端连接；所述倒相器的输出端与所述至少一个选择晶体管的漏极连接；所述倒相器的第一电源端接入高电压；所述倒相器的第二电源端、以及每个选择晶体管的源极接入低电压；

所述电平输出单元，用于输出电平；

所述控制器，用于控制所述电平输出单元向所述倒相器输出第一电平，其中，所述第一电平用于在所述倒相器的输入端和输出端之间形成直流电场；

或者，

所述控制器，用于控制所述电平输出单元向所述倒相器输出第二电平，其中，所述第二电平用于控制所述第一电源端与所述输出端之间的通路导通；

并控制所述地位译码器向所述选择晶体管的栅极输出第三电平，其中，所述第三电平用于在所述选择晶体管的源漏极之间形成直流电场。

15.如权利要求 14 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

控制所述地位译码器向所述选择晶体管的栅极输出第四电平，其中，所述第四电平用于控制所述选择晶体管的源漏极之间的通路关断。

16.如权利要求 14 或 15 所述的装置，其特征在于，所述老化装置还包括温度控制层，所述温度控制层用于为所述驱动电路提供环境温度。

17.如权利要求 16 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第一电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于第一预设温度，其中，所述第一预设温度为所述驱动电路的工作温度。

18.如权利要求 16 或 17 所述的装置，其特征在于，当控制所述电平输出单元向所述倒相器输出第二电平时，所述控制器还用于：

将所述温度控制层的温度调整为高于低于第二预设温度，其中，所述第二预设温度为常温。