

反熔丝结构、反熔丝阵列及存储器

相关申请引用说明

本申请要求于 2022 年 05 月 25 日递交的中国专利申请号 202210577084.X、申请名为“反熔丝结构、反熔丝阵列及存储器”的优先权，其全部内容以引用的形式附录于此。

技术领域

本申请涉及集成电路领域，尤其涉及一种反熔丝结构、反熔丝阵列及存储器。

背景技术

在半导体工业中，熔丝元件由于具有多种用途而被广泛使用在集成电路中。例如，在集成电路中设计多个具有相同功能的电路模块作为备份，当发现其中一个电路模块失效时，通过熔丝元件将电路模块和集成电路中的其它功能电路烧断，而使用具有相同功能的另一个电路模块取代失效的电路模块。

随着半导体技术的不断发展，反熔丝(Anti-fuse)技术已经吸引了很多发明者和制造商的关注。反熔丝元件通过从绝缘状态变为导电状态来存储信息。通过施加高压导致的介质击穿来执行向反熔丝元件写入信息。反熔丝存储单元在编程前呈电容特性，无导通沟道形成；当发生编程击穿后，在单元两端会形成导通沟道，可以通过电流，导通电流的大小与编程效果相关。

例如，反熔丝结构中通常包含反熔丝单元（AF cell）和选择晶体管（XADD）。写入时，对反熔丝单元施加高压（约 5.5~6V），在对应的位线（BL）端置 0V，并开启选择晶体管，以此使得反熔丝单元的薄栅氧化物在高压下被击穿而电阻显著下降，达到写入的目的。

随着芯片尺寸的缩小，反熔丝阵列的面积也必须随之减小为存储阵列节约出宝贵的空间，但是，受限于反熔丝结构的设计规则及可制造性的要求，在保证反熔丝单元数量不变的情况下，反熔丝阵列的面积无法缩小，无法满足芯片小型化的需求。

发明内容

本申请提供一种反熔丝结构、反熔丝阵列及存储器，其能够在保证反熔丝

单元数量不变的情况下，缩小反熔丝阵列的面积。

本申请提供了一种反熔丝结构，其包括：第一单元，包括第一选择晶体管、第一反熔丝单元及第二反熔丝单元第二单元，包括第二选择晶体管、第三反熔丝单元及第四反熔丝单元；其中，所述第一单元与所述第二单元共用有源区，且所述有源区的第一侧延伸有彼此独立的第一延伸部及第二延伸部，所述有源区的第二侧延伸有彼此独立的第三延伸部及第四延伸部，所述第一侧与所述第二侧相对设置，所述第一反熔丝单元设置在所述第一延伸部，所述第二反熔丝单元设置在所述第二延伸部，所述第三反熔丝单元设置在所述第三延伸部，所述第四反熔丝单元设置在所述第四延伸部。

在一实施例中，还包括：第一栅极结构，设置在所述有源区表面；第二栅极结构，设置在所述有源区表面，且与所述第一栅极结构间隔设置；第三栅极结构，设置在所述第一延伸部表面；第四栅极结构，设置在所述第二延伸部表面；第五栅极结构，设置在所述第三延伸部表面；第六栅极结构，设置在所述第四延伸部表面；第一掺杂区，设置在所述第一栅极结构与所述第二栅极结构之间的有源区内；第二掺杂区，设置在所述第一栅极结构远离所述第二栅极结构一侧的有源区内及所述第一延伸部与第二延伸部内；第三掺杂区，设置在所述第二栅极结构远离所述第一栅极结构的一侧的有源区内及第三延伸部与第四延伸部内；其中，所述第一栅极结构与所述第一掺杂区、第二掺杂区构成所述第一选择晶体管，所述第三栅极结构与所述第一延伸部内的第二掺杂区构成所述第一反熔丝单元，所述第四栅极结构与所述第二延伸部内的第二掺杂区构成所述第二反熔丝单元，所述第二栅极结构与所述第一掺杂区、第三掺杂区构成第二选择晶体管，所述第五栅极结构与所述第三延伸部内的第三掺杂区构成第三反熔丝单元，所述第六栅极结构与所述第四延伸部内的第三掺杂区构成第四反熔丝单元。

在一实施例中，所述第一侧及所述第二侧沿第一方向相对设置，且所述第一栅极结构及所述第二栅极结构沿所述第一方向排布。

在一实施例中，所述第三栅极结构及所述第四栅极结构沿第二方向排布，所述第二方向与所述第一方向垂直或具有锐角夹角。

在一实施例中，所述第五栅极结构及所述第六栅极结构沿所述第二方向排

布，所述第二方向与所述第一方向垂直或具有锐角夹角。

在一实施例中，还包括：位线连接结构，与位于所述第一栅极结构及所述第二栅极结构之间的第一掺杂区连接，且所述第一掺杂区能够通过所述位线连接结构与位线连接。

在一实施例中，还包括：第一连接结构，与所述第三栅极结构连接，且所述第三栅极结构能够通过所述第一连接结构与一编程线连接，所述第一连接结构设置在所述第一延伸部远离所述第二延伸部的一侧；第二连接结构，与所述第四栅极结构连接，且所述第四栅极结构能够通过所述第二连接结构与另一编程线连接，所述第二连接结构设置在所述第二延伸部远离所述第一延伸部的一侧。

在一实施例中，所述第三栅极结构包括与所述第一延伸部对应设置的第三主区域及向远离所述第二延伸部的方向突出的第三次区域，所述第一连接结构与所述第三次区域连接，所述第四栅极结构包括与所述第二延伸部对应设置的第四主区域及向远离所述第一延伸部的方向突出的第四次区域，所述第二连接结构与所述第四次区域连接。

在一实施例中，还包括：第三连接结构，与所述第五栅极结构连接，且所述第五栅极结构能够通过所述第三连接结构与一编程线连接，所述第三连接结构设置在所述第三延伸部远离所述第四延伸部的一侧；第四连接结构，与所述第六栅极结构连接，且所述第六栅极结构能够通过所述第四连接结构与另一编程线连接，所述第四连接结构设置在所述第四延伸部远离所述第三延伸部的一侧。

在一实施例中，所述第五栅极结构包括与所述第三延伸部对应设置的第五主区域及向远离所述第四延伸部的方向突出的第五次区域，所述第三连接结构与所述第五次区域连接，所述第六栅极结构包括与所述第四延伸部对应设置的第六主区域及向远离所述第三延伸部的方向突出的第六次区域，所述第四连接结构与所述第六次区域连接。

在一实施例中，所述第一选择晶体管与所述第二选择晶体管以第一轴为对称轴对称设置，所述第一反熔丝单元与所述第三反熔丝单元以所述第一轴为对称轴对称设置，所述第二反熔丝单元与所述第三反熔丝单元以所述第一轴为对

称轴对称设置。

基于本申请实施例，还提供一种反熔丝阵列，其包括多个如上所述的反熔丝结构，多个所述反熔丝结构沿第一方向及第二方向阵列排布，所述第一方向与所述第二方向垂直或具有锐角夹角。

在一实施例中，在所述第二方向上，相邻反熔丝结构的相邻反熔丝单元共用同一栅极结构。

在一实施例中，沿所述第二方向排布的反熔丝结构的第一选择晶体管共用同一栅极结构，第二选择晶体管共用同一栅极结构。

基于本申请实施例，还提供一种存储器，其包括如上所述的反熔丝阵列。

在一实施例中，还包括多条沿所述第一方向排布且沿所述第二方向延伸的编程线，沿所述第二方向排布的一行反熔丝结构对应四条所述编程线，四条所述编程线分别与所述反熔丝结构的所述第一反熔丝单元、所述第二反熔丝单元、所述第三反熔丝单元及所述第四反熔丝单元连接。

在一实施例中，还包括多条沿第二方向排布且沿第一方向延伸的位线，沿所述第一方向排布的一列反熔丝结构共用同一所述位线。

在本申请实施例提供的反熔丝结构反熔丝结构中，第一单元与第二单元共用同一有源区，则可消除第一单元与第二单元采用不同有源区而带来的有源区之间的间隔空隙，缩小了反熔丝结构的面积，同时，每一单元包含两个反熔丝单元，且分别设置在独立的延伸部，则可在相同面积下，增加一倍数量的反熔丝单元，也就是说，在反熔丝单元的设计数量相同时，本申请反熔丝结构仅需占用约一半的面积，满足了小型化的需求。

附图说明

图 1A 是本申请一些实施例提供的反熔丝结构的示意图；

图 1B 是本申请一些实施例提供的有源区的示意图；

图 2 是本申请一些实施例提供的反熔丝阵列的示意图；

图 3 是本申请一些实施例提供的存储器的示意图。

具体实施方式

下面结合附图对本申请提供的反熔丝结构、反熔丝阵列及存储器的具体实施方式做详细说明。

图 1A 是本申请一些实施例提供的反熔丝结构的示意图, 1B 是本申请一些实施例提供的有源区的示意图, 请参阅图 1A 及图 1B, 所述反熔丝结构 10 包括第一单元 101 及第二单元 102。

所述第一单元 101 包括第一选择晶体管、第一反熔丝单元及第二反熔丝单元, 所述第二单元 102 包括第二选择晶体管、第三反熔丝单元及第四反熔丝单元。

其中, 所述第一单元 101 与所述第二单元 102 共用有源区 AA, 且所述有源区 AA 的第一侧延伸有彼此独立的第一延伸部 AA1 及第二延伸部 AA2, 所述有源区 AA 的第二侧延伸有彼此独立的第三延伸部 AA3 及第四延伸部 AA4, 所述第一侧与所述第二侧相对设置, 所述第一反熔丝单元设置在所述第一延伸部 AA1, 所述第二反熔丝单元设置在所述第二延伸部 AA2, 所述第三反熔丝单元设置在所述第三延伸部 AA3, 所述第四反熔丝单元设置在所述第四延伸部 AA4。

本申请实施例提供的反熔丝结构中, 第一单元 101 的与第二单元 102 共用同一有源区 AA, 则可消除第一单元 101 与第二单元 102 采用不同有源区 AA 而带来的有源区 AA 之间的间隔空隙, 缩小了反熔丝结构的面积, 同时, 每一单元包含两个反熔丝单元, 且分别设置在独立的延伸部, 则可在相同面积下, 增加一倍数量的反熔丝单元, 也就是说, 在反熔丝单元的设计数量相同时, 本申请反熔丝结构仅需占用约一半的面积, 满足了小型化的需求。

请继续参阅图 1A 及图 1B, 下面具体描述所述第一选择晶体管、第一反熔丝单元、第二反熔丝单元、第二选择晶体管、第三反熔丝单元及第四反熔丝单元的结构。

所述有源区 AA 的第一侧延伸有彼此独立的第一延伸部 AA1 及第二延伸部 AA2, 所述有源区 AA 的第二侧延伸有彼此独立的第三延伸部 AA3 及第四延伸部 AA4。所述第一侧及所述第二侧沿第一方向 (如图中 Y 方向) 相对设置, 例如, 在本实施例中, 所述第一侧为所述有源区 AA 的上端, 所述第二侧为所述有源区 AA 的下端。

所述反熔丝结构包括第一栅极结构 G1。所述第一栅极结构 G1 设置在所述有源区 AA 表面。在一些实施例中, 所述第一栅极结构 G1 沿第二方向延伸。

在本实施中，所述第二方向为水平方向 X 方向。

在一些实施例中，所述反熔丝结构还包括第一字线连接结构 T1，所述第一栅极结构 G1 通过所述第一字线连接结构 T1 与外围控制电路电连接，即所述第一字线连接结构 T1 作为导电插塞实现所述第一栅极结构 G1 与外围控制电路的电连接。

所述反熔丝结构还包括第二栅极结构 G2。所述第二栅极结构 G2 设置在所述有源区 AA 表面，且与所述第一栅极结构 G1 间隔设置。在一些实施例中，所述第一栅极结构 G1 与所述第二栅极结构 G2 连接至不同的字线，以实现第一单元 101 与第二单元 102 的单独控制。

在本实施例中，所述第一栅极结构 G1 和所述第二栅极结构 G2 均沿第二方向延伸，且所述第二栅极结构 G2 与所述第一栅极结构 G1 沿第一方向间隔设置，所述第一方向与所述第二方向垂直或者具有锐角夹角。具体地说，在本实施例中，所述第一方向与所述第二方向垂直，例如，所述第二方向为水平方向 X 方向，所述第一方向为竖直方向 Y 方向。在另一些实施例中，所述第一方向与所述第二方向具有锐角夹角，例如，所述第二方向为水平方向 X 方向，所述第一方向为与水平方向呈锐角夹角的方向。

在一些实施例中，所述反熔丝结构还包括第二字线连接结构 T2，所述第二栅极结构 G2 通过所述第二字线连接结构 T2 与外围控制的电路电连接，即所述第二字线连接结构 T2 作为导电插塞实现所述第二栅极结构 G2 与外围控制电路的电连接。

所述反熔丝结构还包括第三栅极结构 G3，所述第三栅极结构 G3 设置在所述第一延伸部 AA1 表面，并能够连接至编程线。在一些实施例中，所述第三栅极结构 G3 沿第二方向延伸，即所述第三栅极结构 G3 与所述第一栅极结构 G1 的延伸方向一致。在所述第一方向上，所述第三栅极结构 G3 与所述第一栅极结构 G1 间隔设置，并且所述第三栅极结构 G3 设置在所述第一栅极结构 G1 远离所述第二栅极结构 G2 的一侧。所述第三栅极结构 G3 仅设置在所述第一延伸部 AA1 表面，而并未设置在第二延伸部 AA2 的表面。

在本实施例中，所述反熔丝结构还包括第一连接结构 T3。所述第一连接结构 T3 与所述第三栅极结构 G3 连接，且所述第三栅极结构 G3 能够通过所述

第一连接结构 T3 与位于其上层的编程线连接。即所述第一连接结构 T3 作为导电插塞实现所述第三栅极结构 G3 与其上层编程线的电连接。

在本实施例中，所述第一连接结构 T3 设置在所述第一延伸部 AA1 远离所述第二延伸部 AA2 的一侧。具体地说，所述第三栅极结构 G3 包括与所述第一延伸部 AA1 对应设置的第三主区域 G31 及向远离所述第二延伸部 AA2 的方向突出的第三次区域 G32，即所述第三主区域 G31 与所述第一延伸部 AA1 正对设置，所述第三次区域 G32 与所述第一延伸部 AA1 交错设置，所述第一连接结构 T3 与远离所述第二延伸部 AA2 的所述第三次区域 G32 连接。

所述反熔丝结构还包括第四栅极结构 G4。所述第四栅极结构 G4 设置在所述第二延伸部 AA2 表面，并能够连接至编程线。在一些实施例中，所述第四栅极结构 G4 沿第二方向延伸，即所述第四栅极结构 G4 与所述第一栅极结构 G1 的延伸方向一致。在所述第一方向上，所述第四栅极结构 G4 与所述第一栅极结构 G1 间隔设置，并且所述第四栅极结构 G4 设置在所述第一栅极结构 G1 远离所述第二栅极结构 G2 的一侧；在第二方向上，所述第四栅极结构 G4 与所述第三栅极结构 G3 间隔设置，所述第四栅极结构 G4 仅设置在所述第二延伸部 AA2 表面，而并未设置在所述第一延伸部 AA1 的表面。可以理解的是，在一些实施例中，所述第三栅极结构 G3 与所述第四栅极结构 G4 沿第二方向的长度均小于所述第一栅极结构 G1 沿第二方向的长度。

在本实施例中，所述反熔丝结构还包括第二连接结构 T4。所述第二连接结构 T4 与所述第四栅极结构 G4 连接，且所述第四栅极结构 G4 能够通过所述第二连接结构 T4 与位于其上层的编程线连接。即所述第二连接结构 T4 作为导电插塞实现所述第四栅极结构 G4 与其上层的编程线的电连接。在一些实施例中，所述第三栅极结构 G3 与所述第四栅极结构 G4 连接至不同编程线，以实现第一反熔丝单元与第二反熔丝单元的单独控制。

在本实施例中，所述第二连接结构 T4 设置在所述第二延伸部 AA2 远离所述第一延伸部 AA1 的一侧。具体地说，所述第四栅极结构 G4 包括与所述第二延伸部 AA2 对应设置的第四主区域 G41 及向远离所述第一延伸部 AA1 的方向突出的第四次区域 G42，即所述第四主区域 G41 与所述第二延伸部 AA2 正对设置，所述第四次区域 G42 与所述第二延伸部 AA2 交错设置，所述第二连接

结构 T4 与远离所述第一延伸部 AA1 的所述第四次区域 G42 连接。

所述反熔丝结构还包括第五栅极结构 G5。所述第五栅极结构 G5 设置在所述第三延伸部 AA3 表面，并能够连接至编程线。在一些实施例中，所述第五栅极结构 G5 沿第二方向延伸，即所述第五栅极结构 G5 与所述第二栅极结构 G2 的延伸方向一致。在所述第一方向上，所述第五栅极结构 G5 与所述第二栅极结构 G2 间隔设置，并且所述第五栅极结构 G5 设置在所述第二栅极结构 G2 远离所述第一栅极结构 G1 的一侧。所述第五栅极结构 G5 仅设置在所述第三延伸部 AA3 表面，而并未设置在第四延伸部 AA4 的表面。

在本实施例中，所述反熔丝结构还包括第三连接结构 T5。所述第三连接结构 T5 与所述第五栅极结构 G5 连接，且所述第五栅极结构 G5 能够通过所述第三连接结构 T5 与位于其上层的编程线连接。即所述第三连接结构 T5 作为导电桥实现所述第五栅极结构 G5 与其上层编程线的电连接。

在本实施例中，所述第三连接结构 T5 设置在所述第三延伸部 AA3 远离所述第四延伸部 AA4 的一侧。具体地说，所述第五栅极结构 G5 包括与所述第三延伸部 AA3 对应设置的第五主区域 G51 及向远离所述第四延伸部 AA4 的方向突出的第五次区域 G52。即所述第五主区域 G51 与所述第三延伸部 AA3 正对设置，所述第五次区域 G52 与所述第三延伸部 AA3 交错设置，所述第三连接结构 T5 与远离所述第三延伸部 AA3 的所述第五次区域 G52 连接。

所述反熔丝结构还包括第六栅极结构 G6。所述第六栅极结构 G6 设置在所述第四延伸部 AA4 表面，并能够连接至编程线。在一些实施例中，所述第六栅极结构 G6 沿第二方向延伸，即所述第六栅极结构 G6 与所述第二栅极结构 G2 的延伸方向一致。在所述第一方向上，所述第六栅极结构 G6 与所述第二栅极结构 G2 间隔设置，并且所述第六栅极结构 G6 设置在所述第二栅极结构 G2 远离所述第一栅极结构 G1 的一侧；在第二方向上，所述第六栅极结构 G6 与所述第五栅极结构 G5 间隔设置，所述第六栅极结构 G6 仅设置在所述第四延伸部 AA4 表面，而并未设置在第三延伸部 AA3 的表面。可以理解的是，在一些实施例中，所述第五栅极结构 G5 与所述第六栅极结构 G6 沿第二方向的长度均小于所述第二栅极结构 G2 沿第二方向的长度。

在本实施例中，所述反熔丝结构还包括第四连接结构 T6。所述第四连接

结构 T6 与所述第六栅极结构 G6 连接,且所述第六栅极结构 G6 能够通过所述第四连接结构 T6 与位于其上层的另一编程线连接。即所述第四连接结构 T6 作为导电插塞实现所述第六栅极结构 G6 与其上层的编程线的电连接。在一些实施例中,所述第五栅极结构 G5 与所述第六栅极结构 G6 连接至不同编程线,以实现第三反熔丝单元与第四反熔丝单元的单独控制。

在本实施例中,所述第四连接结构 T6 设置在所述第四延伸部 AA4 远离所述第三延伸部 AA3 的一侧。具体地说,所述第六栅极结构 G6 包括与所述第四延伸部 AA4 对应设置的第六主区域 G61 及向远离所述第三延伸部 AA3 的方向突出的第六次区域 G62,即所述第六主区域 G61 与所述第四延伸部 AA4 正对设置,所述第六次区域 G62 与所述第四延伸部 AA4 交错设置,所述第四连接结构 T6 与所述第六次区域 G62 连接。

所述反熔丝结构还包括第一掺杂区 D1。所述第一掺杂区 D1 设置在所述第一栅极结构 G1 与所述第二栅极结构 G2 之间的有源区 AA 内。在本实施例中,所述有源区 AA 为 P 型阱区,则所述第一掺杂区 D1 为 N 型掺杂区。而在其他实施例中,若所述有源区 AA 为 N 型阱区,则所述第一掺杂区 D1 为 P 型掺杂区。

所述反熔丝结构还包括位线连接结构 BLC。所述位线连接结构 BLC 与位于所述第一栅极结构 G1 及所述第二栅极结构之间的第一掺杂区 D1 连接,且所述第一掺杂区 D1 能够通过所述位线连接结构 BLC 与位线连接。即所述位线连接结构 BLC 作为所述第一掺杂区 D1 与位线连接的导电插塞,实现所述位线与所述第一掺杂区 D1 的电连接。

所述反熔丝结构还包括第二掺杂区 D2。所述第二掺杂区 D2 设置在所述第一栅极结构 G1 远离所述第二栅极结构 G2 一侧的有源区 AA 内及所述第一延伸部 AA1 与所述第二延伸部 AA2 内。在本实施例中,所述第二掺杂区 D2 与所述第一掺杂区 D1 的掺杂类型相同,且与所述有源区 AA 的掺杂类型相反,若所述有源区 AA 为 P 型阱区,则所述第二掺杂区 D2 为 N 型掺杂区。而在其他实施例中,若所述有源区 AA 为 N 型阱区,则所述第二掺杂区 D2 为 P 型掺杂区。

所述反熔丝结构还包括第三掺杂区 D3。所述第三掺杂区 D3 设置在所述第

二栅极结构 G2 远离所述第一栅极结构 G1 的一侧的有源区 AA 内及第三延伸部 AA3 与第四延伸部 AA4 内。在本实施例中, 所述第三掺杂区 D3 与所述第一掺杂区 D1 的掺杂类型相同, 且与所述有源区 AA 的掺杂类型相反, 若所述有源区 AA 为 P 型阱区, 则所述第三掺杂区 D3 为 N 型掺杂区。而在其他实施例中, 若所述有源区 AA 为 N 型阱区, 则所述第三掺杂区 D3 为 P 型掺杂区。

其中, 所述第一栅极结构 G1 与其下方的有源区 AA 及所述第一掺杂区 D1、所述第二掺杂区 D2 构成所述第一选择晶体管。所述第二掺杂区 D2 位于所述第一延伸部 AA1 内, 则所述第三栅极结构 G3 与位于其下方的第二掺杂区 D2 构成第一反熔丝单元。所述第二掺杂区 D2 还位于所述第二延伸部 AA2 内, 则所述第四栅极结构 G4 与位于其下方的第二掺杂区 D2 构成第二反熔丝单元。

在本实施例中, 所述第三栅极结构 G3 的第三主区域 G31 作为有效区域与所述第二掺杂区 D2 成所述第一反熔丝单元, 所述第四栅极结构 G4 的第四主区域 G41 作为有效区域与所述第二掺杂区 D2 成所述第二反熔丝单元。

所述第二栅极结构 G2 与其下方的有源区 AA 及所述第一掺杂区 D1、第三掺杂区 D3 构成第二选择晶体管。所述第三掺杂区 D3 位于所述第三延伸部 AA3 内, 则所述第五栅极结构 G5 与位于其下方的第三掺杂区 D3 构成第三反熔丝单元。所述第三掺杂区 D3 还位于所述第四延伸部 AA4 内, 则所述第六栅极结构 G6 与位于其下方的第三掺杂区 D3 构成第四反熔丝单元。

在本实施例中, 所述第五栅极结构 G5 的第五主区域 G51 作为有效区域与所述第三掺杂区 D3 成所述第三反熔丝单元, 所述第六栅极结构 G6 的第六主区域 G61 作为有效区域与所述第三掺杂区 D3 成所述第三反熔丝单元。

在本实施例中, 所述第一选择晶体管与所述第二选择晶体管以第一轴 O 为对称轴对称设置, 所述第一反熔丝单元与所述第三反熔丝单元以所述第一轴 O 为对称轴对称设置, 所述第二反熔丝单元与所述第四反熔丝单元以所述第一轴 O 为对称轴对称设置, 有利于简化反熔丝结构的版图设计, 提高利用率。

可以理解的是, 在本申请实施例中, 所述第一栅极结构 G1、第二栅极结构 G2、第三栅极结构 G3、第四栅极结构 G4、第五栅极结构 G5 及第六栅极结构 G6 均包括栅极 (附图中未标示) 及位于栅极与有源区 AA 之间的栅介质层 (附图中未标示), 以实现栅极结构的基本功能。其中, 所述栅极的材料可为

多晶硅 (poly)，所述栅介质层的材料可为氧化硅、高 K 介质材料等。

本申请一些实施例提供的反熔丝结构中，第一单元 101 与第二单元 102 共用同一有源区 AA，则可消除第一单元 101 与第二单元 102 采用不同有源区 AA 而带来的有源区 AA 之间的间隔空隙，缩小了反熔丝结构的面积，同时，每一单元包含两个反熔丝单元，且分别设置在独立的延伸部，则可在相同面积下，增加一倍数量的反熔丝单元，也就是说，在反熔丝单元的设计数量相同时，本申请反熔丝结构仅需占用约一半的面积，满足了小型化的需求。

本申请一些实施例还提供一种反熔丝阵列，请参阅图 2，其为反熔丝阵列的示意图，所述反熔丝阵列包括多个如上所述的反熔丝结构。多个所述反熔丝结构沿第一方向及第二方向阵列排布，所述第一方向与所述第二方向垂直或具有锐角夹角。在本实施例中，所述第一方向为竖直方向 Y 方向，所述第二方向为水平方向 X 方向。在图 2 中示意性地绘示六个反熔丝结构，分别为反熔丝结构 20A、20B、20C、20D、20E 及 20F，其中，三个反熔丝结构为一组沿第二方向排布，形成一行，不同行的反熔丝单元沿第一方向排布，形成一列。例如，反熔丝结构 20A、20B 及 20C 沿第二方向排布，形成第一行；反熔丝结构 20D、20E 及 20F 沿第二方向排布，形成第二行；反熔丝结构 20A 及 20D 沿第一方向排布，形成第一列；反熔丝结构 20B 及 20E 沿第一方向排布，形成第二列；反熔丝结构 20C 及 20F 沿第一方向排布，形成第三列。

本申请实施例提供的反熔丝阵列中，反熔丝结构的第一单元 101（请参阅图 1A）与第二单元 102（请参阅图 1A）共用同一有源区 AA（请参阅图 1A 及图 1B），则可消除第一单元 101 与第二单元 102 采用不同有源区 AA 而带来的有源区 AA 之间的间隔空隙，缩小了反熔丝结构的面积，同时，每一单元包含两个反熔丝单元，且分别设置在独立的延伸部，则可在相同面积下，增加一倍数量的反熔丝单元，也就是说，在反熔丝单元的设计数量相同时，本申请反熔丝阵列仅需占用约一半的面积，满足了小型化的需求。

在本实施例中，在所述第二方向（即水平方向 X 方向）上，相邻反熔丝结构的相邻反熔丝单元共用同一栅极结构（至少共用同一栅极结构的栅极），去除了采用两个栅极结构而必须存在的空隙，缩小了相邻反熔丝结构之间的距离，进一步减小了反熔丝阵列占用空间。

例如，请参阅图 2，在所述第二方向（即水平方向 X 方向）上，反熔丝结构 20A 与反熔丝结构 20B 相邻，且反熔丝结构 20A 的第二反熔丝单元与反熔丝结构 20B 的第一反熔丝单元相邻，反熔丝结构 20A 的第四反熔丝单元与反熔丝结构 20B 的第三反熔丝单元相邻；则反熔丝结构 20A 的第二反熔丝单元与反熔丝结构 20B 的第一反熔丝单元共用同一栅极结构 21，即所述栅极结构 21 自所述反熔丝结构 20A 的第二延伸部 AA2（请参阅图 1A）上方延伸至所述反熔丝结构 20B 的第一延伸部 AA1（请参阅图 1A）上方；反熔丝结构 20A 的第四反熔丝单元与反熔丝结构 20B 的第三反熔丝单元共用同一栅极结构 22，即所述栅极结构 22 自所述反熔丝结构 20A 的第四延伸部 AA4（请参阅图 1A）上方延伸至所述反熔丝结构 20B 的第三延伸部 AA3（请参阅图 1A）上方。

再例如，请参阅图 2，在所述第二方向（即水平方向 X 方向）上，反熔丝结构 20B 与反熔丝结构 20C 相邻，且反熔丝结构 20B 的第二反熔丝单元与反熔丝结构 20C 的第一反熔丝单元相邻，反熔丝结构 20B 的第四反熔丝单元与反熔丝结构 20C 的第三反熔丝单元相邻；则反熔丝结构 20B 的第二反熔丝单元与反熔丝结构 20C 的第一反熔丝单元共用同一栅极结构 23，即所述栅极结构 23 自所述反熔丝结构 20B 的第二延伸部 AA2（请参阅图 1A）上方延伸至所述反熔丝结构 20C 的第一延伸部 AA1（请参阅图 1A）上方；反熔丝结构 20B 的第四反熔丝单元与反熔丝结构 20C 的第三反熔丝单元共用同一栅极结构 24，即所述栅极结构 24 自所述反熔丝结构 20B 的第四延伸部 AA4（请参阅图 1A）上方延伸至所述反熔丝结构 20C 的第三延伸部 AA3（请参阅图 1A）上方。

在本实施例中，由于所述反熔丝结构 20A 的第二反熔丝单元与反熔丝结构 20B 的第一反熔丝单元共用同一栅极结构 21，则可仅设置一个连接结构将所述栅极结构与其对应的编程线电连接，以减少连接结构的数量。同样地，也可仅设置一个连接结构将所述栅极结构 22 与其对应的编程线电连接，将所述栅极结构与 23 其对应的编程线电连接及将所述栅极结构 24 与其对应的编程线电连接。

在本实施例中，沿所述第二方向排布的反熔丝结构的第一选择晶体管共用同一栅极结构，第二选择晶体管共用同一栅极结构，去除了采用两个栅极结构而必须存在的空隙，缩小了相邻反熔丝结构之间的距离，进一步减小了反熔丝

阵列占用的空间。

例如，请参阅图 2，第一行的反熔丝结构 20A、20B、20C 的第一选择晶体管共用同一栅极结构 25（至少共用同一栅极结构 25 的栅极），第二选择晶体管共用同一栅极结构 26（至少共用同一栅极结构 26 的栅极）；位于第二行的反熔丝结构 20D、20E、20F 的第一选择晶体管共用同一栅极结构 27（至少共用同一栅极结构 27 的栅极），第二选择晶体管共用同一栅极结构 28（至少共用同一栅极结构 28 的栅极）。可以理解的是，所述栅极结构 25、26、27、28 中的栅极均为字线（即将字线的一部分作为选择晶体管的栅极），字线受到外围控制电路的控制，以使所述第一选择晶体管及第二选择晶体管导通或关断。

在本实施例中，由于沿所述第二方向排布的反熔丝结构的第一选择晶体管共用同一栅极结构，则可仅设置一个字线连接结构将所述栅极结构与外围控制电路对应连接；同样地，由于沿所述第二方向排布的反熔丝结构的第二选择晶体管共用同一栅极结构，也可仅设置一个字线连接结构将所述栅极结构与外围控制电路对应连接。

本申请实施例还提供一种存储器，请参阅图 3，其为本公开一些实施例提供的存储器的结构示意图。所述存储器包括如上所述的反熔丝阵列。

所述存储器还包括多条沿所述第一方向（如图中 Y 方向）排布且沿所述第二方向（如图中 X 方向）延伸的编程线。其中，沿所述第二方向排布的一行反熔丝结构对应四条所述编程线，四条所述编程线分别与所述反熔丝结构的所述第一反熔丝单元、所述第二反熔丝单元、所述第三反熔丝单元及所述第四反熔丝单元连接。需要说明的是，同一反熔丝结构的第一反熔丝单元、第二反熔丝单元、第三反熔丝单元及第四反熔丝单元分别连接至不同的编程线，以实现分别控制。在图 3 中为了清楚显示本申请实施例提供的存储器的结构，所述编程线采用虚线绘示。可以理解的是，所述编程线与所述反熔丝结构可位于不同的结构层。

例如，沿所述第二方向（如图中 X 方向）排布的一行反熔丝结构包括反熔丝结构 30A、30B、30C、30D、30E 及 30F。该行反熔丝结构对应四条所述编程线，分别为编程线 31A、编程线 31B、编程线 31C 及编程线 31D。

所述编程线 30A 通过连接结构 32A 与反熔丝结构 30A 的第一反熔丝单元

连接，通过连接结构 32B 与反熔丝结构 30B 的第二反熔丝单元及反熔丝结构 30C 的第一反熔丝单元连接，通过连接结构 32C 与反熔丝结构 30D 的第二反熔丝单元及反熔丝结构 30E 的第一反熔丝单元连接，通过连接结构 32D 与反熔丝结构 30F 的第二反熔丝单元连接。

所述编程线 30B 通过连接结构 32E 与反熔丝结构 30A 的第二反熔丝单元及反熔丝单元 30B 的第一反熔丝单元连接，通过连接结构 32F 与反熔丝结构 30C 的第二反熔丝单元及反熔丝结构 30D 的第一反熔丝单元连接，通过连接结构 32G 与反熔丝结构 30E 的第二反熔丝单元及反熔丝结构 30F 的第一反熔丝单元连接。

所述编程线 30C 通过连接结构 32H 与反熔丝结构 30A 的第四反熔丝单元及反熔丝单元 30B 的第三反熔丝单元连接，通过连接结构 32I 与反熔丝结构 30C 的第四反熔丝单元及反熔丝结构 30D 的第三反熔丝单元连接，通过连接结构 32J 与反熔丝结构 30E 的第四反熔丝单元及反熔丝结构 30F 的第三反熔丝单元连接。

所述编程线 30D 通过连接结构 32K 与反熔丝结构 30A 的第三反熔丝单元连接，通过连接结构 32L 与反熔丝结构 30B 的第四反熔丝单元及反熔丝结构 30C 的第三反熔丝单元连接，通过连接结构 32M 与反熔丝结构 30D 的第四反熔丝单元及反熔丝结构 30E 的第三反熔丝单元连接，通过连接结构 32N 与反熔丝结构 30F 的第四反熔丝单元连接。

在本实施例中，所述存储器还包括多条沿第二方向排布且沿第一方向延伸的位线，沿所述第一方向排布的一列反熔丝结构共用同一所述位线。所述位线通过位线连接结构 BLC 与所述反熔丝结构连接。

具体地说，如图 3 所示，所述存储器包括多条沿第二方向（如图中的 X 方向）排布且沿第一方向（如图中 Y 方向）延伸的位线 BL1、BL2、BL3、BL4、BL5 及 BL6。同一列的反熔丝结构共用同一条位线，例如，沿第一方向排布的反熔丝结构 30A 及 30G 构成一列，则反熔丝结构 30A 及 30G 共用同一位线 BL1。所述位线 BL1 分别通过位线连接结构 BLC 与所述反熔丝结构 30A 及 30G 电连接。在图 3 中为了清楚显示本申请实施例提供的存储器的结构，所述位线采用虚线绘示。可以理解的是，所述位线与所述反熔丝结构可位于不同的结构

层，所述位线与所述编程线也可位于不同的结构层。本申请实施例提供的存储器在反熔丝单元的设计数量相同时，反熔丝阵列仅需占用约一半的面积，满足了小型化的需求。

以上所述仅是本申请的优选实施方式，应当指出，对于本技术领域的普通技术人员，在不脱离本发明原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。

权利要求书

1. 一种反熔丝结构，包括：

第一单元，包括第一选择晶体管、第一反熔丝单元及第二反熔丝单元；

第二单元，包括第二选择晶体管、第三反熔丝单元及第四反熔丝单元；

其中，所述第一单元与所述第二单元共用有源区，且所述有源区的第一侧延伸有彼此独立的第一延伸部及第二延伸部，所述有源区的第二侧延伸有彼此独立的第三延伸部及第四延伸部，所述第一侧与所述第二侧相对设置，所述第一反熔丝单元设置在所述第一延伸部，所述第二反熔丝单元设置在所述第二延伸部，所述第三反熔丝单元设置在所述第三延伸部，所述第四反熔丝单元设置在所述第四延伸部。

2. 根据权利要求1所述的反熔丝结构，进一步，还包括：

第一栅极结构，设置在所述有源区表面；

第二栅极结构，设置在所述有源区表面，且与所述第一栅极结构间隔设置；

第三栅极结构，设置在所述第一延伸部表面；

第四栅极结构，设置在所述第二延伸部表面；

第五栅极结构，设置在所述第三延伸部表面；

第六栅极结构，设置在所述第四延伸部表面；

第一掺杂区，设置在所述第一栅极结构与所述第二栅极结构之间的有源区内；

第二掺杂区，设置在所述第一栅极结构远离所述第二栅极结构一侧的有源区内及所述第一延伸部与第二延伸部内；

第三掺杂区，设置在所述第二栅极结构远离所述第一栅极结构的一侧的有源区内及第三延伸部与第四延伸部内；其中，

所述第一栅极结构与所述第一掺杂区、第二掺杂区构成所述第一选择晶体管，所述第三栅极结构与所述第一延伸部内的第二掺杂区构成所述第一反熔丝单元，所述第四栅极结构与所述第二延伸部内的第二掺杂区构成所述第二反熔丝单元，所述第二栅极结构与所述第一掺杂区、第三掺杂区构成第二选择晶体管，所述第五栅极结构与所述第三延伸部内的第三掺杂区构成第三反熔丝单元，所述第六栅极结构与所述第四延伸部内的第三掺杂区构成第四反熔丝单元。

3. 根据权利要求 2 所述的反熔丝结构，其中，所述第一侧及所述第二侧沿第一方向相对设置，且所述第一栅极结构及所述第二栅极结构沿所述第一方向排布。
4. 根据权利要求 3 所述的反熔丝结构，其中，所述第三栅极结构及所述第四栅极结构沿第二方向排布，所述第二方向与所述第一方向垂直或具有锐角夹角。
5. 根据权利要求 3 所述的反熔丝结构，其中，所述第五栅极结构及所述第六栅极结构沿所述第二方向排布，所述第二方向与所述第一方向垂直或具有锐角夹角。
6. 根据权利要求 2 所述的反熔丝结构，进一步，还包括：
位线连接结构，与位于所述第一栅极结构及所述第二栅极结构之间的第一掺杂区连接，且所述第一掺杂区能够通过所述位线连接结构与位线连接。
7. 根据权利要求 2 所述的反熔丝结构，其特征在于，还包括：
第一连接结构，与所述第三栅极结构连接，且所述第三栅极结构能够通过所述第一连接结构与一编程线连接，所述第一连接结构设置在所述第一延伸部远离所述第二延伸部的一侧；
第二连接结构，与所述第四栅极结构连接，且所述第四栅极结构能够通过所述第二连接结构与另一编程线连接，所述第四连接结构设置在所述第二延伸部区远离所述第一延伸部的一侧。
8. 根据权利要求 7 所述的反熔丝结构，其中，所述第三栅极结构包括与所述第一延伸部对应设置的第三主区域及向远离所述第二延伸部的方向突出的第三次区域，所述第一连接结构与所述第三次区域连接，所述第四栅极结构包括与所述第二延伸部对应设置的第四主区域及向远离所述第一延伸部的方向突出的第四次区域，所述第二连接结构与所述第四次区域连接。
9. 根据权利要求 2 所述的反熔丝结构，进一步，还包括：
第三连接结构，与所述第五栅极结构连接，且所述第五栅极结构能够通过所述第三连接结构与一编程线连接，所述第三连接结构设置在所述第三延伸部远离所述第四延伸部的一侧；
第四连接结构，与所述第六栅极结构连接，且所述第六栅极结构能够通过

所述第四连接结构与另一编程线连接，所述第四连接结构设置在所述第四延伸部远离所述第三延伸部的一侧。

10. 根据权利要求 9 所述的反熔丝结构，其中，所述第五栅极结构包括与所述第三延伸部对应设置的第五主区域及向远离所述第四延伸部的方向突出的第五次区域，所述第三连接结构与所述第五次区域连接，所述第六栅极结构包括与所述第四延伸部对应设置的第六主区域及向远离所述第三延伸部的方向突出的第六次区域，所述第四连接结构与所述第六次区域连接。
11. 根据权利要求 1 所述的反熔丝结构，其中，所述第一选择晶体管与所述第二选择晶体管以第一轴为对称轴对称设置，所述第一反熔丝单元与所述第三反熔丝单元以所述第一轴为对称轴对称设置，所述第二反熔丝单元与所述第三反熔丝单元以所述第一轴为对称轴对称设置。
12. 一种反熔丝阵列，包括多个如权利要求 1 所述的反熔丝结构，多个所述反熔丝结构沿第一方向及第二方向阵列排布，所述第一方向与所述第二方向垂直或具有锐角夹角。
13. 根据权利要求 12 所述的反熔丝阵列，其中，在所述第二方向上，相邻反熔丝结构的相邻反熔丝单元共用同一栅极结构。
14. 根据权利要求 12 所述的反熔丝阵列，其中，沿所述第二方向排布的反熔丝结构的第一选择晶体管共用同一栅极结构，第二选择晶体管共用同一栅极结构。
15. 一种存储器，其特征在于，包括如权利要求 12 所述的反熔丝阵列。
16. 根据权利要求 15 所述的存储器，进一步，还包括多条沿所述第一方向排布且沿所述第二方向延伸的编程线，沿所述第二方向排布的一行反熔丝结构对应四条所述编程线，四条所述编程线分别与所述反熔丝结构的所述第一反熔丝单元、所述第二反熔丝单元、所述第三反熔丝单元及所述第四反熔丝单元连接。
17. 根据权利要求 15 所述的存储器，进一步，还包括多条沿第二方向排布且沿第一方向延伸的位线，沿所述第一方向排布的一列反熔丝结构共用同一所述位线。