(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2013 年 12 月 19 日(19.12.2013)

WIPO | PCT

(10) 国際公開番号
WO 2013/187292 A1

(51) 国際特許分類:
H01L 21/60 (2006.01)

(21) 国際出願番号: PCT/JP2013/065575

(22) 国際出願日: 2013 年 6 月 5 日(05.06.2013)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2012-131510 2012 年 6 月 11 日(11.06.2012) JP
特願 2013-061589 2013 年 3 月 25 日(25.03.2013) JP

(71) 出願人: 株式会社新川(SHINKAWA LTD.) [JP/JP]; 〒2088585 東京都武蔵村山市伊奈平２丁目５１番地の１ Tokyo (JP).

(72) 発明者: 谷 大輔(TANI, Daisuke); 〒2088585 東京都武蔵村山市伊奈平２丁目５１番地の１ 株式会社新川内 Tokyo (JP). 高橋 浩一(TAKAHASHI, Koichi); 〒2088585 東京都武蔵村山市伊奈平２丁目５１番地の１ 株式会社新川内 Tokyo (JP).

(74) 代理人: 特許業務法人ＹＫＩ国際特許事務所 (YKI PATENT ATTORNEYS); 〒1800004 東京都武蔵野市吉祥寺本町一丁目３４番１２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

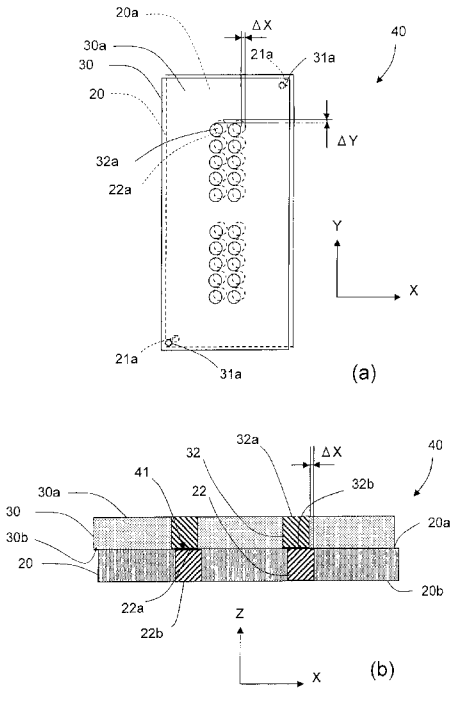
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) **Title**: BONDING DEVICE AND METHOD FOR PRODUCING SEMICONDUCTOR DEVICE

(54) 発明の名称 : ボンディング装置および半導体装置の製造方法

[図6]



(57) **Abstract**: A flip-chip bonding device (500) for layer-bonding a second-layer semiconductor chip (30), on which a second through electrode is provided, to a first-layer semiconductor chip (20), on which a first through electrode is provided, at a position corresponding to the first through electrode, and equipped with a control unit (50), and a double-view camera (16) for capturing images of the semiconductor chips (20, 30), wherein the control unit (50) is provided with a relative-position detection program (53) for detecting the relative positions of the semiconductor chips (20, 30) in the layer-bonded layers, on the basis of an image of the first through electrode on the surface of the first-layer semiconductor chip (20) captured by the double-view camera (16) prior to the layer-bonding, and an image of the second through electrode on the surface of the second-layer semiconductor chip (30) captured by the double-view camera (16) after the layer-bonding. Consequently, through electrodes can be accurately connected by using a simple method.

(57) 要約: 第一の貫通電極が設けられる第一の層の半導体チップ（２０）の上に第一の貫通電極に対応する位置に第二の貫通電極が設けられる第二の層の半導体チップ（３０）を積層ボンディングするフリップチップボンディング装置（５００）において、半導体チップ（２０），（３０）の画像を撮像する二視野カメラ（１６）と、制御部（５０）と、を備え、制御部（５０）は、積層ボンディングする前に二視野カメラ（１６）によって撮像した第一の層の半導体チップ（２０）の表面の第一の貫通電極の画像と、積層ボンディングした後に二視野カメラ（１６）によって撮像した第二の層の半導体チップ（３０）の表面の第二の貫通電極の画像とに基づいて積層ボンディングされた各層の半導体チップ（２０），（３０）の相対位置を検出する相対位置検出プログラム（５３）を備える。これにより、簡便な方法で貫通電極を精度よく接続する。

WO 2013/187292 A1

添付公開書類:

— 国際調査報告（条約第 21 条(3)）