

一种振荡周期检测电路、方法和半导体存储器

相关申请的交叉引用

本申请基于申请号为 202110993836.6、申请日为 2021 年 08 月 27 日、发明名称为“一种振荡周期检测电路、方法和半导体存储器”的中国专利申请
5 提出，并要求该中国专利申请的优先权，该中国专利申请的全部内容在此引入本申请作为参考。

技术领域

本申请涉及电子测量技术领域，尤其涉及一种振荡周期检测电路、方法和半导体存储器。

10 背景技术

动态随机存取存储器（Dynamic Random Access Memory，DRAM）是计算机中常用的半导体存储器件，由许多重复的存储单元组成。在 DRAM 中，需要利用振荡器产生规律性的时序信号，并根据该时序信号实现对多个存储单元的控制。因此，振荡器的周期检测是芯片质量检测的重要部分。

15 然而，在相关技术中，振荡周期时长的检测方法仍具有不足之处，导致检测准确率和检测效率偏低。

发明内容

本申请提供了一种振荡周期检测电路、方法和半导体存储器，能够提高振荡周期的检测准确率和检测效率。

20 本申请的技术方案是这样实现的：

第一方面，本申请实施例提供了一种振荡周期检测电路，包括：

振荡器模块，包括目标振荡器，配置为接收使能信号，并根据使能信

号控制目标振荡器输出振荡时钟信号；

控制模块，配置为接收使能信号和振荡时钟信号，并根据振荡时钟信号和使能信号进行有效时间重整处理，确定目标时间；

计数模块，配置为接收使能信号和振荡时钟信号，并根据使能信号和
5 振荡时钟信号进行周期计数处理，确定目标周期数量；

其中，目标振荡器的振荡周期是根据目标时间和目标周期数量计算得到的。

第二方面，本申请实施例提供了一种振荡周期检测方法，应用于包含有目标振荡器的振荡周期检测电路，该方法包括：

10 根据使能信号，控制目标振荡器输出振荡时钟信号；
根据振荡时钟信号和使能信号进行有效时间重整处理，确定目标时间；
根据使能信号和振荡时钟信号进行周期计数处理，确定目标周期数量；
对目标时间和目标周期数量进行计算，确定目标振荡器的振荡周期。

第三方面，本申请实施例提供了一种半导体存储器，该半导体存储器
15 至少包括如第一方面所述的振荡周期检测电路。

本申请实施例提供了一种振荡周期检测电路、方法和半导体存储器，该振荡周期检测电路包括：振荡器模块，包括目标振荡器，配置为接收使能信号，并根据使能信号控制目标振荡器输出振荡时钟信号；控制模块，配置为接收使能信号和振荡时钟信号，并根据振荡时钟信号和使能信号进
20 行有效时间重整处理，确定目标时间；计数模块，配置为接收使能信号和振荡时钟信号，并根据使能信号和振荡时钟信号进行周期计数处理，确定目标周期数量；其中，目标振荡器的振荡周期是根据目标时间和目标周期数量计算得到的。这样，使能信号和振荡时钟信号经过有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期
25 数量，后续可以通过目标时间和目标周期数量计算出振荡周期，从而提高振荡周期的检测准确率和检测效率。

附图说明

图 1 为本申请实施例提供的一种振荡周期电路的结构示意图；

图 2 为本申请实施例提供的另一种振荡周期电路的结构示意图；

图 3 为本申请实施例提供的一种振荡周期电路的信号波形示意图；

5 图 4 为本申请实施例提供的一种振荡周期电路的仿真测试示意图；

图 5 为本申请实施例提供的一种振荡周期检测方法的流程示意图；

图 6 为本申请实施例提供的一种半导体存储器的结构示意图。

具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。可以理解的是，此处所描述的具体实施例仅仅用于解释相关申请，而非对该申请的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与有关申请相关的部分。

除非另有定义，本文所使用的所有的技术和科学术语与属于本申请的技术领域的技术人员通常理解的含义相同。本文中所使用的术语只是为了描述本申请实施例的目的，不是旨在限制本申请。

在以下的描述中，涉及到“一些实施例”，其描述了所有可能实施例的子集，但是可以理解，“一些实施例”可以是所有可能实施例的相同子集或不同子集，并且可以在不冲突的情况下相互结合。

需要指出，本申请实施例所涉及的术语“第一\第二\第三”仅是用于区别类似的对象，不代表针对对象的特定排序，可以理解地，“第一\第二\第三”在允许的情况下可以互换特定的顺序或先后次序，以使这里描述的本申请实施例能够以除了在这里图示或描述的以外的顺序实施。

动态随机存取存储器（Dynamic Random Access Memory，DRAM）是计算机中常用的半导体存储器件，由许多重复的存储单元组成。在 DRAM 中，需要利用振荡器产生规律性的时序信号，并根据该时序信号实现对多

个存储单元的控制。因此，振荡器的周期检测是存储芯片质量检测的重要部分。

存储芯片内部的振荡器的检测方式有多种，大体上分为两类，一类为直接测试，将振荡器的输出时钟引到测试机台，这种测试方式适用于低速时钟，第二类为将内部的时钟周期数通过控制逻辑输出，并根据振荡器工
5 作时间，计算得到振荡器的周期。

然而，在相关技术中，振荡周期时长的检测方法仍具有不足之处，导致检测准确率和检测效率偏低。

基于此，本申请实施例提供了一种振荡周期检测电路，其基本思想是：
10 该振荡周期检测电路包括：振荡器模块，包括目标振荡器，配置为接收使能信号，并根据所述使能信号控制所述目标振荡器输出振荡时钟信号；控制模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述振荡时钟信号和所述使能信号进行有效时间重整处理，确定目标时间；计数模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述使能信号
15 和所述振荡时钟信号进行周期计数处理，确定目标周期数量；其中，所述目标振荡器的振荡周期是根据所述目标时间和所述目标周期数量计算得到的。这样，使能信号和振荡时钟信号经过有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期数量，后续可以通过目标时间和目标周期数量计算出振荡周期，从而提高振荡周期的检
20 测准确率和检测效率。

下面将结合附图对本申请各实施例进行详细说明。

在本申请的一实施例中，参见图 1，其示出了本申请实施例提供的一种振荡周期检测电路 10 的结构示意图。如图 1 所示，该振荡周期检测电路 10
25 包括：

振荡器模块 101，包括目标振荡器 1011，配置为接收使能信号，并根

据使能信号控制目标振荡器 1011 输出振荡时钟信号；

控制模块 102，配置为接收使能信号和振荡时钟信号，并根据振荡时钟信号和使能信号进行有效时间重整处理，确定目标时间；

计数模块 103，配置为接收使能信号和振荡时钟信号，并根据使能信号
5 和振荡时钟信号进行周期计数处理，确定目标周期数量；

其中，目标振荡器 1011 的振荡周期是根据目标时间和目标周期数量计算得到的。

需要说明的是，本申请实施例提供的振荡周期检测电路可以应用于任何涉及到振荡器的电子器件，如动态随机存储器、静态随机存储器等。

10 在本申请实施例中，振荡周期检测电路 10 的基本原理是：将内部的时钟周期数通过控制逻辑输出，并根据振荡器工作时间，计算得到振荡器的周期。

具体地，振荡周期检测电路包括振荡器模块 101、控制模块 102 和计数模块 103，振荡器模块 101 中的目标振荡器 1011 根据使能信号输出振荡时
15 钟信号；控制模块 102 根据振荡时钟信号对使能信号进行有效时间重整，输出目标时间；计数模块 103 根据使能信号对振荡时钟信号进行周期计数，确定目标周期数量。这样，根据目标时间和目标周期数量即可计算得到目标振荡器 1011 的振荡周期。

进一步地，在一些实施例中，参见图 2，其示出了本申请实施例提供的
20 另一种振荡周期检测电路 10 的结构示意图。如图 2 所示，控制模块 102 包括第一触发器 1021、第二触发器 1022 和第三触发器 1023，第一触发器 1021 的输入端（D）用于接收使能信号，第二触发器 1022 的输入端（D）与第一触发器 1021 的输出端（Q）连接，第三触发器 1023 的输入端（D）与第二触发器 1022 的输出端（Q）连接，且第一触发器 1021 的时钟端（CK）、
25 第二触发器 1022 的时钟端（CK）和第三触发器 1023 的时钟端（CK）均用于接收振荡时钟信号；其中，

第一触发器 1021，具体用于根据振荡时钟信号对使能信号进行采样处理，输出第一控制信号；

第二触发器 1022，用于根据振荡时钟信号对第一控制信号进行采样处理，输出第二控制信号；

5 第三触发器 1023，用于根据振荡时钟信号对第二控制信号进行采样处理，输出第三控制信号。

在这里，第一控制信号处于第一电平状态的持续时长用于确定目标时间，目标时间是目标振荡器的振荡周期的整倍数；第二控制信号用于在由第一电平状态翻转为第二电平状态时对目标周期数量进行锁存处理，第三
10 控制信号用于在由第一电平状态翻转为第二电平状态时对计数模块 103 进行清零处理。

需要说明的是，控制模块 102 由第一触发器 1021、第二触发器 1022 和第三触发器 1023 构成，其具体的连接关系如图 2 所示。触发器是一种逻辑电路中经常出现的电子器件，触发器包括时钟端和输入端，通过时钟端接
15 收振荡时钟信号，并根据振荡时钟信号对输入端的信号进行采样。

第一触发器 1021、第二触发器 1022 和第三触发器 1023 可以采用各种原理的触发器，本领域技术人员可依据实际应用场景进行选用。示例性地，第一触发器 1021、第二触发器 1022 和第三触发器 1023 可以均采用 D 型触发器，D 型触发器能够在振荡时钟信号的上升沿对输入端的信号进行采样。

20 对于第一触发器 1021 来说，在振荡时钟信号的上升沿对使能信号进行采样，从而输出第一控制信号。参见图 3，其示出了本申请实施例提供的一种振荡周期电路的信号波形示意图。如图 3 所示，由于第一触发器 1021 只有在振荡时钟信号的上升沿进行采样，所以第一控制信号只有在振荡时钟信号的上升沿才有可能发生电平状态的改变，因此第一控制信号处于第一
25 电平状态的持续时长必定是目标振荡器 1011 的振荡周期的整倍数。也就是说，第一触发器 1021 主要用于将使能信号的有效时间重整为（目标振荡器

的)振荡周期的整倍数,进而确定目标时间。

对于第二触发器 1022 来说,在振荡时钟信号的上升沿对第一控制信号进行采样,从而输出为第二控制信号。如图 3 所示,第二控制信号的有效时间(处于第一电平状态的持续时间)相对于第一控制信号会延迟一个(目
5 标振荡器的)振荡周期,第二控制信号主要用于对目标周期数量进行锁存。

对于第三触发器 1023 来说,在振荡时钟信号的上升沿对第二控制信号进行采样,输出端为第三控制信号。如图 3 所示,第三控制信号的有效时间(处于第一电平状态的持续时间)相对于第二控制信号会延迟一个(目
10 标振荡器的)振荡周期,主要用于对计数模块 103 进行清零处理。

进一步地,在一些实施例中,振荡器模块 101,具体配置为接收使能信号和第三控制信号,在使能信号处于第一电平状态或者第三控制信号处于第一电平状态时,控制目标振荡器 1011 输出振荡时钟信号;以及在使能信号和第三控制信号均处于第二电平状态时,控制目标振荡器 1011 停止输出振荡时钟信号。这样,采用使能信号和第三控制信号同时控制目标振荡器,
15 避免目标振荡器过早停止振荡,造成测量过程中的误差。

因此,在一些实施例中,如图 2 所示,振荡器模块 101 还包括或非门 1012 和非门 1013;其中,

或非门 1012,用于对第三控制信号和使能信号进行或非运算,得到运算后信号;

20 非门 1013,用于对运算后信号进行非运算,得到使能控制信号;

目标振荡器 1011,用于接收使能控制信号,并根据使能控制信号输出振荡时钟信号。

需要说明的是,第三控制信号和使能信号依次进行或非运算和非运算,得到使能控制信号,使能控制信号用于控制目标振荡器 1011 输出目标振荡
25 信号。

进一步地,在一些实施例中,如图 2 所示,计数模块 103 包括计数器

1031, 计数器 1031 的输入端、时钟端和复位端分别与使能信号、振荡时钟信号和第三控制信号连接; 其中,

计数器 1031, 用于在使能信号处于第一电平状态时对振荡时钟信号进行周期计数处理, 输出周期计数信号, 且周期计数信号用于指示目标周期数量; 以及在第三控制信号由第一电平状态翻转为第二电平状态时进行清
5 零处理。

需要说明的是, 计数模块 103 主要包括一计数器 1031, 对于计数器 1031 来说, 使能信号起到门控的作用, 在使能信号有效 (处于第一电平状态) 的情况下, 计数器 1031 对振荡时钟信号进行周期计数, 从而输出周期计数
10 信号; 另外, 对计数器 1031 来说, 第三控制信号为复位信号, 在第三控制信号由第一电平状态翻转为第二电平状态时, 计数器 1031 的计数值清零。

进一步地, 在一些实施例中, 振荡周期检测电路 10 还包括锁存器 104, 且锁存器的两个输入端分别与周期计数信号和第二控制信号连接; 其中,

锁存器 104, 用于在第二控制信号由第一电平状态翻转为第二电平状态
15 的情况下, 对周期计数信号进行锁存处理, 以实现目标周期数量的锁存处理。

需要说明的是, 锁存器 104 的输入端接收计数器 1031 输出的周期计数信号, 以及还会接收第二控制信号, 并在第二控制信号的下降沿对周期计数信号进行锁存。

20 从以上来看, 在使能信号处于第一电平状态时, 计数器 1031 对振荡时钟信号的周期进行计数; 在第二控制信号的下降沿, 锁存器 104 对计数器 1031 输出的周期计数信号进行锁存, 从而得到目标周期数量; 在第三控制信号的下降沿, 计数器 1031 的计数值清零。

还需要说明的是, 第一电平状态为高电平状态, 第二电平状态为低电
25 平状态, 但这并不构成本申请实施例的限制。

请参见图 4, 其示出了本申请实施例提供的一种振荡周期电路的仿真测

试示意图。如图 4 所示，本申请实施例共采用了两次仿真实验。在第一次仿真实验中，目标时间为 1000 纳秒，周期数量为仿真结果：592（二进制为 0000 0010 0101 0000），从而能够计算出振荡周期为 1.69 纳秒；在第二次仿真实验中，振荡周期为仿真结果：1.687 纳秒，计算出周期数量为 593（二进制为 0000 0010 0101 0001）。从以上可以看出，本申请实施例提供的振荡周期电路的结果较为精确。

表 1

	周期数量（二进制形式）	振荡周期/纳秒	说明
仿真实验一	0000 0010 0101 0000	1.69	周期数量为仿真结果，振荡周期为计算结果，振荡周期=1000 纳秒/目标周期数量
仿真实验二	0000 0010 0101 0001	1.687	周期数量为计算结果，振荡周期为仿真结果，周期数量=1000 纳秒/目标振荡周期

本申请实施例提供了一种振荡周期检测电路，该振荡周期检测电路包括振荡器模块，包括目标振荡器，配置为接收使能信号，并根据所述使能信号控制所述目标振荡器输出振荡时钟信号；控制模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述振荡时钟信号和所述使能信号进行有效时间重整处理，确定目标时间；计数模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述使能信号和所述振荡时钟信号进行周期计数处理，确定目标周期数量；其中，所述目标振荡器的振荡周期是根据所述目标时间和所述目标周期数量计算得到的。这样，本申请实施例提供了一种新型的电路控制结构，主要应用于检测芯片内部振荡器的周期，也可以作为晶圆级检测（Wafer Level Test，WAT）中的传播延时时间

(Propagation Delay Time, T_{pd}) 测试中的辅助电路; 具体地, 使能信号和振荡时钟信号经过有效时间重整处理以确定目标时间, 使能信号和振荡时钟信号经过周期计数以确定目标周期数量, 后续可以通过目标时间和目标周期数量计算出振荡周期, 从而提高振荡周期的检测准确率和检测效率;

- 5 另外, 本申请实施例提供的振荡周期检测电路适用于高速时钟和低速时钟, 应用场景广泛。

在本申请的另一实施例中, 参见图 5, 其示出了本申请实施例提供的一种振荡周期检测方法的流程示意图。如图 5 所示, 该方法可以包括:

- 10 S201: 根据使能信号, 控制目标振荡器输出振荡时钟信号。

需要说明的是, 本申请实施例中的振荡周期检测方法应用于前述的振荡周期检测电路, 且振荡周期检测电路中包括目标振荡器。在这里, 目标振荡器能够根据使能信号输出振荡时钟信号。也就是说, 本申请实施例提供的振荡周期检测方法的目的是检测振荡时钟信号的周期。

- 15 S202: 根据振荡时钟信号和使能信号进行有效时间重整处理, 确定目标时间。

S203: 根据使能信号和振荡时钟信号进行周期计数处理, 确定目标周期数量。

- 20 需要说明的是, 利用振荡时钟信号对使能信号进行有效时钟重整处理, 将使能信号的有效时间重整为振荡周期的整倍数, 从而得到目标时间; 以及, 利用使能信号对振荡时钟信号进行周期计数处理, 得到目标周期数量。

具体地, 在一些实施例中, 振荡周期检测电路可以包括第一触发器、第二触发器和第三触发器。相应地, 该方法还可以包括:

- 25 通过第一触发器接收使能信号和振荡时钟信号, 并根据振荡时钟信号和使能信号进行采样处理, 输出第一控制信号;

通过第二触发器接收第一控制信号和振荡时钟信号, 并根据振荡时钟

信号对第一控制信号进行采样处理，输出第二控制信号；

通过第三触发器接收第二控制信号和振荡时钟信号，并根据振荡时钟信号对第二控制信号进行采样处理，输出第三控制信号。

需要说明的是，第一触发器主要在振荡时钟信号的上升沿对使能信号
5 进行采样，得到第一控制信号，从而将使能信号的有效时间重整为目标振荡器的振荡周期的整倍数，方便后续计算。也就是说，第一控制信号处于第一电平状态的持续时长用于确定目标时间，目标时间是目标振荡器的振荡周期的整倍数。

第二触发器主要在振荡时钟信号的上升沿对第一控制信号进行采样，
10 得到第二控制信号，第二控制信号的有效时间相比于第一控制信号延迟一个（目标振荡器的）振荡周期，从而用于对目标周期数量进行锁存处理。也就是说，第二控制信号用于在由第一电平状态翻转为第二电平状态时对目标周期数量进行锁存处理。

第三触发器主要在振荡时钟信号的上升沿对第二控制信号进行采样，
15 得到第三控制信号，第三控制信号的有效时间相比于第二控制信号延迟一个（目标振荡器的）振荡周期，第三控制信号用于对计数模块进行清零处理。也就是说，第三控制信号用于在由第一电平状态翻转为第二电平状态时进行清零处理。

在上述说明中，信号的有效时间是指该信号处于第一电平状态的时间。
20 进一步地，在一些实施例中，所述根据使能信号，控制目标振荡器输出振荡时钟信号，可以包括：

在使能信号处于第一电平状态或者第三控制信号处于第一电平状态时，控制目标振荡器输出振荡时钟信号；

在使能信号和第三控制信号均处于第二电平状态时，控制目标振荡器
25 停止输出振荡时钟信号。

需要说明的是，采用使能信号和第三控制信号同时控制目标振荡器，

避免目标振荡器过早停止振荡，造成测量过程中的误差。

在一种具体地实施例中，振荡周期检测电路还包括计数器和锁存器。相应地，所述根据使能信号对振荡时钟信号进行周期计数处理，确定目标周期数量，可以包括：

5 在使能信号处于第一电平状态时，通过计数器对振荡时钟信号进行周期计数处理，输出周期计数信号，且周期计数信号用于指示目标周期数量；

 在第二控制信号由第一电平状态翻转为第二电平状态的情况下，通过锁存器对周期计数信号进行锁存处理，以实现目标周期数量的锁存处理。

 需要说明的是，在使能信号有效时，计数器对振荡时钟信号进行周期
10 计数，输出周期计数信号。同时，在第二控制信号的下降沿，锁存器对周期计数信号进行锁存，得到目标周期数量。

 需要说明的是，计数器的复位端与第三控制信号连接。因此，在一些实施例中，该方法还可以包括：

 在第三控制信号由第一电平状态翻转为第二电平状态时，控制计数器
15 进行清零处理。

 这样，在每次测试完成后，计数器的计数值会归零，等待下一次测试。

 进一步地，在一些实施例中，所述根据使能信号，控制目标振荡器输出振荡时钟信号，可以包括：

 对第三控制信号和使能信号进行或非运算，得到运算后信号；

20 对运算后信号进行非运算，得到使能控制信号；

 根据使能控制信号，控制目标振荡器输出振荡时钟信号。

 需要说明的是，第三控制信号和使能信号在经过或非运算和非运算后用于控制振荡时钟信号。这样，在第三控制信号和使能信号均为第二电平状态时，使能控制信号处于第二电平状态，目标振荡器停止输出目标振荡
25 信号；在第三控制信号处于第一电平状态或者使能信号处于第一电平状态时，使能控制信号处于第一电平状态，目标振荡器输出目标振荡信号。

这样，经过以上处理，可以获得振荡时钟信号在目标时间内的目标周期数量。

S204：对目标时间和目标周期数量进行计算，确定目标振荡器的振荡周期。

5 需要说明的是，在得到目标时间和目标周期数量后，可以通过简单的运算确定目标振荡器的振荡周期。

具体地，所述对目标时间和目标周期数量进行计算，确定目标振荡器的振荡周期，可以包括：

利用目标时间除以目标周期数量，得到目标振荡器的振荡周期。

10 需要说明的是，目标振荡器的振荡周期=目标时间/目标周期数量。

在另一种实施例中，由于计数器的第一位计数值是 0，所以振荡周期信号的精确周期数量其实是（目标周期数量+1），也就是说，精确的振荡周期=目标时间/（目标周期数量+1）。然而，在一次测试中，一般振荡周期的数量为较大，可以利用目标周期数量代替（目标周期数量+1）进行计算，
15 其误差在可允许的范围。

还需要说明的是，第一电平状态为高电平状态，第二电平状态为低电平状态。

本申请实施例提供了一种振荡周期检测方法，通过根据使能信号，控制所述目标振荡器输出振荡时钟信号；根据所述振荡时钟信号和所述使能
20 信号进行有效时间重整处理，确定目标时间；根据所述使能信号和所述振荡时钟信号进行周期计数处理，确定目标周期数量；对所述目标时间和所述目标周期数量进行计算，确定所述目标振荡器的振荡周期。这样，使能信号和振荡时钟信号经过有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期数量，后续可以通过目标时间
25 和目标周期数量计算出振荡周期，从而提高振荡周期的检测准确率和检测效率。

在本申请的又一实施例中，参见图 6，其示出了本申请实施例提供的一种半导体存储器 30，半导体存储器 30 至少包括前述的振荡周期检测电路 10。

5 对于半导体存储器 30 来说，由于其包括振荡周期检测电路 10，在振荡周期检测过程中，利用使能信号和振荡时钟信号进行有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期数量，后续可以通过目标时间和目标周期数量计算出振荡周期，从而提高振荡周期的检测准确率和检测效率。

10

在本申请的再一实施例中，提供了一种电子设备，该电子设备至少包括前述的一种半导体存储器 30。

对于电子设备来说，由于其包括半导体存储器 30，在振荡周期检测过程中，利用使能信号和振荡时钟信号进行有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期数量，后续可以通过目标时间和目标周期数量计算出振荡周期，从而提高振荡周期的检测准确率和检测效率。

15

以上所述，仅为本申请的较佳实施例而已，并非用于限定本申请的保
护范围。

20

需要说明的是，在本申请中，术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含，从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素，而且还包括没有明确列出的其他要素，或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下，由语句“包括一个……”限定的要素，并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。

25

上述本申请实施例序号仅仅为了描述，不代表实施例的优劣。

本申请所提供的几个方法实施例中所揭露的方法，在不冲突的情况下可以任意组合，得到新的方法实施例。

本申请所提供的几个产品实施例中所揭露的特征，在不冲突的情况下
5 可以任意组合，得到新的产品实施例。

本申请所提供的几个方法或设备实施例中所揭露的特征，在不冲突的情况下可以任意组合，得到新的方法实施例或设备实施例。

以上所述，仅为本申请的具体实施方式，但本申请的保护范围并不局限于此，任何熟悉本技术领域的技术人员在本申请揭露的技术范围内，可
10 轻易想到变化或替换，都应涵盖在本申请的保护范围之内。因此，本申请的保护范围应以所述权利要求的保护范围为准。

工业实用性

本申请实施例提供了一种振荡周期检测电路、方法和半导体存储器，
该振荡周期检测电路包括：振荡器模块，包括目标振荡器，用于接收使能
15 信号，并根据使能信号控制目标振荡器输出振荡时钟信号；控制模块，配置为接收使能信号和振荡时钟信号，并根据振荡时钟信号和使能信号进行有效时间重整处理，确定目标时间；计数模块，配置为接收使能信号和振荡时钟信号，并根据使能信号和振荡时钟信号进行周期计数处理，确定目标周期数量；其中，目标振荡器的振荡周期是根据目标时间和目标周期数量
20 量计算得到的。这样，使能信号和振荡时钟信号经过有效时间重整处理以确定目标时间，使能信号和振荡时钟信号经过周期计数以确定目标周期数量，后续可以通过目标时间和目标周期数量计算出振荡周期，从而提高振荡周期的检测准确率和检测效率。

权利要求书

1、一种振荡周期检测电路，包括：

振荡器模块，包括目标振荡器，配置为接收使能信号，并根据所述使能信号控制所述目标振荡器输出振荡时钟信号；

5 控制模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述振荡时钟信号和所述使能信号进行有效时间重整处理，确定目标时间；

计数模块，配置为接收所述使能信号和所述振荡时钟信号，并根据所述使能信号和所述振荡时钟信号进行周期计数处理，确定目标周期数量；

其中，所述目标振荡器的振荡周期是根据所述目标时间和所述目标周
10 期数量计算得到的。

2、根据权利要求1所述的振荡周期检测电路，其中，所述控制模块包括第一触发器、第二触发器和第三触发器，所述第一触发器的输入端（D）用于接收所述使能信号，所述第二触发器的输入端（D）与所述第一触发器的输出端（Q）连接，所述第三触发器的输入端（D）与所述第二触发器的
15 输出端（Q）连接，且所述第一触发器的时钟端（CK）、所述第二触发器的时钟端（CK）和所述第三触发器的时钟端（CK）均用于接收所述振荡时钟信号；其中，

所述第一触发器，具体用于根据所述振荡时钟信号对所述使能信号进行采样处理，输出第一控制信号；

20 所述第二触发器，用于根据所述振荡时钟信号对所述第一控制信号进行采样处理，输出第二控制信号；

所述第三触发器，用于根据所述振荡时钟信号对所述第二控制信号进行采样处理，输出第三控制信号；

其中，所述第一控制信号处于第一电平状态的持续时长用于确定所述
25 目标时间，且所述目标时间是所述目标振荡器的振荡周期的整倍数；所述

第二控制信号用于在由第一电平状态翻转为第二电平状态时对所述目标周期数量进行锁存处理，所述第三控制信号用于在由第一电平状态翻转为第二电平状态时对所述计数模块进行清零处理。

3、根据权利要求2所述的振荡周期检测电路，其中，

5 所述振荡器模块，具体配置为接收所述使能信号和所述第三控制信号，在所述使能信号处于第一电平状态或者所述第三控制信号处于第一电平状态时，控制所述目标振荡器输出所述振荡时钟信号；以及在所述使能信号和所述第三控制信号均处于第二电平状态时，控制所述目标振荡器停止输出所述振荡时钟信号。

10 4、根据权利要求3所述的振荡周期检测电路，其中，所述计数模块包括计数器，所述计数器的输入端、时钟端和复位端分别与所述使能信号、所述振荡时钟信号和所述第三控制信号连接；其中，

 所述计数器，用于在所述使能信号处于第一电平状态时对所述振荡时钟信号进行周期计数处理，输出周期计数信号，且所述周期计数信号用于
15 指示所述目标周期数量；以及在所述第三控制信号由第一电平状态翻转为第二电平状态时进行清零处理。

5、根据权利要求4所述的振荡周期检测电路，其中，所述振荡周期检测电路还包括锁存器，且所述锁存器的两个输入端分别与所述周期计数信号和所述第二控制信号连接；其中，

20 所述锁存器，用于在所述第二控制信号由第一电平状态翻转为第二电平状态的情况下，对所述周期计数信号进行锁存处理，以实现所述目标周期数量的锁存处理。

6、根据权利要求3所述的振荡周期检测电路，其中，所述振荡器模块还包括或非门和非门；

25 所述或非门，用于对所述第三控制信号和所述使能信号进行或非运算，得到运算后信号；

所述非门，用于对所述运算后信号进行非运算，得到使能控制信号；

所述目标振荡器，用于接收所述使能控制信号，并根据所述使能控制信号输出所述振荡时钟信号。

7、根据权利要求 2 所述的振荡周期检测电路，其中，所述第一触发器、
5 所述第二触发器和所述第三触发器均为 D 型触发器。

8、根据权利要求 2-7 任一项所述的振荡周期检测电路，其中，所述第一电平状态为高电平状态，所述第二电平状态为低电平状态。

9、一种振荡周期检测方法，应用于包含有目标振荡器的振荡周期检测电路，所述方法包括：

10 根据使能信号，控制所述目标振荡器输出振荡时钟信号；

根据所述振荡时钟信号和所述使能信号进行有效时间重整处理，确定目标时间；

根据所述使能信号和所述振荡时钟信号进行周期计数处理，确定目标周期数量；

15 对所述目标时间和所述目标周期数量进行计算，确定所述目标振荡器的振荡周期。

10、根据权利要求 9 所述的振荡周期检测方法，其中，所述振荡周期检测电路包括第一触发器、第二触发器和第三触发器；所述方法还包括：

20 通过所述第一触发器接收所述使能信号和所述振荡时钟信号，并根据所述振荡时钟信号和所述使能信号进行采样处理，输出第一控制信号；

通过所述第二触发器接收所述第一控制信号和所述振荡时钟信号，并根据所述振荡时钟信号对所述第一控制信号进行采样处理，输出第二控制信号；

25 通过所述第三触发器接收所述第二控制信号和所述振荡时钟信号，并根据所述振荡时钟信号对所述第二控制信号进行采样处理，输出第三控制信号；

其中，所述第一控制信号处于第一电平状态的持续时长用于确定所述目标时间，且所述目标时间是所述目标振荡器的振荡周期的整倍数；所述第二控制信号用于在由第一电平状态翻转为第二电平状态时对所述目标周期数量进行锁存处理，所述第三控制信号用于在由第一电平状态翻转为第二电平状态时进行清零处理。

11、根据权利要求 10 所述的振荡周期检测方法，其中，所述根据使能信号，控制所述目标振荡器输出振荡时钟信号，包括：

在所述使能信号处于第一电平状态或者所述第三控制信号处于第一电平状态时，控制所述目标振荡器输出所述振荡时钟信号；

10 在所述使能信号和所述第三控制信号均处于第二电平状态时，控制所述目标振荡器停止输出所述振荡时钟信号。

12、根据权利要求 11 所述的振荡周期检测方法，其中，所述振荡周期检测电路包括计数器和锁存器，所述根据所述使能信号对所述振荡时钟信号进行周期计数处理，确定目标周期数量，包括：

15 在所述使能信号处于第一电平状态时，通过所述计数器对所述振荡时钟信号进行周期计数处理，输出周期计数信号，且所述周期计数信号用于指示所述目标周期数量；

在所述第二控制信号由第一电平状态翻转为第二电平状态的情况下，通过所述锁存器对所述周期计数信号进行锁存处理，以实现所述目标周期数量的锁存处理。

13、根据权利要求 12 所述的振荡周期检测方法，其中，所述方法还包括：

在所述第三控制信号由第一电平状态翻转为第二电平状态时，控制所述计数器进行清零处理。

25 14、根据权利要求 12 所述的振荡周期检测方法，其中，所述根据使能信号，控制所述目标振荡器输出振荡时钟信号，包括：

对所述第三控制信号和所述使能信号进行或非运算，得到运算后信号；

对所述运算后信号进行非运算，得到所述使能控制信号；

根据所述使能控制信号，控制所述目标振荡器输出所述振荡时钟信号。

- 15、根据权利要求 11-14 任一项所述的振荡周期检测方法，其中，所述
- 5 对所述目标时间和所述目标周期数量进行计算，确定所述目标振荡器的振荡周期，包括：

利用所述目标时间除以所述目标周期数量，得到所述目标振荡器的振荡周期。

- 16、根据权利要求 10-15 任一项所述的振荡周期检测方法，其中，所述
- 10 第一电平状态为高电平状态，所述第二电平状态为低电平状态。

17、一种半导体存储器，所述半导体存储器至少包括如权利要求 1-8 任一项所述的振荡周期检测电路。