

半导体结构的处理方法

相关申请引用说明

本申请要求于 2020 年 3 月 11 日递交的中国专利申请号 202010166572.2、申请名为“半导体结构的处理方法”的优先权，其全部内容以引用的形式附录于此。

技术领域

本申请涉及半导体制造技术领域，尤其涉及一种半导体结构的处理方法。

背景技术

随着近些年半导体行业的飞速发展，高深宽比（High-aspect-ratio, HAR）纳米结构在各领域都得到了广泛的应用。随着在技术上越来越追求纳米器件，芯片生产过程中的特征尺寸不断缩小，整个半导体生产技术仍然朝着关键尺寸进一步微细化方向发展。

在 DRAM 等半导体结构完成沟槽等图案的刻蚀工艺之后，通常需要进行湿法清洗和干燥步骤，以除去刻蚀过程中产生的副产物或者刻蚀残留的聚合物。然而，在湿法清洗和干燥的过程中，会因为毛细力作用导致图案出现坍塌或者变形。当刻蚀形成的沟槽尺寸越小时，半导体结构中可能出现的流体张力就越大。常见的引起图案坍塌的因素有三种：第一种是，拉普拉斯压力（Laplace pressure）；第二种是，粘附力；第三种是，静电力、范德华力和氢键作用。在先进 DRAM 制程工艺中，图案坍塌会严重影响后期芯片的良率和产率，也越来越成为决定制程成败的关键因素。特别的，具有高深宽比的浅沟槽隔离结构（Shallow Trench Isolation, STI）在湿法清洗过程中因毛细力作用导致图案坍塌或变形的情况更为严重。因此，消除或者降低图案坍塌的风险，对 DARM 等半导体器件的生产起着至关重要的作用。

但是，在更加先进的 DRAM 制程工艺中，随着结构尺寸的减小和对 HAR 的需求，对清洗时液体环境的稳定性提出了很大的挑战，清洗液体的表面效应成为影响制程质量的主要因素。具体来说，在湿法清洗过程中，作用于图案结构上的毛细力可能导致图案的坍塌。虽然，可以通过对 HAR 结构进行表面修饰处理，来减少图案的坍塌，但是，这种处理方法会导致其他负面效应的出现，例如 HAR 结构的超疏水效应。这种超疏水效应会阻止水溶液渗透到结构之间，

从而导致湿法清洗的效果降低。此外，以 STI 制程为例，清洗后于干燥工艺前添加表面修饰剂，虽然可有效地防止图案的坍塌，但表面修饰添加剂可能会残留在 STI 结构的底处，进而导致半导体器件异常。

因此，如何减少半导体结构在清洗过程中易出现图案坍塌变形的问题，以改善半导体结构的性能，并提高半导体器件的良率，是目前亟待解决的技术问题。

发明内容

本申请提供一种半导体结构的处理方法，用于解决半导体结构在清洗过程中易出现图案坍塌变形的问题，以改善半导体结构的性能，并提高半导体器件的良率。

为了解决上述问题，本申请提供了一种半导体结构的处理方法，包括如下步骤：

提供一半导体结构，所述半导体结构包括基底以及位于所述基底表面区域的若干个刻蚀结构；

形成至少覆盖所述刻蚀结构内壁的过渡层，所述过渡层用于减少流体对所述刻蚀结构的毛细管力及当作修复倒塌结构的牺牲层；

干燥所述半导体结构；

去除所述过渡层。

可选的，所述刻蚀结构为沟槽，且位于所述基底的表面区域的所述沟槽的数量为多个；

所述沟槽的深度与所述沟槽的最小宽度之间的比值大于 8。

可选的，多个所述沟槽平行排列于所述基底的表面区域；

相邻所述沟槽之间的图形线宽小于 20nm。

可选的，提供一半导体结构具体包括如下步骤：

提供基底；

刻蚀所述基底，于所述基底的表面区域形成多个所述沟槽，所述沟槽底部延伸至基底内部，以形成所述半导体结构；

清洁所述半导体结构，除去刻蚀形成所述沟槽之后的杂质。

可选的，清洁所述半导体结构的具体步骤包括：

采用等离子体灰化工艺处理所述半导体结构，除去刻蚀形成所述沟槽之后的聚合物残留；

采用湿法清洗工艺处理所述半导体结构，除去刻蚀以及灰化过程之后的副产物和污染物。

可选的，采用等离子体灰化工艺处理所述半导体结构的具体步骤包括：

用等离子体化的氧气对所述半导体结构表面进行灰化处理，以去除在刻蚀形成所述沟槽之后的所述聚合物残留。

可选的，所述氧气的流量与氢气和氮气的混合气体的流量比为 10:1，在氢气和氮气的混合气体中所述氢气的体积比为 4%。

可选的，形成至少覆盖所述刻蚀结构内壁的过渡层的具体步骤包括：

氧化所述半导体结构，形成至少覆盖所述沟槽内壁的氧化层，所述氧化层即为所述过渡层。

可选的，氧化所述半导体结构的具体步骤包括：

用氧化性液体处理所述半导体结构，所述氧化性液体至少填充满所述沟槽；

所述氧化性液体为臭氧水或者氨水与双氧水的混合溶液。

可选的，用氧化性液体处理所述半导体结构的具体步骤包括：

向旋转的所述半导体结构表面喷射所述氧化性液体，浸润所述半导体结构。

可选的，所述氧化层的厚度为 $2\text{\AA}$ ~ $12\text{\AA}$ 。

可选的，去除所述过渡层的具体步骤包括：

采用氟化氢和氨气的混合气体作为刻蚀气体，去除所述过渡层。

可选的，氟化氢和氨气的混合气体作为刻蚀气体刻蚀掉的所述过渡层与所述基底的总厚度为 1nm~10nm。

可选的，氟化氢与氨气的流量比为 (1~2):1。

可选的，干燥所述半导体结构的具体步骤包括：

用预设温度的异丙醇处理所述半导体结构，以去除所述半导体结构表面区域的水分。

可选的，去除所述过渡层之后，还包括如下步骤：

气体吹扫所述半导体结构。

本申请提供的半导体结构的处理方法，在刻蚀结构的内壁形成了用于减少流体对刻蚀结构毛细管力的过渡层，使得后续在对刻蚀结构进行干燥的过程中，减少了刻蚀结构出现坍塌或变形的概率；同时，在干燥之后除去覆盖于所述刻蚀结构内壁的所述过渡层，刻蚀结构图形间的吸引力被打断，使得在前序干燥工艺中出现变形的所述刻蚀结构恢复至未变形的状态，从而进一步减少了刻蚀结构出现坍塌或变形的概率，改善了半导体结构的性能，提高了半导体器件的产率和良率。

附图说明

附图 1 是本申请具体实施方式中半导体结构的处理方法流程图；

附图 2A-2F 是本申请具体实施方式中一半导体结构在处理过程中的主要工艺示意图；

附图 3A-3E 是本申请具体实施方式中另一半导体结构在处理过程中的主工艺示意图；

附图 4A-4H 是本申请具体实施方式中一半导体结构在处理过程中处理腔室截面示意图。

具体实施方式

下面结合附图对本申请提供的半导体结构的处理方法的具体实施方式做详细说明。

本具体实施方式提供了一种半导体结构的处理方法，附图 1 是本申请具体实施方式中半导体结构的处理方法流程图，附图 2A-2F 是本申请具体实施方式中一半导体结构在处理过程中的主要工艺示意图，附图 4A-4H 是本申请具体实施方式中一半导体结构在处理过程中处理腔室截面示意图。如图 1、图 2A-图 2F 和图 4A-图 4H 所示，本具体实施方式提供的半导体结构的处理方法，包括如下步骤：

步骤 S11，提供一半导体结构，所述半导体结构包括基底 20 以及位于所述基底 20 表面区域的若干个刻蚀结构 22，如图 2A 所示。

在本具体实施方式中，所述刻蚀结构 22 可以通过干法刻蚀等工艺于所述基底 20 中形成的任何结构。可选的，所述刻蚀结构为沟槽，且位于所述基

底的表面区域的所述沟槽的数量为多个；

所述沟槽的深度 H 与所述沟槽的最小宽度 W 之间的比值大于 8。

可选的，多个所述沟槽平行排列于所述基底 20 的表面区域；

相邻所述沟槽之间的图形线宽 D 小于 20nm。

具体来说，所述刻蚀结构 22 可以为自所述基底 20 的表面沿垂直于所述基底 20 的方向（即图 2A 中的 Y 轴方向）向所述基底 20 内部延伸的沟槽，例如 STI。由于在半导体制程工艺中，具有高深宽比的所述沟槽在清洗过程中更易出现坍塌或变形，本具体实施方式提供的所述半导体结构的处理方法对防止具有高深宽比的沟槽在清洗过程中出现坍塌或变形的效果更为显著。在图 2A 中示出了 5 个沟槽平行排列于所述基底 20 的表面区域（即图 2A 中的 X 轴方向）的情况，在实际使用过程中，沟槽的具体数量本领域技术人员可以根据实际需要进行选择。多个所述沟槽的深宽比可以相同，也可以不同。本具体实施方式中所述的“多个”是指两个以上。

可选的，提供一半导体结构包括如下步骤：

提供基底 20；

刻蚀所述基底 20，于所述基底 20 的表面区域形成多个所述沟槽，所述沟槽底部延伸至基底 20 内部，以形成所述半导体结构；

清洁所述半导体结构，除去刻蚀形成所述沟槽之后的杂质。

可选的，清洁所述半导体结构的具体步骤包括：

采用等离子体灰化工艺处理所述半导体结构，除去刻蚀形成所述沟槽之后的聚合物残留；

采用湿法清洗工艺处理所述半导体结构，除去刻蚀以及灰化过程之后的副产物和污染物。

可选的，采用等离子体灰化工艺处理所述半导体结构的具体步骤包括：

用等离子体化的氧气对所述半导体结构表面进行灰化处理，以去除在刻蚀形成所述沟槽之后的所述聚合物残留。

可选的，用等离子体化的氧气对所述半导体结构表面进行灰化处理的具体步骤包括：

同时通入等离子体化的氧气和由氢气和氮气构成的混合气体，且通入的所

述氧气的流量与通入的所述混合气体的流量比为 10:1。在由氢气和氮气构成的所述混合气体中所述氢气的体积比为 4%。

具体来说，所述基底 20 表面具有掩膜层，例如图 2A 中覆盖于所述基底 20 表面的第一掩膜层 211 和覆盖于所述第一掩膜层 211 表面的第二掩膜层 212，所述掩膜层中具有掩膜图形，在采用干法刻蚀工艺或者其他刻蚀工艺沿所述掩膜层中的所述掩膜图形刻蚀所述基底 20、以形成所述沟槽之后，会在所述沟槽内部残留一些聚合物，即所述聚合物残留。由于刻蚀剂与所述基底 20 之间的刻蚀反应，还会生成一些副产物和污染物。为了避免对后续工艺造成不良影响，本具体实施方式在完成所述沟槽的刻蚀之后，先采用等离子体灰化工艺除去所述聚合物残留，然后再采用湿法清洗工艺除去所述副产物和污染物，以确保所述沟槽内部及所述基底表面的清洁。所述第一掩膜层 211 的材料可以为氧化硅，所述第二掩膜层 212 的材料可以为氮化硅。

在等离子体灰化工艺中，氧气的流速为 5000ml/min~30000ml/min，由氢气和氮气构成的混合气体（氢气的体积比为 4%）的流速为 500ml/min~3000ml/min，工艺温度为 100℃~500℃，工艺持续时间为 10 秒~120 秒，处理腔室内的压力为 200mtorr~5000mtorr，射频功率为 1000W~10000W。在湿法清洗工艺中，清洗剂可以为经稀释的 HF(DHF, dilute HF)，其中，HF(49% HF 液态)与去离子水的体积比为 1: (1~1000)，工艺持续时间为 5 秒~600 秒，工艺温度为 15℃~60℃，支撑台转速为 100rpm~3000rpm。

举例来说，在完成所述沟槽的刻蚀之后，将具有所述沟槽的所述基底 20 置于如图 4A 所示的处理腔室 40 内的支撑台 41 上，在等离子体灰化过程中，喷淋头 42 以 13000ml/min 的流速传输等离子体化的氧气至所述基底 20、并同时以 1300ml/min 的流速传输等离子体化的所述混合气体（由氢气和氮气构成，且氢气的体积比为 4%）至所述基底，并保持所述处理腔室 40 内的温度为 250℃、压力为 1200mtorr，射频功率（RF）为 4400W，制程持续时间为 21 秒。在完成等离子体灰化工艺之后，进行湿法清洗的过程中，如图 4B 所示，采用 DHF(1:200)作为清洗剂，通过喷淋头 42 将所述清洗剂喷射至所述基底 20 表面，同时，所述支撑台 41 以 1500rpm 的转速转动，制程温度为室温，制程持续时间为 130 秒。

步骤 S12, 形成至少覆盖所述刻蚀结构 22 内壁的过渡层 24, 所述过渡层 24 用于减少流体对所述刻蚀结构 22 的毛细管力, 如图 2C 所示。

可选的, 形成至少覆盖所述刻蚀结构 22 内壁的过渡层 24 的具体步骤包括: 氧化所述半导体结构, 形成至少覆盖所述沟槽内壁的氧化层, 所述氧化层即为所述过渡层 24。

可选的, 氧化所述半导体结构的具体步骤包括:

用氧化性液体处理所述半导体结构, 所述氧化性液体至少填充满所述沟槽, 如图 2B 所示;

所述氧化性液体为臭氧去离子水溶液 (DIO_3) 或者为氨水与双氧水的混合溶液 (即 APM 溶液)。

可选的, 用氧化性液体处理所述半导体结构的具体步骤包括:

向旋转的所述半导体结构表面喷射所述氧化性液体, 浸润所述半导体结构。

可选的, 所述氧化层的厚度为 $2\text{\AA}$ ~ $12\text{\AA}$ 。

具体来说, 在完成所述半导体结构的清洁之后, 还可以如图 4C 所示, 通过所述喷淋头 42 向所述基底 20 喷射臭氧去离子水溶液或者 APM 溶液, 同时, 所述支撑台保持旋转。例如, 当所述氧化性液体为臭氧去离子水溶液时, O_3 混入去离子水的流速为 1L/min ~ 10L/min , 臭氧去离子水溶液的流速为 1L/min ~ 10L/min , 工艺温度为 5°C ~ 35°C , 工艺持续时间为 6 秒~1800 秒, 支撑台转速为 100rpm ~ 1200rpm , 形成的所述氧化层的厚度为 $2\text{\AA}$ ~ $12\text{\AA}$ 。当所述氧化性液体为 APM 溶液时, APM 溶液中 NH_4OH 、 H_2O_2 、 H_2O 的体积比为 $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:(1\sim 10):(10\sim 200)$, 例如: $\text{NH}_4\text{OH}:\text{H}_2\text{O}_2:\text{H}_2\text{O}=1:7:58$, 工艺温度为 20°C ~ 65°C , 工艺持续时间为 10 秒~600 秒, APM 溶液的流速和支撑台转速等工艺条件可以与臭氧去离子水溶液作为氧化性溶液时的条件相同, 形成的所述氧化层的厚度为 $2\text{\AA}$ ~ $12\text{\AA}$ 。本领域技术人员可以通过调整工艺条件来调整生成的所述过渡层 24 的厚度。

当所述基底 20 的材料为硅时, 所述过渡层 24 的材料为二氧化硅。所述过渡层 24 的形成, 可以避免所述半导体结构在后续需要进行半导体浸润 (rinse) 的工艺中, 以所述过渡层 24 作为硅与流体之间的界面层, 从而增强所述沟槽

对流体张力的抵抗力，即减小流体对所述沟槽的毛细管力，从而实现对所述沟槽等图案结构的保护。另外，所述过渡层 24（例如氧化层）的生成还会改变所述半导体结构的疏水性，从而可以降低硅表面对颗粒物所产生的范德华力，从而更加有利于沟槽等刻蚀结构内部颗粒物的去除。

步骤 S13，干燥所述半导体结构，如图 2D 所示。

可选的，干燥所述半导体结构的具体步骤包括：

用预设温度的异丙醇处理所述半导体结构，以去除所述半导体结构表面区域的水分。

具体来说，如图 4D 所示，以热的异丙醇（Hot-IPA）作为干燥流体，热的异丙醇一方面能够置换所述半导体结构表面区域的水分，另一方面还有助于进一步降低表面张力。通过所述喷淋头 42 将所述干燥流体喷射至所述半导体结构表面，同时向所述处理腔室内部通入氮气作为吹扫气体，以将所述异丙醇通过所述处理腔室的排气口及时抽走，实现所述半导体结构的干燥。其中，所述异丙醇的流速为 50ml/min~500ml/min，工艺温度为 40℃~80℃，工艺持续时间为 10 秒~600 秒，支撑台转速为 100rpm~4000rpm。所述预设温度为 40℃~80℃，例如 60℃。

步骤 S14，去除所述过渡层 24，如图 2F 所示。

在干燥过程中，由于受到晶圆表面膜层的表面能影响，会释放静电摩擦力和/或受到分子间相互吸引力，而所述刻蚀结构的顶部相较于其底部更加脆弱，所述刻蚀结构在上述作用力的影响下易在顶部出现倾斜现象，如图 2D 的虚线框中所示。然而，在弹性极限内，所述过渡层 24 被去除之后，刻蚀结构之间的吸引力被打断，刻蚀图案在恢复力的作用下会弹开，以恢复到未变形的状态，如图 2F 所示。

可选的，去除所述过渡层 24 的具体步骤包括：

采用氟化氢(99.999% HF 气态)和氨气的混合气体作为刻蚀气体，去除所述过渡层 24。

可选的，氟化氢和氨气的混合气体作为刻蚀气体刻蚀掉的所述过渡层 24 与所述基底 20 的总厚度为 1nm~10nm。

可选的，氟化氢与氨气的流量比为(1~2):1。

具体来说,如图 4E、4F 所示,向所述处理腔室同时通入 HF 和 NH_3 ,采用蒸气刻蚀的方法去除所述过渡层 24。以所述过渡层 24 的材料为二氧化硅为例,在采用 HF 和 NH_3 刻蚀所述二氧化硅的过程中,发生的化学反应如图 2E 所示。在去除所述过渡层的过程中,反应过程中产的废气通过所述处理腔室底部的排气口及时抽走,如图 4E、4F 中的箭头所示。在刻蚀所述过渡层 24 的过程中, HF 与 NH_3 的流量比为(1~2):1, HF 与 NH_3 的流速均为 10sccm~300sccm (例如 25sccm),工艺温度为 20℃~150℃ (例如 130℃),工艺持续时间为 1 秒~60 秒,处理腔室内的压力为 1mtorr~5000mtorr,支撑台温度为 20℃~150℃ (例如 35℃)。本步骤中对所述过渡层 24 进行过刻蚀,以充分去除所述过渡层,使得在异丙醇干燥过程中发生形变的所述刻蚀结构能够最大限度的恢复。其中,刻蚀掉的所述过渡层 24 的厚度可以为 1nm~10nm。在本步骤去除所述过渡层 24 的过程中,也可以采取交替、循环通入 NH_3 /HF 和 N_2 的工艺,例如第一阶段通入 HF 和 NH_3 、第二阶段通入 N_2 、第三阶段再次通入 HF 和 NH_3 、第四阶段通入 N_2 ……,如此循环交替进行。

可选的,去除所述过渡层 24 之后,还包括如下步骤:

气体吹扫所述半导体结构,如图 4G 和 4H 所示。

具体来说,在刻蚀所述过渡层 24 的工艺结束之后,一方面,采用所述支撑台内部的加热器 43 对所述基底 20 加热,以将刻蚀反应中的产物蒸发;另一方面,向所述处理腔室内通入氮气并持续对所述处理腔室抽气,将刻蚀反应的残留物及时排出所述处理腔室;最后利用氮气继续净化所述处理腔室,如图 4G 所示,直至所述支撑台停止旋转、完成整个湿法清洗过程,如图 4H 所示。在对所述半导体结构进行气体吹扫的过程中,氮气的流速为 200 sccm~10000sccm (例如 2000 sccm),工艺温度为 90℃~250℃ (例如 95℃),工艺持续时间为 20 秒~600 秒 (例如 120 秒),处理腔室内的压力为 200mtorr~10000mtorr (例如 2000mtorr)。

采用本具体实施方式提供的半导体结构的处理方法,当所述沟槽的深度 H 为 300nm 或 310nm 时,清洗结束之后发生图案坍塌或变形的情况均小于 2%。

图 2A-图 2F 示出了对通过掩膜层形成刻蚀结构的半导体结构的处理方法。在其他具体实施方式中,在处理过程中,所述基底 20 表面也可以没有掩膜层。

附图 3A-3E 是本申请具体实施方式中另一半导体结构在处理过程中的主工艺示意图，即图 3A-图 3E 示出了对基底表面没有掩膜层的半导体结构进行处理的示意图。其工艺步骤以及每一工艺步骤实施过程中的工艺条件，可以与图 2A-图 2F 以及图 4A-图 4H 所示的条件相同。

本具体实施方式提供的半导体结构的处理方法，在刻蚀结构的内壁形成了用于减少流体对刻蚀结构毛细管力的过渡层，使得后续在对刻蚀结构进行干燥的过程中，减少了刻蚀结构出现坍塌或变形的概率；同时，在干燥之后除去覆盖于所述刻蚀结构内壁的所述过渡层，刻蚀结构图形间的吸引力被打断，使得在前序干燥工艺中出现变形的所述刻蚀结构恢复至未变形的状态，从而进一步减少了刻蚀结构出现坍塌或变形的概率，改善了半导体结构的性能，提高了半导体器件的产率和良率。

以上所述仅是本申请的优选实施方式，应当指出，对于本技术领域的普通技术人员，在不脱离本申请原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本申请的保护范围。