

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年10月5日(05.10.2023)



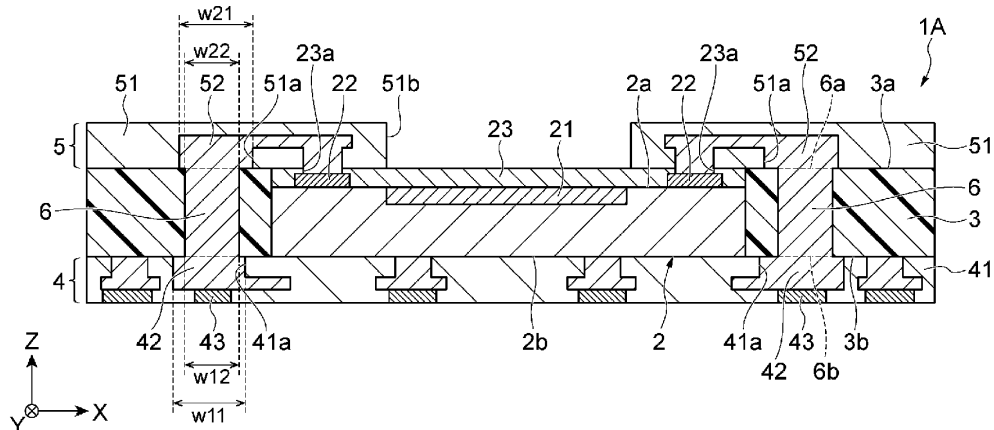
(10) 国際公開番号

WO 2023/189153 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 25/70 (2023.01)
H01L 23/12 (2006.01)
- (21) 国際出願番号: PCT/JP2023/007678
- (22) 国際出願日: 2023年3月1日(01.03.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-055178 2022年3月30日(30.03.2022) JP
- (71) 出願人: 浜 松 ホ ト ニ ク ス 株 式 会 社 (HAMAMATSU PHOTONICS K.K.) [JP/JP];
〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 Shizuoka (JP).
- (72) 発明者: 小 松 竜 大 (KOMATSU Tatsuhiro);
〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 森下 勝 (MORISHITA Masaru); 〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (72) 発明者: 井 上 直 (INOUE Nao) (死亡).
- (72) 発明者: 島 井 信 吾 (SHIMAI Shingo); 〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP). 諏訪 陽 祐 (SUWA Yosuke); 〒4358558 静岡県浜松市東区市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内 Shizuoka (JP).
- (74) 代理人: 長谷川 芳樹, 外 (HASEGAWA Yoshiki et al.); 〒1000005 東京都千代田区丸の内二

(54) Title: METHOD FOR MANUFACTURING OPTICAL SEMICONDUCTOR PACKAGE

(54) 発明の名称: 光半導体パッケージの製造方法



(57) Abstract: This method for manufacturing an optical semiconductor package comprises: a first step for temporarily bonding a light reception element and a first end of a metal pillar to a substrate; a second step for forming on the substrate a mold resin covering the light reception element and the metal pillar; a third step for polishing or grinding the mold resin from the side facing a second surface of the light reception element, to expose the second surface of the light reception element and a second end of the metal pillar; a fourth step for forming a first wiring layer on the second surface of the light reception element and on an end surface of the mold resin; a fifth step for separating the substrate from the light reception element, the metal pillar, and the mold resin; and a sixth step for, after the fifth step, forming a second wiring layer on the side, with respect to the light reception element and the mold resin, opposite to the side on which the first wiring layer is positioned.

WO 2023/189153 A1

[続葉有]

丁目 1 番 1 号 丸 の 内 M Y P L A Z A
(明 治 安 田 生 命 ビ ル) 9 階 創 英 国 際 特
許 法 律 事 務 所 T o k y o (J P).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO(BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア(AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 光半導体パッケージの製造方法は、受光素子と、金属ピラーの第1端部と、を基板に仮接合する第1工程と、受光素子及び金属ピラーを覆うモールド樹脂を基板上に形成する第2工程と、受光素子の第2面に対向する側からモールド樹脂を研磨又は研削することにより、受光素子の第2面と金属ピラーの第2端部とを露出させる第3工程と、受光素子の第2面上、モールド樹脂の端面上に、第1配線層を形成する第4工程と、受光素子、金属ピラー、及びモールド樹脂から基板を分離する第5工程と、第5工程よりも後に、受光素子及びモールド樹脂に対して第1配線層が位置する側とは反対側に、第2配線層を形成する第6工程と、を含む。