

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(10) 国际公布号

WO 2024/007378 A1

(43) 国际公布日
2024 年 1 月 11 日 (11.01.2024)

(51) 国际专利分类号:
G11C 7/10 (2006.01)

(21) 国际申请号: PCT/CN2022/107623

(22) 国际申请日: 2022 年 7 月 25 日 (25.07.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210787523.X 2022 年 7 月 4 日 (04.07.2022) CN

(71) 申请人: 长鑫存储技术有限公司 (CHANGXIN MEMORY TECHNOLOGIES, INC.) [CN/CN]; 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(72) 发明人: 林峰 (LIN, Feng); 中国安徽省合肥市经济技术开发区空港工业园兴业大道 388 号, Anhui 230601 (CN)。

(74) 代理人: 上海晨皓知识产权代理有限公司 (普通合伙) (SHANGHAI CHENHAO INTELLECTUAL PROPERTY LAW FIRM GENERAL PARTNERSHIP); 中国上海市黄浦区制造局路 787 号二幢 202B 室, Shanghai 200011 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,

(54) Title: DATA RECEIVING CIRCUIT, DATA RECEIVING SYSTEM, AND STORAGE APPARATUS

(54) 发明名称: 数据接收电路、数据接收系统以及存储装置

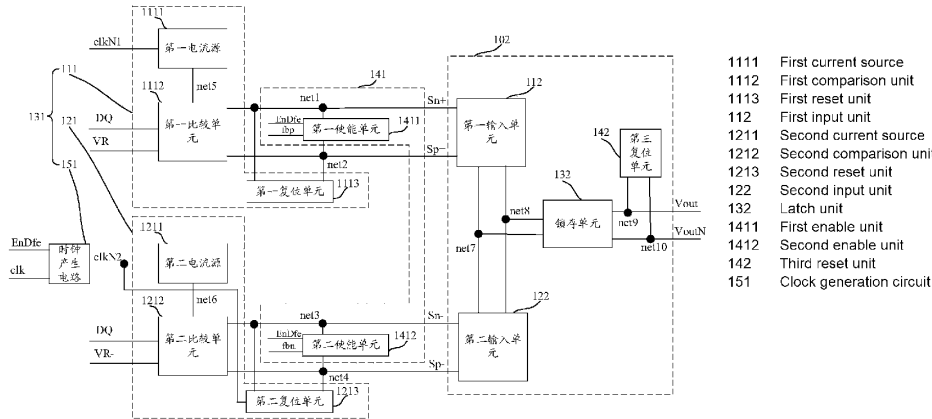


图 5

(57) Abstract: Provided in the embodiments of the present disclosure are a data receiving circuit, a data receiving system, and a storage apparatus. The data receiving circuit comprises: a first amplification module, which is configured to receive a data signal, a first reference signal and a second reference signal, and in a period in which an enable signal has a first level value and in response to a sampling clock signal and on the basis of a feedback signal, select the data signal for first comparison with the first reference signal and then output a first signal pair, or select the data signal for second comparison with the second reference signal and then output a second signal pair; and a second amplification module, which is configured to receive output signals from the first amplification module as an input signal pair, perform amplification processing on a voltage difference of the input signal pair, and output a first output signal and a second output signal as a result of the amplification processing. The embodiments of the present disclosure at least facilitate reducing the power consumption of the data receiving circuit while improving the receiving performance thereof.

[见续页]

SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ,
UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA,
RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本公开实施例提供一种数据接收电路、数据接收系统以及存储装置, 数据接收电路包括: 第一放大模块, 被配置为, 接收数据信号、第一参考信号和第二参考信号, 在使能信号具有第一电平值期间, 响应于采样时钟信号并基于反馈信号, 选择数据信号与第一参考信号进行第一比较并输出第一信号对, 或者, 选择数据信号与第二参考信号进行第二比较并输出第二信号对; 第二放大模块, 被配置为, 接收第一放大模块的输出信号作为输入信号对, 对输入信号对的电压差进行放大处理, 并输出第一输出信号和第二输出信号作为放大处理的结果。本公开实施例至少有利于在提高数据接收电路的接收性能的同时降低其功耗。