

明 細 書

発明の名称：制御装置、及び制御方法

技術分野

[0001] 本開示は、電源に設けられるインバータを制御する制御装置、及び制御方法に関する。

背景技術

[0002] 電源から負荷に交流電力を供給する電力系統では、需給状況に関わらず、出力する電圧と周波数とが維持されるように制御される。電力系統において再生可能エネルギー電源からの交流電力の導入量が、同期発電機に比べて増加すると、需給バランスが急変しやすくなり、電力系統の安定度が低下する傾向にある。この対策として、仮想同期発電機（VSG: Virtual Synchronous Generator）制御と呼ばれる技術が知られている（例えば、特許文献1）。VSG制御では、電源に設けられるインバータに、同期発電機が持つ慣性を疑似的に持たせることによって電力系統を安定化させる。

先行技術文献

特許文献

[0003] 特許文献1：特開2016-93103号公報

発明の概要

発明が解決しようとする課題

[0004] しかしながら、複数の分散電源から構成される電源系統においては、各分散電源の間を循環する無効電力 Q を抑制するために Q_v 制御が行われることが多い。 Q_v 制御では、インバータから出力される無効電力 Q が指令値に近づくように、インバータから出力させる交流電圧の振幅 V_v が制御される。一方、VSG制御では、インバータから出力される有効電力 P が指令値に近づくように、インバータから出力させる交流電圧の周波数 f_v が制御される。ここで、周波数 f_v と振幅 V_v と皮相電力 S （有効電力 P の二乗と無効電力 Q の二乗を加算した加算値の平方根に相当する電力）とは密接な関係があ

り、周波数 f_v と振幅 V_v のいずれか一方が操作されると、有効電力 P と無効電力 Q の双方に影響する。このため、 VSG 制御と Q_v 制御とが干渉してインバータを適切に制御することが困難となるおそれがあった。

[0005] 本開示は、上記問題を解決すべくなされたもので、その目的は、 VSG 制御と Q_v 制御の両方を実施する場合であっても、インバータを適切に制御することができる制御装置、及び制御方法を提供することにある。

課題を解決するための手段

[0006] 上記問題を解決するために、本開示の一態様は、蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、交流電圧の周波数が仮想的な慣性力を持つように制御する VSG 制御部と、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御する Q_v 制御部と、を備え、前記 Q_v 制御部は、前記差分が小さくなるように制御する Q_v 制御系の周波数帯域と、前記 VSG 制御部によって制御される VSG 制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する。

[0007] 上記問題を解決するために、本開示の一態様は、蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、 VSG 制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、 Q_v 制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、前記 Q_v 制御部は、前記差分が小さくなるように制御する Q_v 制御系の周波数帯域と、前記 VSG 制御部によって制御される VSG 制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する。

発明の効果

[0008] 本開示によれば、 VSG 制御と Q_v 制御の両方を実施する場合であっても、インバータを適切に制御することができる。

図面の簡単な説明

[0009] [図1]本開示の第1の実施形態に係るマイクログリッドの構成例を示す図であ

る。

[図2]第1の実施形態に係る制御装置Cが行う制御を説明するための図である。

。

[図3]第1の実施形態に係る制御装置Cが行う制御を説明するための図である。

。

[図4]第1の実施形態に係るQ_v制御を説明するための図である。

[図5]第1の実施形態に係るQ_v制御を説明するための図である。

[図6]第1の実施形態に係るQ_v制御を説明するための図である。

[図7]第1の実施形態に係るQ_v制御を説明するための図である。

[図8]第2の実施形態に係るマイクログリッドの構成例を示す図である。

[図9]第2の実施形態に係る制御装置Cが行う制御を説明するための図である。

。

[図10]第2の実施形態の変形例1に係る制御装置Cが行う制御を説明するための図である。

[図11]第2の実施形態の変形例2に係るマイクログリッドの構成例を示す図である。

[図12]第1の実施形態に係る制御装置Cとインバータ制御器との関係を説明するため図である。

[図13]第2の実施形態に係る制御装置Cとインバータ制御器との関係を説明するための図である。

発明を実施するための形態

[0010] 以下、図面を参照しながら、本開示の実施の形態について説明する。なお、本開示の範囲は、以下の実施の形態に限定されず、本開示の技術的思想の範囲内で任意に変更可能である。

[0011] <第1の実施形態>

図1は、実施の形態1におけるマイクログリッドの構成例を示す図である。図1に示すように、マイクログリッド1は、発電設備2と、複数の受配電設備4と、複数の蓄電池5と、送配電網6と、蓄電池制御システム10と、

を備えている。マイクログリッド1内の構成要素は、送配電網6によって、互いに接続されている。

[0012] 発電設備2は、例えば、風力発電所、太陽電池、水力発電所、等である。これら以外の種類の発電設備2を用いてもよい。また、複数の種類の発電設備2が組み合わせて用いられてもよい。

[0013] マイクログリッド1は、電力の需給状況に応じて、複数の蓄電池5を充電および放電させるように構成されている。例えば、電力の需要が小さい状況では、発電設備2が生成した電力を用いて、複数の蓄電池5を充電する。また、電力の需要が大きい状況では、発電設備2が生成した電力と、複数の蓄電池5の電力と、を合成して、電力系統に出力する。あるいは、合成された電力を、マイクログリッド1内の負荷に供給してもよい。本実施形態では、マイクログリッド1は独立して電力を生成および消費する自立電力系統を構成する。

[0014] なお、マイクログリッド1は、送配電網6を介して負荷を含む電力系統に接続されていてもよい。この場合、マイクログリッド1と電力系統との間には、不図示の開閉器が設けられてもよい。開閉器は、閉状態と開状態との間で切り替え可能である。開閉器が開状態のときマイクログリッド1と電力系統とが切断され、マイクログリッド1は自立電力系統を構成する。開閉器が閉状態のとき、マイクログリッド1と電力系統3とが接続される。

[0015] 各蓄電池5は、例えば、リチウムイオン電池、NAS電池、レドックスフロー電池、等であってもよい。その他の種類の蓄電池5を用いてもよい。

[0016] 蓄電池制御システム10は、統合コントローラ11と、複数のPCS (Power Conditioning System) 12と、を備える。

[0017] 統合コントローラ11は、複数のPCS 12を管理する。統合コントローラ11は、蓄電池制御システム10を制御する。統合コントローラ11は、例えば、CEMS (Community Energy Management System)、AEMS (Area Energy Management System)、BEMS (Building and Energy Management System) 等のいずれとして構成されてもよい。統合コントローラ11は、

演算部、通信部等を有している。演算部は、CPU等であり、上記した統合コントローラ11の機能を実現するための演算を行う。通信部は、各PCS12と、無線または有線による通信を行う。例えば、通信部は、演算部によって生成された指令値、例えば、後述する有効電力Pの指令値Pref、及び無効電力Qの指令値Qrefを各PCS12に伝達する。

[0018] PCS12は、蓄電池5の充放電を制御するインバータINVを内蔵した分散電源として構成される。PCS12は、インバータINVを制御する制御装置C、及び、統合コントローラ11と通信する通信装置Tを有する。本実施形態では、各PCS12は、統合コントローラ11から通知される指令値、例えば、後述する有効電力Pの指令値Pref、及び無効電力Qの指令値Qrefに応じたGFL(Grid following)制御を行い、PCS12に対応する蓄電池5を電圧源として機能させる。

[0019] 図2は、第1の実施形態に係る制御装置Cが行う制御を説明するための図である。図2には、制御装置Cが制御するインバータINVと、このインバータINVと、線路インピーダンスLを介して接続される接続先である負荷または他のインバータINVなどが模式的に示されている。以下の説明では、接続先である負荷または他のインバータINVなどのことを、単に、「接続先」と記載する場合がある。

[0020] 図2に示すように、インバータINVから出力される交流電力の出力電圧 v_1 と、線路インピーダンスLと、線路インピーダンスLを流れる電流 i と、接続先から出力される交流電力の出力電圧 v_2 との関係式は以下の式(1)となる。

[0021] [数1]

$$L \frac{di}{dt} = V_v e^{j2\pi f_v t} - V_o e^{j(2\pi f_o t + \theta_o)} \quad \dots (1)$$

[0022] 但し、 f_v はインバータINVから出力される交流電圧の周波数である。 f_o は接続先から出力される交流電圧の周波数である。 θ_o は、有効電力Pと無効電力Qとの位相差である。

[0023] また、本実施形態では、出力電力とは、電力潮流を意味することがある。
すなわち、インバータ I N V が、接続先としての負荷または他のインバータ I N V 或いは送電網 E から受電する電力を、負の出力電力とし、接続先としての負荷または他のインバータ I N V 或いは送電網 E に供給する出力電力と一元的に取り扱うことがある。

[0024] 式 (1) において、周波数 f_v と周波数 f_o との差分を Δf とすると、(1) 式の関係は、以下の式 (2-1) となる。式 (2-1) を電流 i について解くと、以下の式 (2-2) から式 (2-4) となる。

[0025] [数2]

$$f_o = f_v - \Delta f \quad \dots (2-1)$$

$$L \frac{di}{dt} = V_v e^{j2\pi f_v t} - V_o e^{j(2\pi f_v t - 2\pi \Delta f t + \theta_o)} \quad \dots (2-2)$$

$$Li = \frac{V_v}{j2\pi f_v} e^{j2\pi f_v t} - \frac{V_o}{j2\pi(f_v - \Delta f)} e^{j(2\pi f_v t - 2\pi \Delta f t + \theta_o)} \quad \dots (2-3)$$

$$i = \frac{V_v}{j2\pi f_v L} e^{j2\pi f_v t} - \frac{V_o}{j2\pi(f_v - \Delta f)L} e^{j(2\pi f_v t - 2\pi \Delta f t + \theta_o)} \quad \dots (2-4)$$

$$i = -\frac{jV_v}{2\pi f_v L} e^{j2\pi f_v t} + \frac{jV_o \{ \cos(\theta_o - 2\pi \Delta f t) + j \sin(\theta_o - 2\pi \Delta f t) \}}{2\pi(f_v - \Delta f)L} e^{j2\pi f_v t} \quad \dots (2-5)$$

$$i = -\frac{V_o \sin(\theta_o - 2\pi \Delta f t)}{2\pi(f_v - \Delta f)L} e^{j2\pi f_v t} - j \frac{V_v}{2\pi f_v L} e^{j2\pi f_v t} + j \frac{V_o \cos(\theta_o - 2\pi \Delta f t)}{2\pi(f_v - \Delta f)L} e^{j2\pi f_v t} \quad \dots (2-6)$$

[0026] 式 (2-4) を用いると、インバータ I N V から出力される皮相電力 S は、以下の式 (3-1) のようになる。ここで、 P は、インバータ I N V から出力される有効電力である。 Q は、インバータ I N V から出力される無効電力である。式 (3-1) から、有効電力 P は、式 (3-2) のように表現することができる。また、式 (3-2) から、無効電力 Q は、式 (3-3) のように表現することができる。

[0027]

[数3]

$$S = P + jQ = \bar{v}i = V_v \frac{V_0 \sin(2\pi \Delta f t - \theta_0)}{2\pi(f_v - \Delta f)L} - jV_v \frac{V_v}{2\pi f_v L} + jV_v \frac{V_0 \cos(2\pi \Delta f t - \theta_0)}{2\pi(\Delta f - f_D)L} \quad \dots (3-1)$$

$$P = V_v \frac{V_0 \sin(2\pi \Delta f t - \theta_0)}{2\pi(f_v - \Delta f)L} \quad \dots (3-2)$$

$$Q = -V_v \frac{V_v}{2\pi f_v L} + V_v \frac{V_0 \cos(2\pi \Delta f t - \theta_0)}{2\pi(\Delta f - f_D)L} \quad \dots (3-3)$$

[0028] VSG制御では、インバータINVから出力する交流電圧の周波数 f_v を調整することによって、PCS12に、同期発電機が持つ慣性力を疑似的に持たせることによって電力系統を安定化させる。VSG制御によって、周波数 f_v が変動すると、接続先における振幅 V_o 、周波数 f_o 及び位相差 θ_o との関係に応じて、有効電力 P と無効電力 Q が発生する。また、接続先としての他のインバータINVが、VSG制御を備えるインバータINVである場合も同様に、有効電力 P と無効電力 Q が発生する。

[0029] 無効電力 Q が発生した場合において、 Q_v 制御によって、インバータINVから出力する交流電圧の振幅 V_v を調整すると、無効電力 Q の出力を抑制することができる。

[0030] しかし、式(3-2)に示すように、有効電力 P は、インバータINVから出力される交流電圧の振幅 V_v と周波数 f_v との両方をパラメータとして含む。また、式(3-3)に示すように、無効電力 Q は、インバータINVから出力される交流電圧の振幅 V_v と周波数 f_v との両方をパラメータとして含む。

[0031] このため、VSG制御によって、有効電力 P が指令値 P_{ref} に近づくように、周波数 f_v を変動させる動作が行われると、周波数 f_v の変動に伴って無効電力 Q が変動してしまう。一方、 Q_v 制御によって、無効電力 Q が指令値 Q_{ref} に近づくように振幅 V_v を変動させる動作が行われると、振幅 V_v の変動に伴って有効電力 P が変動してしまう。このようにして、VSG制御と Q_v 制御との間で制御干渉が発生するおそれがある。

- [0032] このような制御干渉が発生する事態を回避するための対策として、 Q_v 制御による振幅 V_v の制御量を小さくする制御を行うことが考えられる。この場合、例えば、振幅の変動量に、比較的小さなゲイン、例えば、0.3等といった、0（ゼロ）より大きく1未満である実数に相当するゲイン（利得）を乗算して、振幅 V_v の変動が抑制されるように制御する。しかし、 Q_v 制御による振幅 V_v のゲインを下げて小さくしてしまうと、無効電力 Q を抑制する効果が小さくなってしまう。無効電力 Q を抑制する効果が小さい場合、特に、 VSG 制御を行うインバータ INV が複数ある蓄電池制御システム10において、インバータ INV の間で無効電力 Q を循環させてしまい、無駄な電力損失が発生させてしまうことになる。
- [0033] このような課題に対し、本実施形態では、 VSG 制御が、発電量の変動や負荷変動に伴う出力電力の急激な変化を抑制するものであることに着目し、対策を行うこととした。具体的に、本実施形態では、 VSG 制御における制御対象となる比較的高い周波数帯域において、 Q_v 制御による振幅 V_v の変動が発生し難くなるようにした。
- [0034] より具体的に、本実施形態では、 Q_v 制御において、 VSG 制御と干渉し易い高い周波数帯域に適用する高帯域用ゲインと、 VSG 制御と干渉し難い低域の周波数帯域に適用する低帯域用ゲインの2つを設けるようにした。例えば、高帯域用ゲインは、低帯域用ゲインと比較して小さい値に設定される。
- [0035] これにより、 Q_v 制御において、 VSG 制御と干渉し易い高い周波数帯域では高帯域用ゲインを適用することによって振幅 V_v の変動を抑えることが可能となる。一方、 Q_v 制御において、 VSG 制御と干渉し難い低い周波数帯域では低帯域用ゲインを適用することによって、無効電力 Q を抑制することが可能となる。したがって、制御干渉の回避と、無効電力 Q の循環による無駄な電力発生抑制と、を両立させることが可能となる。
- [0036] 図3は、第1の実施形態に係る制御装置Cが行う制御を説明するための図である。図3に示す「制御対象」とは、図2における接続先に相当し、イン

バータ I N V を制御するインバータ制御器、インバータ I N V、インバータ出力フィルタ、及び、インバータ I N V を介して接続される電力系統である。ここでのインバータ制御器は、インバータ I N V にインバータ I N V が出力する交流電圧の振幅及び周波数を設定する装置である。また、インバータ I N V を介して接続される電力系統として、例えば、接続先としての他の P C S 1 2、他の P C S 1 2 までの間にある配線及び負荷などである。このようなインバータ I N V を介して接続される電力系統との関係に応じて、制御装置 C は、インバータ I N V から出力させる交流電圧の振幅 V_v 及び周波数 f_v を制御する。

[0037] 図 3 に示すように、制御装置 C は、例えば、制御ブロック B 1 1、B 1 2、B 1 3、ゼロ次ホールド (Zero Order Hold) Z O H、加算器、および減算器を備える。

[0038] 制御装置 C には、統合コントローラ 1 1 から通知された有効電力 P と無効電力 Q とのそれぞれの指令値である指令値 P_{ref} 及び指令値 Q_{ref} が入力される。また、制御装置 C には、インバータ I N V からの有効電力 P と無効電力 Q とのそれぞれの測定値である実測値 $P_{measure}$ および実測値 $Q_{measure}$ が入力される。実測値 $Q_{measure}$ および実測値 $P_{measure}$ は、例えば電力供給対象となる電力線に取り付けられた計測機によって計測される。

[0039] 制御装置 C は、減算器により、無効電力 Q の偏差 dQ を演算する。偏差 dQ は、指令値 Q_{ref} と実測値 $Q_{measure}$ との差分である。制御装置 C は、減算器によって、指令値 Q_{ref} から、実測値 $Q_{measure}$ をゼロ次ホールド Z O H した信号値を減算して得られる差分値を偏差 dQ として、制御ブロック B 1 1 に出力する。

[0040] 制御ブロック B 1 1 は Q_v 制御を行う。制御ブロック B 1 1 は「 Q_v 制御部」の一例である。この図の例では、制御ブロック B 1 1 は「2 段ゲイン」と記載されている。また、「 Q_v 制御部」に対応する制御ブロック B 1 1 から制御対象までの出力／入力の伝達関数で表現可能な閉ループ系制御系を、

「Q v 制御系」と記載する場合がある。

[0041] 制御ブロック B 1 1 は、偏差 dQ がゼロに近づくように、振幅偏差を演算する。制御ブロック B は、例えば P I 制御などのフィードバック制御を行うことによって、偏差 dQ がゼロに近づく振幅偏差を演算する。ここでの振幅偏差は、インバータ I N V が制御対象に出力する交流電圧の振幅 V_v と定格電圧 V_m との差分である。

[0042] ここで、制御ブロック B 1 1 が Q v 制御を行う際に、振幅偏差に適用するゲインについて、図 4 から図 7 を用いて説明する。図 4 から図 7 は、第 1 の実施形態に係る Q v 制御を説明するための図である。

[0043] 図 4 には、Q v 制御に適用されるゲインの周波数特性 L 1 ~ L 3 が模式的に示されている。図 4 の横軸は周波数 F であり、縦軸はゲイン G_{ain} である。周波数特性 L 1 は、従来の Q v 制御において振幅偏差に適用されるゲインの周波数特性の一例である。周波数特性 L 2 は、本実施形態において振幅偏差に適用されるゲインの周波数特性である。周波数特性 L 3 は、従来の Q v 制御において振幅偏差に適用されるゲインの周波数特性の他の例である。

[0044] 周波数特性 L 1 は、Q v 制御において振幅偏差に適用されるゲインとして、周波数帯域に依らない一律の値であって、比較的大きなゲインが設定され、無効電力 Q が抑制されるように動作される場合の特性を示している。この場合、高い周波数帯域において、Q v 制御による制御と V S G 制御とが干渉し、インバータ I N V が適切に制御することが困難となる。

[0045] 周波数特性 L 3 は、Q v 制御において振幅偏差に適用されるゲインとして、周波数帯域に依らない一律の値であって、比較的小さなゲインが設定され、無効電力 Q がほとんど抑制されないような動作がなされる場合の特性を示している。この場合、Q v 制御による制御と V S G 制御との干渉を抑制することができるが、無効電力 Q を抑制することができないため、無駄な電力が消費されてしまう。

[0046] これに対し、周波数特性 L 2 は、V S G 制御と干渉し易い高い周波数帯域では、比較的小さなゲインである高帯域用ゲインを適用する動作がなされる

。これによって振幅 V_v の変動を抑えることが可能となる。一方、VSG制御と干渉し難い低い周波数帯域では、比較的大きなゲインである低帯域用ゲインを適用する動作がなされる。これによって、無効電力 Q を抑制することが可能となる。したがって、制御干渉の回避と、無駄な電力発生抑制と、を両立させることが可能となる。

[0047] 図5には、制御ブロックB11の構成の例を示すブロック図が示されている。図5に示すように、制御ブロックB11は、例えば、分子と分母がN次系の関数で表現できる。ここでNは任意の自然数である。この図の例では、制御ブロックB11が1次系の関数で構成される場合を例示して説明する。

[0048] 制御ブロックB11は、例えば、乗算器と、第1周波数特性調整器と、第2周波数特性調整器とを備える。乗算器は、 K を乗算する乗算器である。ここでの K は、振幅偏差の利得である。第1周波数特性調整器は、伝達関数 $\{1 / (1 + s T_a)\}$ を作用させる周波数特性調整器である。第2周波数特性調整器は、伝達関数 $(1 + s T_b)$ を作用させる周波数特性調整器である。 T_a および T_b は時定数である。 s はラプラス演算子である。

[0049] 制御ブロックB11は、偏差 d_Q に、振幅偏差の利得 K を乗算した乗算値に、伝達関数 $\{1 / (1 + s T_a)\}$ および伝達関数 $(1 + s T_b)$ を作用させた値を、振幅偏差として出力する。これにより、制御ブロックB11は、偏差 d_Q に、伝達関数 $\{K \cdot (1 + s T_b) / (1 + s T_a)\}$ を作用させた値を、振幅偏差として出力することができる。

[0050] ここで、低帯域用ゲインを、高帯域用ゲインより大きくする場合は、時定数 T_b を、時定数 T_a より小さくする必要がある。

[0051] また、時定数 T_a と T_b は、 Q_v 制御系以外の制御系特性、すなわち、VSG制御及び制御ブロックB13によるガバナ（調速器）制御に影響が出ない程度に大きな時定数が設定されることが望ましい。

[0052] 例えば、本実施形態の Q_v 制御を行うための制御パラメータである、時定数 T_a と T_b 、および振幅偏差の利得 K を決定する方法として、第1段階から第3段階の順に3つの段階を経ての制御パラメータを決定することが考え

られる。第1段階では時定数 T_b を決定する。第2段階では低い周波数帯域においてゲインを収束させた場合の収束値に係る振幅偏差の利得 K に対応する低帯域用ゲインを決定する。第3段階では高い周波数帯域において安定性に係る高帯域用ゲインに対応させる($K \cdot T_b / T_a$)を決定する。時定数 T_a は、第3段階において間接的に決定される。

[0053] 図6には、本実施形態の Q_v 制御において振幅偏差に適用されるゲインの周波数特性であるゲイン特性が示されている。図6の横軸は角周波数 ω であり、縦軸はゲイン G である。図6において、実線は本実施形態の Q_v 制御(2段ゲイン)の周波数特性を示す。破線は、振幅偏差の利得 K の周波数特性を示す。一点鎖線は、第1周波数特性調整器に対応する伝達関数 $\{1 / (1 + s T_a)\}$ の周波数特性を示す。二点鎖線は、第2周波数特性調整器に対応する伝達関数 $(1 + s T_b)$ の周波数特性を示す。

[0054] 図6の例において、制御パラメータとしての振幅偏差の利得 K は、「2」である。これは、増幅前より約6[dB]相当増幅することを意味する。また、時定数 T_a は、0.1[sec]である。これは、伝達関数 $\{1 / (1 + s T_a)\}$ の周波数特性においてゲイン G が3[dB]程度減衰するカットオフ周波数に対応する時定数である。また、時定数 T_b は、0.01[sec]である。これは、伝達関数 $(1 + s T_b)$ の周波数特性においてゲイン G が3[dB]程度増加する周波数に対応する時定数である。

[0055] 伝達関数と周波数特性との関係は、伝達関数におけるラプラス演算子 s を、正弦波に対応する複素数 $j\omega$ に置換することによって求めることができる。具体的には、式(4-1)に示すように、伝達関数 $\{K \cdot (1 + s T_b) / (1 + s T_a)\}$ におけるラプラス演算子 s を複素数 $j\omega$ に置換した伝達関数 $\{K \cdot (1 + j\omega T_b) / (1 + j\omega T_a)\}$ において、式(4-2)に示すように角周波数 ω を0に近づけた場合の極限值が、低帯域用ゲインに相当する。この図の例では、低帯域用ゲインは、振幅偏差の利得 K である。また、式(4-3)に示すように、伝達関数 $\{K \cdot (1 + j\omega T_b) / (1 + j\omega T_a)\}$ において、角周波数 ω を無限大 ∞ に近づけた場合の極限值が

、高帯域用ゲインに相当する。この図の例では、高帯域用ゲインは、 $(K \cdot T_b / T_a)$ である。すなわち、この図の例におけるゲイン特性では、低い周波数帯域において低帯域用ゲインである振幅偏差の利得 K となり、高い周波数帯域において高帯域用ゲインである $(K \cdot T_b / T_a)$ となる。この図の例では、低帯域用ゲインと、高帯域用ゲインとのゲイン差は、約20 [dB]である。

[0056] [数4]

$$K \frac{1 + sT_b}{1 + sT_a} \cdots (4-1)$$

$$\lim_{\omega \rightarrow 0} K \frac{1 + j\omega T_b}{1 + j\omega T_a} = K \cdots (4-2)$$

$$\lim_{\omega \rightarrow \infty} K \frac{1 + j\omega T_b}{1 + j\omega T_a} = K \frac{T_b}{T_a} \cdots (4-3)$$

[0057] 図7には、本実施形態のQv制御において振幅偏差に適用されるゲインの位相特性が示されている。図7には、図6に示すゲイン特性を有する伝達関数の位相特性が示されている。図7の横軸は角周波数 ω であり、縦軸は位相 $\angle G$ である。図7において、実線は本実施形態のQv制御（2段ゲイン）の位相特性を示す。破線は、振幅偏差の利得 K の位相特性を示す。一点鎖線は、第1積分器に対応する伝達関数 $\{1 / (1 + sT_a)\}$ の位相特性を示す。二点鎖線は、第2積分器に対応する伝達関数 $(1 + sT_b)$ の位相特性を示す。図7の例において、本実施形態のQv制御（2段ゲイン）は、最大で50 [deg.]程度の遅れが発生する。以上の通り、制御パラメータは、制御ブロックB11に加え、ゼロ次ホールドZOHや制御対象の伝達関数で表現されるQv制御系が不安定にならないように設定する必要がある。Qv制御系の安定性の判別方法として、ナイキストの安定判別法など一般的な制御理論を用いることができる。

[0058] 図3の説明に戻り、制御装置Cにおいて、制御ブロックB11によって演算された振幅偏差をゼロ次ホールドZOHし、ゼロ次ホールドZOHした振幅偏差に、定格電圧 V_m を加算し、その加算値を、振幅 V_v として出力する

。

[0059] また、図3の下部に示すように、制御装置Cは、有効電力Pに基づく周波数 f_v の制御を行う。制御装置Cは、減算器により、有効電力Pの指令値 P_{ref} から調速器出力値を減算した減算器出力差分値を演算し、演算した減算器出力差分値を、制御ブロックB12に対して出力する。ここでの調速器出力値は、制御ブロックB13からの出力値である。制御ブロックB13は、同期発電機における回転速度を一定に保つためのガバナ（調速器）を模した制御を行う機能ブロックである。

[0060] 制御ブロックB12は、VSG制御を行う。制御ブロックB12は「VSG制御部」の一例である。また、「VSG制御部」に対応する制御ブロックB12から制御対象までの出力／入力の伝達関数で表現可能な閉ループ系制御系を、「VSG制御系」と記載する場合がある。制御ブロックB12は、有効電力Pの偏差 dP を演算する。偏差 dP は、減算器出力差分値と、実測値 $P_{measure}$ との差分である。制御ブロックB12は、減算器によって、減算器出力差分値から、実測値 $P_{measure}$ をゼロ次ホールドZOHした信号値を減算して得られる差分値を偏差 dP とする。

[0061] 制御ブロックB12は、偏差 dP に基づいて周波数偏差 df を演算する。制御ブロックB12は、偏差 df を演算する際に、疑似的に同期発電機が有する慣性力を持たせるために、制動パラメータDおよび慣性パラメータMに対応させた伝達関数を作用させる。具体的に、制御ブロックB12は、偏差 dP を制動パラメータDで除算し、その除算値に、伝達関数 $\{1 / (1 + sM / D)\}$ を作用させた値を、周波数偏差 df として出力する。制御ブロックB12は、周波数偏差 df をゼロ次ホールドZOHした信号値に、定格周波数 f_n を加算した加算値を、周波数 f_v として出力する。また、制御ブロックB12は、周波数偏差 df を制御ブロックB13に出力する。

[0062] 制御ブロックB13は、ガバナ（調速器）のような振る舞いを疑似的に行う。制御ブロックB13は、周波数偏差 df に、伝達関数 $\{K / (1 + sT)\}$ を作用して調速器出力値を算出する。Tは、調速器時定数を示す。調速

器時定数 T は、積分時間に相当する時定数である。ここでの K は、調速器の利得を示す。制御ブロック B 1 3 は、算出した調速器出力値をフィードバックする。

[0063] 以上説明したように、第 1 の実施形態に係る制御装置 C は、蓄電池 5 から直流電圧を交流電圧に変換するインバータ I N V を制御する制御装置である。制御装置 C は、制御ブロック B 1 2 (V S G 制御部) と、制御ブロック B 1 1 (Q v 制御部) とを備える。制御ブロック B 1 2 (V S G 制御部) は、交流電圧の周波数が仮想的な慣性力を持つように制御する。制御ブロック B 1 1 (Q v 制御部) は、無効電力 Q における指令値 Q_{ref} と実測値 $Q_{measure}$ との差分が小さくなるように交流電圧の振幅を制御する。制御ブロック B 1 1 (Q v 制御部) は、無効電力における指令値と実測値との差分が小さくなるように制御する Q v 制御系の周波数帯域と、V S G 制御部によって制御される V S G 制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量、例えば、振幅偏差に乗算するゲインの値、を決定する。これにより、第 1 の実施形態に係る制御装置 C は、V S G 制御によって制御される周波数帯域と、制御されない周波数帯域とで、Q v 制御によって振幅 V_v を変動させる変動量を変えることができる。例えば、V S G 制御系において制御される周波数帯域において振幅 V_v を変動させる変動量を小さくして制御干渉を回避し、V S G 制御系において制御されない周波数帯域において振幅 V_v を変動させる変動量を大きくして無効電力 Q の発生を抑制することが可能である。したがって、V S G 制御と Q v 制御の両方を実施する場合であっても、インバータを適切に制御することができる。

[0064] また、第 1 の実施形態に係る制御装置 C では、制御ブロック B 1 1 (Q v 制御部) は、高帯域用ゲイン (第 1 ゲイン) と低帯域用ゲイン (第 2 ゲイン) とを備える。高帯域用ゲイン (第 1 ゲイン) は、Q v 制御系と、V S G 制御系の干渉緩和を目的としたゲインである。低帯域用ゲイン (第 2 ゲイン) は、差分の定常偏差低減を目的としたゲインである。差分は、無効電力 Q における指令値 Q_{ref} と実測値 $Q_{measure}$ との差分である。高帯域用

ゲイン（第1ゲイン）は、低帯域用ゲイン（第2ゲイン）より小さい値である。これにより、第1の実施形態に係る制御装置Cは、周波数帯域に応じたゲインの調整、つまり2段ゲインを実現させることができる。VSG制御における制御対象となる周波数帯域（比較的高い周波数帯域）において、Qv制御による振幅Vvの変動が発生し難くするようにしてVSG制御と干渉しないように制御することができる。また、VSG制御における制御対象とならない周波数帯域（比較的低い周波数帯域）において、Qv制御による振幅Vvを変動させて、無効電力Qの循環による無駄な電力発生が抑制されるように制御することができる。

[0065] また、第1の実施形態に係る制御装置Cでは、制御ブロックB11（Qv制御部）は、無効電力Qにおける指令値Qrefと実測値Qmeasureとの差分が小さくなるように振幅偏差量を演算する。制御ブロックB11（Qv制御部）は、演算した振幅偏差量に、伝達関数 $\{K \cdot (1 + sTb) / (1 + sTa)\}$ を作用させることによって、振幅偏差量に、Qv制御系の周波数帯域に応じたゲインである、高帯域用ゲイン（第1ゲイン）又は低帯域用ゲイン（第2ゲイン）を乗算させた制御量を、振幅Vvを変動させる変動量として演算する。伝達関数 $\{K \cdot (1 + sTb) / (1 + sTa)\}$ は、VSG制御部系の周波数帯域において増幅量が小さくなるように、時定数Ta、Tbが設定された関数である。これにより、第1の実施形態に係る制御装置Cでは、振幅偏差量に対応する信号に、VSG制御において制御対象とする周波数帯域の信号を遮断するフィルタを通過させることによって、2段ゲインを実現させることができ、VSG制御における制御対象となる周波数帯域（比較的高い周波数帯域）において、VSG制御と干渉しないように、VSG制御における制御対象とならない周波数帯域（比較的低い周波数帯域）において無効電力Qの循環を抑制が発生し難くするように制御することができる。

[0066] <第2の実施形態>

ここで、第2の実施形態について説明する。本実施形態では、無効電力Q

の指令値 Q_{ref} が、統合コントローラ 11 から通知されない点において、上述した実施形態と相違する。

[0067] 例えば、 Q_{ref} の指令値が 0（ゼロ）に固定され、かつ、制御対象である他の PCS 12、配線、負荷等の電力系統によって要求される無効電力 Q の電力量が Q_a （実測値 $Q_{measure}$ ）であると仮定する。この場合、 Q_v 制御によって演算される振幅 V_v は、常に定格電圧 V_m より大きい振幅値となる。

[0068] ここで、蓄電池制御システム 10 において、上記と同様の Q_v 制御を備える PCS 12 が存在する場合、複数の PCS 12 において、それぞれが定格電圧 V_m より大きい振幅 V_v を出力するように制御が行われる。これにより各 PCS 12 において出力される交流電圧の振幅 V_v が変化し、振幅 V_v が変化する度に各 PCS 12 で測定される無効電力 Q の実測値 $Q_{measure}$ が変化し、実測値 $Q_{measure}$ が変化する度に他の PCS 12 が演算する振幅 V_v が連動して変化する。このような変化の連鎖によっては、蓄電池制御システム 10 が適切に制御されない可能性が高いから、回避できた方がよい。変化の連鎖を回避するために、例えば、ゲインを下げ小さくし、 Q_v 制御による振幅 V_v の変動量を小さくするような対策をすることが考えられる。しかしながらこの場合、負荷端電圧のばらつきが大きくなる。

[0069] このような課題に対し、本実施形態では、制御装置 C が、無効電力 Q の指令値 Q_{ref} を演算するようにした。制御装置 C は、予め、制御対象の電力系統から要求される無効電力 Q_a （実測値 $Q_{measure}$ ）を指令値 Q_{ref} に設定し、振幅 V_v を演算する。

[0070] 蓄電池制御システム 10 において、上記と同様の Q_v 制御を備える PCS 12 が存在する場合、複数の PCS 12 において、それぞれが定格電圧 V_m に限りなく近い振幅 V_v を出力するように制御が行われる。これにより各 PCS 12 において出力される交流電力における振幅 V_v の変動量が抑えられ、変化の連鎖が抑制される。例えば、ゲインを下げ小さくし、 Q_v 制御による振幅 V_v の変動量を小さくするような対応をした場合でも、負荷端電圧

のばらつきを改善することができる。

[0071] 本実施形態では、各PCS12においてVSG制御が行われ、各PCS12から出力される交流電圧の周波数の差分 Δf が0（ゼロ）に近づいていく理想状態に徐々に収束することに着目し、対策を行うこととした。具体的に、本実施形態では、各PCS12から出力される交流電圧の周波数の差分 Δf が0（ゼロ）となったと仮定して、無効電力Qが抑制されるように、指令値 Q_{ref} を演算するようにした。このように指令値 Q_{ref} を演算することによって、各PCS12においてVSG制御による制御が収束した理想状態となったときに、無効電力Qが効果的に抑制されるように予め準備することができる。

[0072] 以下、本実施形態のマイクログリッド1について指令値 Q_{ref} を演算する構成を、図8～図9を用いて説明する。以下では上述した実施形態と異なる構成について主に説明し、上述した実施形態と同様の構成については同じ符号を付してその説明を省略する。

[0073] 図8は、第2の実施形態に係るマイクログリッドの構成例を示す図である。図8に示すように、マイクログリッド1は、統合コントローラ11aを備える。統合コントローラ11aは、各PCS12に対し、有効電力Pの指令値 P_{ref} を通知するが、無効電力Qの指令値 Q_{ref} については通知しない。

[0074] 図9は、第2の実施形態に係るマイクログリッドの構成例を示す図である。図9に示すように、制御装置Cは、制御ブロックB14（無効電力指令設定部）を備える。制御ブロックB14（無効電力指令設定部）は、有効電力Pおよび無効電力Qのそれぞれの実測値である実測値 $P_{measure}$ 、および実測値 $Q_{measure}$ に基づいて、無効電力Qの指令値 Q_{ref} を演算する。以下、制御ブロックB14（無効電力指令設定部）が、無効電力Qの指令値 Q_{ref} を演算する方法について説明する。

[0075] まず、制御ブロックB14は、式（5-1）に示すように、周波数 f_v と周波数 f_o との差分 Δf が0（ゼロ）であるとして、有効電力Pを式（5-

2)、および無効電力Qを式(5-3)に示すようにそれぞれ演算する。式(5-2)は、式(3-2)における差分 Δf に0(ゼロ)を代入することにより算出することができる。式(5-3)は、式(3-3)における差分 Δf に、0(ゼロ)を代入することにより算出することができる。

[0076] [数5]

$$\Delta f = 0 \quad \dots (5-1)$$

$$P = -V_V \frac{V_0 \sin \theta_0}{2\pi f_V L} \quad \dots (5-2)$$

$$Q = \frac{V_V}{2\pi f_V L} (V_0 \cos \theta_0 - V_V) \quad \dots (5-3)$$

[0077] 次に、制御ブロックB14は、式(5-2)及び式(5-3)を用いて、有効電力と無効電力との位相差 θ_0 を推定する。例えば、制御ブロックB14は、式(5-2)及び式(5-3)を用いて、式(5-4)に示すように皮相電力Sを、複素数を用いたベクトル表現で表す。式(5-4)を、振幅 V_0 について解くことによって式(5-5)及び式(5-6)に示すような振幅 V_0 のベクトル表現を算出する。そして、式(5-6)を用いて、振幅 V_0 のスカラー値を、式(5-7)のように求めることができる。また、式(5-6)を用いて、位相差 θ_0 のスカラー値を、式(5-8)のように求めることができる。

[0078]

[数6]

$$P + jQ = -V_V \frac{V_0 \sin \theta_0}{2\pi f_V L} + j(V_0 \cos \theta_0 - V_V) \frac{V_0 \sin \theta_0}{2\pi f_V L} \quad \dots (5-4)$$

$$V_0 \cos \theta_0 + jV_0 \sin \theta_0 = V_V + \left(\frac{Q}{\left(\frac{V_V}{2\pi f_V L} \right)} \right) - j \left(\frac{P}{\left(\frac{V_V}{2\pi f_V L} \right)} \right) \quad \dots (5-5)$$

$$V_0 e^{j\theta_0} = V_V + \frac{Q}{\left(\frac{V_V}{2\pi f_V L} \right)} - \frac{jP}{\left(\frac{V_V}{2\pi f_V L} \right)} \quad \dots (5-6)$$

$$V_0 = \sqrt{\left\{ V_V + \frac{Q}{\left(\frac{V_V}{2\pi f_V L} \right)} \right\}^2 + \left\{ \frac{P}{\left(\frac{V_V}{2\pi f_V L} \right)} \right\}^2} \quad \dots (5-7)$$

$$\theta_0 = \tan^{-1} \frac{-\frac{P}{\left(\frac{V_V}{2\pi f_V L} \right)}}{V_V + \frac{Q}{\left(\frac{V_V}{2\pi f_V L} \right)}} = \tan^{-1} \frac{-P}{V_V \left(\frac{V_V}{2\pi f_V L} \right) + Q} \quad \dots (5-8)$$

[0079] 振幅 V_0 が計測器などを用いて測定可能である場合、制御ブロックB14は、振幅 V_0 の測定値に基づいて線路インピーダンス L を推定する。また、振幅 V_0 が、規定の範囲内となるように、定格電圧 V_m を調整するようにしてもよい。制御ブロックB14は、式(5-7)に示す位相差 θ_0 に線路インピーダンス L を代入した値に基づいて、差分 Δf が0(ゼロ)に近づくにつれ無効電力 Q が抑制されるような指令値 Q_{ref} を演算する。

[0080] 振幅 V_0 が測定できない場合、制御ブロックB14は、予め設定した値、或いは代表値などを用いて、線路インピーダンス L を設定する。制御ブロックB14は、式(5-7)に示す位相差 θ_0 に線路インピーダンス L を代入した値に基づいて、無効電力 Q の指令値 Q_{ref} を演算する。

[0081] 制御ブロックB14は、位相差 θ_0 の推定値に、ローパスフィルタをかけることによって、ノイズに相当する周波数変化成分を除去した値を、位相差 θ_0 として無効電力 Q の指令値 Q_{ref} を演算するようにしてもよい。

[0082] 以上説明したように、第2の実施形態に係る制御装置Cでは、制御ブロックB14(無効電力指令設定部)をさらに備える。制御ブロックB14(無

効電力指令設定部)は、実測値 $P_{measure}$ および実測値 $Q_{measure}$ を用いて、無効電力 Q の指令値 Q_{ref} を演算する。制御ブロック B 1 4 (無効電力指令設定部)は、接続先として電力系統、例えば他の PCS 1 2、他の PCS 1 2 までの間にある配線及び負荷など接続先である電力系統、例えば他の PCS 1 2、配線、負荷などとの周波数の差分 Δf がゼロであると仮定して、指令値 Q_{ref} を演算する。これにより、第 2 の実施形態に係る制御装置 C では、各 PCS 1 2 から出力される交流電圧の周波数の差分 Δf が 0 (ゼロ) に近づく理想状態に徐々に近づいていくにつれ、無効電力 Q が抑制されるような指令値 Q_{ref} を算出し、算出した指令値 Q_{ref} に基づく振幅 V_v を出力することができる。したがって、無効電力 Q が抑制されるように振幅を制御することができる。

[0083] また、第 2 の実施形態において、制御ブロック B 1 4 (無効電力指令設定部)は、接続先である電力系統との連結点における振幅 V_o に基づいて連結点までの線路インピーダンス L を演算し、演算した線路インピーダンス L に基づいて位相差 θ_o を演算し、位相差 θ_o に基づいて指令値 Q_{ref} を演算する。これにより、第 2 の実施形態に係る制御装置 C では、上述した効果と同様の効果を奏する。

[0084] <第 2 の実施形態の変形例 1 >

ここで、第 2 の実施形態の変形例 1 について説明する。本変形例では、 Q_v 制御において周波数帯域に応じたゲイン設定を行わず、従来の通り、周波数帯域に依らない一律のゲインを設定する。

[0085] 図 1 0 は、第 2 の実施形態に係る制御装置 C が行う制御を説明するための図である。図 1 0 に示すように、本変形例において、制御ブロック B 1 1 は、従来の Q_v 制御を行う。本変形例の制御ブロック B 1 1 は、無効電力 Q における指令値 Q_{ref} と実測値 $Q_{measure}$ との差分である偏差 dQ を 0 (ゼロ) に近づけるように振幅偏差を演算し、演算した振幅偏差を、その振幅偏差における時系列変化に対応する周波数が高いか低いかに関わらず、一律の利得 G を乗算した値を出力する。

[0086] 本変形例では、前段にある制御ブロックB14において演算された、実測値 $Q_{measure}$ に近い指令値 Q_{ref} が制御ブロックB11に入力される。このため、偏差 dQ が0（ゼロ）に近い値となり、振幅偏差が大きな値とはならない。このため、従来のような Q_v 制御、つまり周波数帯域に依らずに一律の利得 G で増幅する Q_v 制御を行っても、VSG制御との制御干渉を抑制することができる。しかも、VSG制御によって差分 Δf が0（ゼロ）に近づいた理想状態において無効電力 Q が抑制されるように指令値 Q_{ref} が演算される。このため、VSG制御が収束した理想状態において無効電力 Q が抑制されることになり、VSG制御との制御干渉を抑制しつつ、無効電力 Q を抑制して無駄な電力消費を抑えることができる。

[0087] 以上説明したように、第2の実施形態の変形例1に係る制御装置Cは、制御ブロックB12（VSG制御部）と、制御ブロックB11（ Q_v 制御部）と、制御ブロックB14（無効電力指令設定部）を備える。制御ブロックB12（VSG制御部）は、交流電圧の周波数が仮想的な慣性力を持つように制御する。制御ブロックB11（ Q_v 制御部）は、無効電力 Q における指令値 Q_{ref} と実測値 $Q_{measure}$ との差分が小さくなるように交流電圧の振幅を制御する。制御ブロックB14（無効電力指令設定部）は、無効電力 Q の指令値 Q_{ref} を演算する。制御ブロックB14（無効電力指令設定部）は、有効電力 P の実測値 $P_{measure}$ および無効電力 Q の実測値 $Q_{measure}$ を用いて、インバータINVを介して接続する接続先の電力系統との連結点において Δf が0（ゼロ）であると仮定した場合における無効電力 Q の指令値 Q_{ref} を演算する。ここでの Δf は、インバータINVから出力された交流電圧の周波数 f_v と、接続点における交流電圧の周波数 f_o との差分である。つまり、インバータINVの出力した交流電圧の周波数 f_v と連結点における交流電圧の周波数 f_o とが同じ周波数であり、蓄電池制御システム10において周波数が安定した理想状態にあると仮定して指令値 Q_{ref} を演算する。これにより、第2の実施形態の変形例1に係る制御装置Cでは、VSG制御により蓄電池制御システム10において周波数が安

定した理想状態に制御されることを想定し、理想状態において無効電力 Q が抑制されるように Q_v 制御を行う。これによって VSG 制御との制御干渉を抑制しつつ、無効電力 Q を抑制して無駄な電力消費を抑えることができる。

[0088] <第2の実施形態の変形例2>

ここで、第2の実施形態の変形例2について説明する。本変形例では、統合コントローラ11を備えない点において、上述した実施形態と相違する。

[0089] 図11は、第2の実施形態の変形例2に係るマイクログリッドの構成例を示す図である。図11に示すように、蓄電池制御システム10は、1つのPCS12と、蓄電池5とを備える。制御装置Cは、蓄電池5を含む蓄電池制御システム10の電力供給能力に応じて予め定められた有効電力 P に対応する指令値 P_{ref} に基づき、制御ブロックB12（ VSG 制御部）によって VSG 制御を行う。また、制御装置Cは、第2の実施形態と同様に、制御ブロックB14（無効電力指令設定部）により無効電力 Q の指令値 Q_{ref} を演算し、演算した指令値 Q_{ref} に基づいて制御ブロックB11（ Q_v 制御部）により Q_v 制御を行う。

[0090] 制御ブロックB11（ Q_v 制御部）による Q_v 制御は、2段ゲインによる Q_v 制御が行われてもよいし、従来の通り、周波数帯域に依らない一律のゲインを設定する。ここでの2段ゲインによる Q_v 制御とは、周波数帯域に応じて、高い周波数帯域においては高帯域用ゲインを適用し、低い周波数帯域においては低帯域用ゲインを適用する Q_v 制御である。

[0091] <実施形態のバリエーション>

上述した実施形態では、蓄電池制御システム10が複数のPCS12を備える構成を例示して説明した。この蓄電池制御システム10が備える複数のPCS12のうち、少なくとも1つのPCS12において、 VSG 制御と、2段ゲインによる Q_v 制御が行われる制御装置Cが設けられていればよい。蓄電池制御システム10が備える複数のPCS12のうち、他のPCS12においては、 VSG 制御が実施されるものであってもよいし、実施されないものであってもよい。また、他のPCS12においては、 Q_v 制御が実施さ

れるものであってもよいし、実施されないものであってもよい。Q_v制御が実施される場合において2段ゲインによるQ_v制御が行われてもよいし、従来の通り、周波数帯域に依らない一律のゲインを設定してもよい。

[0092] <制御装置Cとインバータ制御器との関係について>

上記では、制御装置Cが、制御対象としてのインバータINV制御器に、インバータINVが出力する交流電圧の振幅及び周波数を出力する制御する構成を例に説明したが、これに限定されない。制御装置Cの一部または全部が、インバータINV制御器であってもよい。制御装置Cとインバータ制御器との関係について、図12及び図13を用いて説明する。図12及び図13は、制御装置Cとインバータ制御器との関係を説明するための図である。

[0093] 図12には、第1の実施形態に係る制御装置Cとインバータ制御器との関係が示されている。図12には、図3の制御装置C及び制御対象において、インバータ制御器として取り得る構成の範囲を、符号INVC1～INVC3のそれぞれで示す。

[0094] インバータ制御器が、符号INVC1にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第1の実施形態に係る制御装置Cが有する機能と、インバータINVにインバータINVが出力する交流電圧の振幅及び周波数を設定する機能とを有する。

[0095] インバータ制御器が、符号INVC2にて示す範囲の構成要素を備える装置である場合、制御装置Cは、Q_v制御については制御ブロックB11によって演算された振幅偏差をゼロ次ホールドZOHした信号値を出力し、VSG制御については制御ブロックB12によって演算された周波数偏差dfをゼロ次ホールドZOHした信号値を出力する装置である。インバータ制御器は、制御装置Cからゼロ次ホールドZOHされた振幅偏差を取得し、取得した振幅偏差に定格電圧V_mを加算した加算値を、インバータINVが出力する交流電圧の振幅V_vとしてインバータINVに設定する。また、インバータ制御器は、制御装置Cからゼロ次ホールドZOHされた周波数偏差dfを取得し、取得した周波数偏差dfに定格周波数f_nを加算した加算値を、イ

ンバータ I N V が出力する交流電圧の周波数 f_v としてインバータ I N V に設定する。

[0096] インバータ制御器が、符号 I N V C 3 にて示す範囲の構成要素を備える装置である場合、制御装置 C は、第 1 の実施形態に係る制御装置 C が有する機能を有し、インバータ I N V が出力する交流電圧の振幅 V_v との周波数 f_v を示す信号値を、インバータ制御器に出力する。インバータ制御器は、制御装置 C から振幅 V_v との周波数 f_v を示す信号値を取得し、取得した信号値をインバータ I N V が出力する交流電圧の周波数 f_v としてインバータ I N V に設定する。

[0097] 図 1 3 には、第 2 の実施形態に係る制御装置 C とインバータ制御器との関係が示されている。図 1 3 には、図 9 の制御装置 C 及び制御対象において、インバータ制御器として取り得る構成の範囲を、符号 I N V C 4 ~ I N V C 7 のそれぞれで示す。

[0098] インバータ制御器が、符号 I N V C 4 にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第 2 の実施形態に係る制御装置 C が有する機能と、インバータ I N V にインバータ I N V が出力する交流電圧の振幅及び周波数を設定する機能とを有する。

[0099] なお、図 1 3 には、符号 I N V C 4 で囲まれた範囲に、有効電力 P の指令値 P_{ref} の入力が含まれているが、これはインバータ制御器が指令値 P_{ref} を生成したり入力したりする機能と有していることを示していない。インバータ制御器が、符号 I N V C 4 にて示す範囲の構成要素を備える装置である場合、指令値 P_{ref} は、インバータ制御器の外部から入力されることを想定している。例えば、統合コントローラ 1 1 から、インバータ制御器に対して、指令値 P_{ref} が入力される。

[0100] インバータ制御器が、符号 I N V C 5 にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、第 2 の実施形態に係る制御装置 C から、制御ブロック B 1 4 が有する機能を除いたもの、すなわち、第 1 の実施形態に係る制御装置 C が有する機能を備える。これは、図 1 2 の符号 I N V C

1 にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0101] インバータ制御器が、符号 I N V C 6 にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、図 1 2 の符号 I N V C 2 にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0102] インバータ制御器が、符号 I N V C 7 にて示す範囲の構成要素を備える装置である場合、インバータ制御器は、図 1 2 の符号 I N V C 3 にて示す範囲の構成要素を備える装置であるケースと同様であるため、その説明を省略する。

[0103] なお、上述した制御装置 C は内部に、コンピュータシステムを有している。そして、上述した処理の処理過程は、プログラムの形式でコンピュータ読み取り可能な記録媒体に記憶されており、このプログラムをコンピュータが読み出して実行することによって、上記処理が行われる。ここでコンピュータ読み取り可能な記録媒体とは、磁気ディスク、光磁気ディスク、C D - R O M、D V D - R O M、半導体メモリ等をいう。また、このコンピュータプログラムを通信回線によってコンピュータに配信し、この配信を受けたコンピュータが当該プログラムを実行するようにしてもよい。

符号の説明

[0104] 1 …マイクログリッド、2 …発電設備、4 …受配電設備、5 …蓄電池、1 0 …蓄電池制御システム、1 1 …統合コントローラ、1 2 …P C S、C …制御装置、I N V …インバータ、B 1 1 …制御ブロック（Q v 制御部）、B 1 2 …制御ブロック（V S G 制御部）、B 1 4 …制御ブロック（無効電力指令設定部）

請求の範囲

- [請求項1] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、
- 交流電圧の周波数が仮想的な慣性力を持つように制御するV S G制御部と、
- 無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御するQ v制御部と、
- を備え、
- 前記Q v制御部は、前記差分が小さくなるように制御するQ v制御系の周波数帯域と、前記V S G制御部によって制御されるV S G制御系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する、
- 制御装置。
- [請求項2] 前記Q v制御部は、前記Q v制御系と前記V S G制御系の干渉緩和を目的とした高帯域用ゲインである第1ゲインと、前記差分の定常偏差低減を目的とした低帯域用ゲインである第2ゲインと、を備え、
- 前記第1ゲインが、前記第2ゲインより小さい値である、
- 請求項1に記載の制御装置。
- [請求項3] 前記Q v制御部は、前記差分が小さくなるような振幅偏差量を演算し、前記振幅偏差量に伝達関数を作用させることによって、前記振幅偏差量に、前記Q v制御系の周波数帯域に応じたゲインを乗算させた前記制御量を演算する、
- 前記伝達関数は、前記V S G制御系の周波数帯域において増幅量が小さくなるように時定数が設定された関数である、
- 請求項2に記載の制御装置。
- [請求項4] 有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流

電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する無効電力指令設定部をさらに備える、

請求項 1 に記載の制御装置。

[請求項5] 前記無効電力指令設定部は、前記連結点における振幅に基づいて前記連結点までの線路インピーダンスを演算し、演算した線路インピーダンスに基づいて、有効電力と無効電力との位相差を演算し、演算した位相差に基づいて無効電力の指令値を演算する、

請求項 4 に記載の制御装置。

[請求項6] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置であって、

交流電圧の周波数が仮想的な慣性力を持つように制御する V S G 制御部と、

無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御する Q v 制御部と、

有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する無効電力指令設定部と、

を備える制御装置。

[請求項7] 蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、

V S G 制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、

Q v 制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、

前記 Q v 制御部は、前記差分が小さくなるように制御する Q v 制御系の周波数帯域と、前記 V S G 制御部によって制御される V S G 制御

系の周波数帯域との関係に応じて、交流電圧の振幅の制御量を決定する、

制御方法。

[請求項8]

蓄電池からの直流電圧を交流電圧に変換するインバータを制御する制御装置が行う制御方法であって、

V S G制御部が、交流電圧の周波数が仮想的な慣性力を持つように制御し、

Q v制御部が、無効電力における指令値と実測値との差分が小さくなるように交流電圧の振幅を制御し、

無効電力指令設定部が、有効電力の実測値および無効電力の実測値を用いて、前記インバータを介して接続する接続先の電力系統との連結点において、前記インバータから出力された交流電圧の周波数と、前記連結点における交流電圧の周波数とが同じ周波数であると仮定した場合における無効電力の指令値を演算する、

制御方法。