

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年3月23日(23.03.2023)



(10) 国際公開番号

WO 2023/042022 A1

(51) 国際特許分類:
H01L 29/786 (2006.01) H01L 27/108 (2006.01)
H01L 21/8242 (2006.01)

(21) 国際出願番号: PCT/IB2022/058239

(22) 国際出願日: 2022年9月2日(02.09.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-151971 2021年9月17日(17.09.2021) JP

(71) 出願人: 株式会社半導体エネルギー研究所
(SEMICONDUCTOR ENERGY LABORATORY
CO., LTD.) [JP/JP]; 〒2430036 神奈川県厚木
市長谷398 Kanagawa (JP).

(72) 発明者: 宮入 秀和 (MIYAIRI, Hidekazu);
〒2430036 神奈川県厚木市長谷398株式会社
半導体エネルギー研究所内 Kanagawa (JP).
中島基 (NAKASHIMA, Motoki); 〒2430036 神

奈川県厚木市長谷398株式会社半導体エネ
ルギー研究所内 Kanagawa (JP).

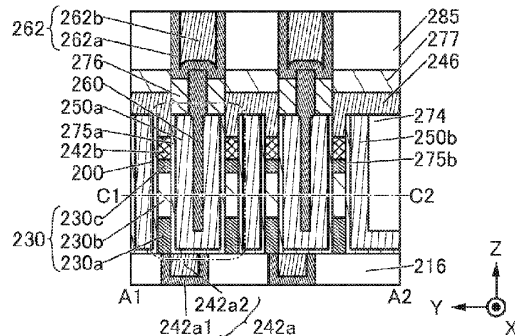
(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ,
BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH,
CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO,
DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP,
KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,
LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW,
MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE,
PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD,
SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT,
TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS,
MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM,
ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,
TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ,

(54) Title: SEMICONDUCTOR DEVICE AND STORAGE DEVICE

(54) 発明の名称: 半導体装置、記憶装置

図5B



(57) Abstract: Provided is a semiconductor device that allows for microfabrication or high integration. This semiconductor device includes: a first electrical conductor; a metal oxide disposed on the first electrical conductor; a second electrical conductor disposed on the metal oxide; a first insulator; a second insulator disposed on the first insulator; and a third electrical conductor disposed on the second insulator. The first electrical conductor has a region which overlaps with the metal oxide. The metal oxide has a first opening. The second electrical conductor has a second opening. The first opening and the second opening overlap one another. The first insulator is disposed inside each of the first opening and the second opening. The second insulator is disposed in a recessed portion of the first insulator. The third electrical conductor is disposed in a recessed portion of the second insulator.

[続葉有]



WO 2023/042022 A1

DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS,
SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 国際調査報告（条約第21条(3)）
- 白黒。出願原本にはカラー又はグレースケールの情報が含まれており、PATENTSCOPE からのダウンロードが可能。

(57) 要約：微細化または高集積化が可能な半導体装置を提供する。半導体装置は、第1の導電体と、第1の導電体上の金属酸化物と、金属酸化物上の第2の導電体と、第1の絶縁体と、第1の絶縁体上の第2の絶縁体と、第2の絶縁体上の第3の導電体と、を有する。第1の導電体は、金属酸化物と重畳する領域を有する。金属酸化物は、第1の開口を有する。第2の導電体は、第2の開口を有する。第1の開口と、第2の開口と、は重なる。第1の絶縁体は、第1の開口、及び第2の開口それぞれの内側に配置される。第2の絶縁体は、第1の絶縁体の凹部に配置される。第3の導電体は、第2の絶縁体の凹部に配置される。