



EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 균일한 핀 포스와 아크를 방지할 수 있는 고전압-고전류용 전력반도체용 프로브 카드가 개시된다. 본 발명의 일 측면에 따른 고전압-고전류용 전력반도체용 프로브 카드는 일측에 복수개의 프로브 핀이 통과하여 검사 대상물의 단자에 접촉함으로써 테스트가 이루어지는 테스트 공간을 형성할 수 있도록 관통 홀이 형성된 PCB; 및 상기 PCB의 관통 홀에 배치되고 상기 복수개의 프로브 핀의 일부가 고정되어 지지되는 핀 인서트 블록;을 포함하고, 상기 복수개의 프로브 핀은 단자와 접촉하게 되는 각각의 단부가 동일한 높이에 배치되도록 상기 핀 인서트 블록에 고정될 수 있다.