

明 細 書

発明の名称： 接続組立体、および検査装置

技術分野

[0001] 本開示は、接続組立体、および検査装置に関する。

背景技術

[0002] 検査装置は、テストに接続したプローブカードの複数のプローブを、基板の複数の被検査デバイスに接触させて、各被検査デバイスの電氣的検査を行う。この種の検査装置は、プローブの消耗等に応じてプローブカードの交換を行っている。

[0003] コンデンサ等の電子部品がプローブカードに実装されている場合は、まだ使用可能な電子部品もプローブカードの交換に伴い廃棄することになる。電子部品の廃棄に伴うテストコストを低減するために、例えば、特許文献1に開示の検査装置は、テストとプローブカードとの間に中間接続部材を介在させた構成としており、この中間接続部材に電子部品を実装している。

先行技術文献

特許文献

[0004] 特許文献1：特開2020-64914号公報

発明の概要

発明が解決しようとする課題

[0005] 本開示は、簡単かつ精度よく実装した電子部品を適用可能であり、これによりプローブカードを安定的に交換および使用できる技術を提供する。

課題を解決するための手段

[0006] 本開示の一態様によれば、テストの複数のテスト側端子と、プローブカードの複数のプローブカード側端子とを電氣的に接続する接続組立体であって、前記接続組立体は、中間接続部材、および前記中間接続部材に積層される接続用基板を備え、前記中間接続部材は、前記複数のテスト側端子および前記複数のプローブカード側端子の間をそれぞれ電氣的に接続する複数の接続

ピンと、前記複数の接続ピンの一端を保持する第1フレーム部と、前記複数の接続ピンの他端を保持する第2フレーム部と、前記第1フレーム部および前記第2フレーム部のうち少なくとも一方に設けられる収容空間と、を含み、前記接続用基板は、前記収容空間を有する前記第1フレーム部および／または前記第2フレーム部に積層され、かつ前記複数の接続ピンに電氣的に接続される導通部と、前記導通部に電氣的に接続され、前記収容空間に配置される電子部品と、を含む、接続組立体が提供される。

発明の効果

- [0007] 一態様によれば、簡単かつ精度よく実装した電子部品を適用可能であり、これによりプローブカードを安定的に交換および使用できる。

図面の簡単な説明

- [0008] [図1]一実施形態の検査装置を複数搭載した検査システムを示す斜視図である。
- [図2]検査装置を概略的に示す側面断面図である。
- [図3]テストとプローブカードの間に設けられるインタフェースを概略的に示す説明図である。
- [図4A]第1構成例に係る接続組立体を分解して示す側面断面図である。
- [図4B]第1構成例に係る接続組立体の設置状態を示す側面断面図である。
- [図5A]第1構成例に係る接続用基板の上面を示す図である。
- [図5B]接続用基板の下面を示す図である。
- [図6]第2構成例に係る接続組立体を示す側面断面図である。
- [図7]第3構成例に係る接続組立体の一部を拡大して示す側面断面図である。
- [図8]第3構成例に係る接続用基板の上面を示す図である。
- [図9A]第4構成例に係る接続組立体を分解して示す側面断面図である。
- [図9B]第4構成例に係る接続組立体の設置状態を示す側面断面図である。
- [図10]第4構成例に係る接続用基板とメイン上フレームとの組立を説明する図である。

発明を実施するための形態

- [0009] 以下、図面を参照して本開示を実施するための形態について説明する。各図面において、同一構成部分には同一符号を付し、重複した説明を省略する場合がある。
- [0010] 図1は、一実施形態の検査装置を複数搭載した検査システム10の構成例を示す斜視図である。検査システム10は、基板の一例であるウエハに形成された複数の被検査デバイス（DUT：Device Under Test）の電気特性を検査するシステムである。なお、基板は、ウエハに限定されず、被検査デバイスが配置されたキャリア、ガラス基板、チップ単体、電子回路基板等でもよい。被検査デバイスとしては、半導体デバイスや他の電子デバイス等があげられる。
- [0011] 検査システム10は、直方体状に形成され、複数の検査室11を有する検査部12と、検査前の複数のウエハWまたは検査済の複数のウエハWを待機させるローダ部13と、検査部12およびローダ部13の間に設けられる搬送部14と、を備える。検査部12は、例えば、4つの検査室11をY軸方向に並べて配置しており、この列をZ軸方向に3段配置している。各検査室11内には、後述する検査装置20（図2参照）がそれぞれ設けられている。
- [0012] 搬送部14内には、ウエハWを搬送可能な搬送ロボット（不図示）が設けられている。搬送ロボットは、ローダ部13から検査前のウエハWを受け取って各検査室11のうち目標の検査室11に搬入し、また検査が終了した検査室11の検査済のウエハWを受け取ってローダ部13に搬入する。
- [0013] 図2は、検査システム10の各検査室11に設けられた検査装置20を示す概略断面図である。検査装置20は、テスト30と、インタフェース40と、プローブカード50と、を有する。検査装置20は、ウエハWの各DUTの電氣的検査を、プローブカード50を介してテスト30により行う。
- [0014] テスト30は、水平に設けられたテストマザーボード31と、テストマザーボード31のスロットに立設状態で装着された複数の検査回路ボード32と、検査回路ボード32を収容する筐体33と、を有する。テストマザーボ

ード31の底部には、複数の端子（不図示）が設けられている。

- [0015] プローブカード50は、上面に複数の端子を有する板状の基部51と、基部51の下面に設けられた複数のプローブ52と、を有する。複数のプローブ52は、ウエハWの各DUTに接触する。ウエハWは、ステージ60に吸着された状態でアライナ（不図示）により位置決めされる。各プローブ52は、位置決め状態でウエハWの各DUTにそれぞれ接触する。
- [0016] インタフェース40は、テスト30とプローブカード50とを電氣的に接続するための部材であり、ポゴフレーム41と、ポゴブロックとしての機能を有する接続組立体42と、を含む。
- [0017] 図3は、テスト30とプローブカード50の間に設けられるインタフェース40を概略的に示す説明図である。ポゴフレーム41は、高強度で剛性が高く、熱膨張係数が小さい材料、例えばNiFe合金により形成されている。ポゴフレーム41は、厚さ方向（Z軸方向）に貫通する複数の孔部43を有する。各孔部43の各々には接続組立体42が挿入される。
- [0018] 接続組立体42は、各孔部43に対する挿入された状態で、ポゴフレーム41に位置決めされて、テスト30におけるテストマザーボード31の端子と、プローブカード50における基部51の端子とを接続する。この接続組立体42の詳細については後述する。
- [0019] 図2に戻り、検査装置20は、テストマザーボード31とポゴフレーム41との間にシール部材45を備え、ポゴフレーム41とプローブカード50との間にシール部材46を備える。検査装置20は、シール部材45で囲まれたテストマザーボード31とインタフェース40との間の空間を真空引きすることで、インタフェース40をテストマザーボード31に吸着する。また、検査装置20は、シール部材46で囲まれたインタフェース40とプローブカード50との間の空間を真空引きすることで、プローブカード50をインタフェース40に吸着する。
- [0020] さらに、検査装置20は、ウエハWを囲むシール部材61をステージ60の上面に有する。検査システム10は、アライナ（不図示）によりステージ

60を上昇させて、プローブカード50の各プローブ52をウエハWの各DUTの電極に接触させる。この際、検査装置20は、ステージ60のシール部材61をポゴフレーム41に接触させ、シール部材61で囲まれた空間を真空引きすることで、ステージ60をインタフェース40に吸着する。

[0021] 〔第1構成例〕

次に、第1構成例に係る接続組立体42について、図3～図5Bを参照しながら説明する。図4Aは、第1構成例に係る接続組立体42を分解して示す側面断面図である。図4Bは、第1構成例に係る接続組立体42の設置状態を示す側面断面図である。図5Aは、第1構成例に係る接続用基板80の上面を示す図である。図5Bは、接続用基板80の下面を示す図である。

[0022] 接続組立体42は、中間接続部材70と、中間接続部材70の上面および下面に積層される2枚（一対）の接続用基板80と、を備える。なお、接続用基板80は、ウエハWの検査に要する回路に応じて適宜セットされればよく、その数は1枚または複数枚のいずれでもよい。例えば、接続組立体42は、中間接続部材70の上面（一方向）のみに1枚の接続用基板80を積層する構成でもよく、逆に中間接続部材70の下面（他方向）のみに1枚の接続用基板80を積層する構成でもよい。

[0023] 中間接続部材70は、ポゴフレーム41の孔部43に挿入されて、ポゴフレーム41に固定される部材である。中間接続部材70は、上フレーム部71（第1フレーム部）と、下フレーム部72（第2フレーム部）と、上フレーム部71および下フレーム部72にわたって設けられる接続ピン群73と、を含む。接続ピン群73は、テストマザーボード31の各テスト側端子311（図4B参照）、およびプローブカード50の各プローブカード側端子511に対応する数の接続ピン731により構成されている。また、中間接続部材70は、複数の接続ピン731の他に、上フレーム部71と下フレーム部72の間を支持する複数の支持ピン74を備える。

[0024] 上フレーム部71は、絶縁性を有する樹脂材料により構成されている。上フレーム部71は、平面視（上方から下方への矢視）で略正方形状に形成さ

れ、かつ上下方向に沿って適宜の厚みを有するブロック状に形成されている。

[0025] 下フレーム部 7 2 も、絶縁性を有する樹脂材料により構成され、接続ピン群 7 3 を挟んで上フレーム部 7 1 と対称の形状に形成されている。すなわち、下フレーム部 7 2 も、平面視（下方から上方への矢視）で略正形状に形成され、かつ上下方向に沿って適宜の厚みを有するブロック状に形成されている。

[0026] 接続ピン群 7 3 の各接続ピン 7 3 1 は、上下方向に沿って直線状かつ互いに平行に延在している。接続ピン群 7 3 は、平面視で、複数の接続ピン 7 3 1 を所定の並びに配置している。図 3 の例では、接続ピン群 7 3 は、上フレーム部 7 1 および下フレーム部 7 2 の所定の側面に対して平行な第 1 方向に、複数の接続ピン 7 3 1 を直線状かつ等間隔に並べた接続ピン列 7 3 1 L を有する。さらに、接続ピン群 7 3 は、2 列の接続ピン列 7 3 1 L を第 1 方向と直交する第 2 方向に隣接して配置した小ピン群 7 3 1 G を有し、この小ピン群 7 3 1 G を第 2 方向に沿って間隔をあけて複数（図 3 では 3 つ）配置している。なお、接続ピン群 7 3 は、テスト 3 0 のテスト側端子 3 1 1 やプローブカード 5 0 のプローブカード側端子 5 1 1 に応じて、各接続ピン 7 3 1 の配列を適切に形成し得る。

[0027] 複数の支持ピン 7 4 は、上フレーム部 7 1 および下フレーム部 7 2 の外周部付近、および／または上フレーム部 7 1 および下フレーム部 7 2 の中心部付近に設けられる。各支持ピン 7 4 は、接続ピン 7 3 1 よりも太く形成され、当該接続ピン 7 3 1 よりも剛性（大きな弾性率）を有する材料によって構成される。これにより、各支持ピン 7 4 は、上フレーム部 7 1 と下フレーム部 7 2 の間隔を一定に維持できる。

[0028] より具体的には、中間接続部材 7 0 の上フレーム部 7 1 は、複数の接続ピン 7 3 1 を収容する複数の接続ピン用孔 7 1 1 と、複数の支持ピン 7 4 を収容する複数の支持ピン用孔 7 1 2 と、当該上フレーム部 7 1 の上面から下方に窪む複数の収容空間 7 1 3 と、を含む。各接続ピン 7 3 1 の上端（一端）

は、接続ピン用孔 7 1 1 を囲う上フレーム部 7 1 の内周面に対して、適宜の固定手段により保持される。固定手段としては、例えば、嵌合、接着、溶着等があげられる。同様に、各支持ピン 7 4 の上端（一端）は、支持ピン用孔 7 1 2 を囲う上フレーム部 7 1 の内周面に、適宜の固定手段により保持される。

[0029] 複数の接続ピン用孔 7 1 1 は、接続ピン群 7 3 の配列に対応する位置に形成されている。各接続ピン用孔 7 1 1 に固定された各接続ピン 7 3 1 の最上端は、上フレーム部 7 1 の上面に露出される。各接続ピン 7 3 1 の最上端は、上フレーム部 7 1 の上面に対して面一となる形態でもよく、上フレーム部 7 1 の上面よりも若干突出した形態でもよい。複数の支持ピン用孔 7 1 2 は、接続ピン群 7 3 の隙間（例えば、上フレーム部 7 1 の外周部かつ小ピン群 7 3 1 G 同士の間）に適宜配置される。

[0030] また、複数の収容空間 7 1 3 は、接続ピン群 7 3 において隣接する 2 つの小ピン群 7 3 1 G 同士の間設けられる。図 3 の例では、上フレーム部 7 1 は、平面視で長形状の収容空間 7 1 3 を 2 つ備えている。各収容空間 7 1 3 の長辺は、第 1 方向に沿って延在している。さらに図 3 の例では、各収容空間 7 1 3 は、上フレーム部 7 1 の側面および底面で囲った凹状に形成されている。なお、収容空間 7 1 3 の数は、特に限定されず、1 つでもよく、3 つ以上でもよい。収容空間 7 1 3 の平面形状も、特に限定されず、正方形状、円形状等の任意の形状をとり得る。収容空間 7 1 3 は、上フレーム部 7 1 を貫通する孔でもよい。

[0031] また、図 3、図 4 A および図 4 B の例では、上フレーム部 7 1 は、上下方向に 2 つのパーツに分割可能な構造としている。例えば、上フレーム部 7 1 は、接続ピン群 7 3（複数の接続ピン 7 3 1）および複数の支持ピン 7 4 を保持するメイン上フレーム 7 5（第 1 パーツ）と、メイン上フレーム 7 5 の上面に装着されるサブ上フレーム 7 6（第 2 パーツ）と、を有する。メイン上フレーム 7 5 およびサブ上フレーム 7 6 は、相互に着脱可能な係合機構（不図示）を有し、係合状態で一体化した上フレーム部 7 1 を構成する。係合

機構の一例としては、メイン上フレーム 7 5 およびサブ上フレーム 7 6 のうち一方に設けられる係合爪部と、他方に設けられて係合爪部が引っ掛かり可能な係合穴部を適用できる。勿論、上フレーム部 7 1 は、分割不能な 1 つのパーツにより構成されてもよい。

[0032] メイン上フレーム 7 5 は、上述した上フレーム部 7 1 の各接続ピン用孔 7 1 1、各支持ピン用孔 7 1 2 を有すると共に、各収容空間 7 1 3 を構成する凹部 7 5 c を有する。サブ上フレーム 7 6 は、第 1 方向に並ぶメイン上フレーム 7 5 の各接続ピン用孔 7 1 1 に対向する位置に第 1 長孔 7 6 h 1 と、各凹部 7 5 c に対向する位置に第 2 長孔 7 6 h 2 とを有する。サブ上フレーム 7 6 の複数の第 2 長孔 7 6 h 2 は、サブ上フレーム 7 6 の各凹部 7 5 c に連通することで、上フレーム部 7 1 の各収容空間 7 1 3 を形成する。

[0033] 図 4 A に示すように、サブ上フレーム 7 6 の複数の第 1 長孔 7 6 h 1 には、絶縁性を有すると共に、弾性変形可能な弾性接点部材 7 7 が収容される。弾性接点部材 7 7 は、平面視で、第 1 長孔 7 6 h 1 に一致する長さを有する。弾性接点部材 7 7 は、断面視で半円形状に形成されたエラストマ（合成ゴム、天然ゴム等）からなる弾性体と、この弾性体の外側円弧部分に沿って延在する複数の導電フィルム線と、を有する（共に不図示）。各導電フィルム線は、メイン上フレーム 7 5 の各接続ピン 7 3 1 にそれぞれ対向するように、弾性体の長手方向（第 1 方向）に沿って等間隔に設けられている。

[0034] 弾性接点部材 7 7 は、サブ上フレーム 7 6 の上面および下面から弾性体の一部を突出させた状態でサブ上フレーム 7 6 に保持される。サブ上フレーム 7 6 の下面から突出した弾性体の下部の各導電フィルム線は、メイン上フレーム 7 5 とサブ上フレーム 7 6 の係合状態で、メイン上フレーム 7 5 の各接続ピン 7 3 1 に電氣的に接続する接点となる。サブ上フレーム 7 6 の上面から突出した弾性体の上部の各導電フィルム線は、後述する接続用基板 8 0 の各ビア 8 2 1 に電氣的に接続する接点となる。

[0035] このように、上フレーム部 7 1 は、サブ上フレーム 7 6 に弾性接点部材 7 7 を適用することで、インタフェース 4 0 の吸着に伴い、弾性接点部材 7 7

を弾性変形させながらテスト 30 の各テスト側端子 311 と各接続ピン 731 との間を導通できる。そのため、中間接続部材 70 は、全てのテスト側端子 311 および全ての接続ピン 731 同士を安定して接続することが可能となる。なお、中間接続部材 70 は、このようなサブ上フレーム 76 の構成に限らず、例えば、上下方向に弾力的に伸縮可能なスプリングピンを各支持ピン 74 に採用して柔軟性を確保してもよく、各接続ピン 731 自体に弾力的に伸縮可能なボゴピンを適用してもよい。

[0036] 一方、上フレーム部 71 の上面に積層される接続用基板 80 は、可撓性を有し、上フレーム部 71 よりも充分に薄く形成される。この接続用基板 80 は、シート体 81 と、シート体 81 の厚み方向に貫通して設けられる複数のビア 821 を有するビア群 82 と、各ビア 821 に導通する導電パターン 83 と、導電パターン 83 に導通する複数の電子部品 84 と、を含む。すなわち、ビア 821 および導電パターン 83 は、複数の電子部品 84 に電氣的に接続される接続用基板 80 の導通部を構成している。

[0037] シート体 81 は、絶縁性を有するフレキシブル基板（ポリイミドフィルム、ポリエステルフィルム等）が適用され、平坦状を呈することが可能である。図 5 A および図 5 B に示すように、シート体 81 は、平面視で、上フレーム部 71 の上面と略一致する方形状に形成されている。なお、シート体 81 は、上フレーム部 71 の各接続ピン 731 に対応する位置にビア 821 を備えていれば、その形状について特に限定されず、上フレーム部 71 の上面よりも大きく形成されてもよく、上フレーム部 71 の上面よりも小さく形成されてもよい。また、シート体 81 は、可撓性を備えずに平坦状を維持する基板、例えばガラスエポキシ基板、セラミックス基板等のリジッド基板であってもよい。

[0038] ビア群 82 を構成する各ビア 821 は、導電性を有する金属材料により形成され、シート体 81 の厚み方向に沿って短く延在している。例えば、各ビア 821 の厚みは、当該各ビア 821 の直径よりも短く形成されている。各ビア 821 は、シート体 81 の上面および／または下面から突出して設けら

れてもよく、シート体 8 1 の上面および／または下面と面一に設けられてもよい。

- [0039] 各ビア 8 2 1 は、各接続ピン 7 3 1 に対向する位置に配置されている。つまり、ビア群 8 2 は、第 1 方向に沿って複数のビア 8 2 1 を直線状かつ等間隔に並べたビア列 8 2 1 L を有する。さらに、ビア群 8 2 は、第 1 方向と直交する第 2 方向に隣接して 2 列のビア列 8 2 1 L を配置した小ビア群 8 2 1 G を有し、この小ビア群 8 2 1 G を第 2 方向に沿って間隔をあけて複数（図 3 では 3 つ）配置している。このように構成されたビア群 8 2 は、上フレーム部 7 1 と接続用基板 8 0 を位置決めした状態で、各接続ピン 7 3 1 と各ビア 8 2 1 とを対向させる。したがって、接続組立体 4 2 は、ビア群 8 2 を介して接続ピン群 7 3 とテスト 3 0 の各テスト側端子 3 1 1 とを良好に接触させて導通させることができる。
- [0040] 導電パターン 8 3 は、シート体 8 1 の表面（上面、下面）または内部に設けられる。導電パターン 8 3 は、テスト 3 0 によるウエハ W の検査内容に応じて、各ビア 8 2 1 間、電子部品 8 4 等を電氣的に接続する適宜の回路形状を呈している。
- [0041] 電子部品 8 4 は、導電パターン 8 3 に導通するように実装され、ウエハ W の検査において所定の役割を果たす部品である。一実施形態において、電子部品 8 4 は、高周波ノイズを除去するためのバイパスコンデンサ 8 4 1 を適用できる。バイパスコンデンサ 8 4 1 は、例えば、 $1\ \mu\text{F}$ ～ $4.7\ \mu\text{F}$ の容量を有するコンデンサである。このようにバイパスコンデンサ 8 4 1 を実装することにより、従来、プローブカードに実装していたバイパスコンデンサが不要となる。
- [0042] あるいは、電子部品 8 4 は、プローブ 5 2 のインピーダンス整合用の終端抵抗器 8 4 2 を適用できる。この場合、終端抵抗器 8 4 2 は、適宜の経路を介して GND に接続される構成でもよい。また、電子部品 8 4 は、上記のバイパスコンデンサ 8 4 1 や終端抵抗器 8 4 2 に限定されず、例えば、コイル、トランジスタ、ダイオード、リレー等であってもよく、回路基板、集積回

路（ＩＣ：Integrated Circuit）であってもよい。

[0043] そして、本実施形態に係る接続用基板８０は、シート体８１の下面（裏面：一方の表面）、かつ上フレーム部７１の各収容空間７１３に対向する位置に複数の電子部品８４を実装している。各電子部品８４は、各小ビア群８２１Ｇの間において、長手方向（第１方向）に沿って並んで配列されている。シート体８１の下面から突出した各電子部品８４は、接続用基板８０を上フレーム部７１に対して位置決めおよび積層した状態で、各収容空間７１３内に配置（収容）される。

[0044] したがって、図４Ｂに示すように、接続組立体４２は、電子部品８４を有する接続用基板８０を中間接続部材７０に積層した場合でも、接続組立体４２（接続用基板８０）の上面が部分的に盛り上がって各ビア８２１が位置ずれすることを防止できる。これにより、接続組立体４２は、全体の厚み大きく増すことなく、接続用基板８０を介して、テスト３０の各テスト側端子３１１と各接続ピン７３１とを良好に接続できる。

[0045] そして、接続組立体４２は、下フレーム部７２、および下フレーム部７２に積層される接続用基板８０についても、上フレーム部７１、および上フレーム部７１に積層される接続用基板８０と同様の構成とすることができる。すなわち、下フレーム部７２は、上フレーム部７１と同様に、複数の接続ピン用孔７２１と、複数の支持ピン７４を収容する複数の支持ピン用孔７２２と、当該下フレーム部７２の下面から上方に窪む複数の収容空間７２３と、を含む。また、下フレーム部７２は、上下方向に２つのパーツに分割可能な構造（メイン下フレーム７８、サブ下フレーム７９）に構成されてもよい。さらに、下フレーム部７２の下面に積層される接続用基板８０は、シート体８１と、複数のビア８２１を有するビア群８２と、各ビア８２１に導通する導電パターン８３と、導電パターン８３に導通する複数の電子部品８４と、を含んで構成される。下フレーム部７２の下面に積層される接続用基板８０の各ビア８２１は、プローブカード５０（基部５１）の各プローブカード側端子５１１と、各接続ピン７３１とを導通させる。

[0046] 以上のように、第1実施形態に係る接続組立体42は、中間接続部材70と、中間接続部材70の上面および／または下面に積層される接続用基板80と、を有する。これにより、接続組立体42は、平坦状を呈する（2次元状の）接続用基板80に電子部品84を簡単に実装でき、3次元状の中間接続部材70に電子部品84を実装する場合に比べて、製造効率、実装精度等を向上させることが可能となる。そして、接続用基板80に電子部品84を実装することにより、従来、プローブカードに実装していた電子部品が不要となる。よって、プローブカード50は、実装する部品が少なくなり、プローブ52を高い密度で配置することができる。また、接続用基板80は、簡単に使い回すことができるので、プローブ52が消耗した場合のプローブカード50の交換に伴うコストが大幅に低廉化される。

[0047] しかも、接続組立体42は、中間接続部材70の各収容空間713、723に電子部品84を配置するので、接続用基板80を平坦状に維持できる。このため、接続組立体42は、中間接続部材70の各接続ピン731および接続用基板80の各ビア821を通して、テスト30の各テスト側端子311およびプローブカード50の各プローブカード側端子511の間を良好に導通させることができる。

[0048] なお、本開示に係る検査装置20および接続組立体42は、上記の実施形態に限定されず、種々の構成例、変形例をとり得ることは勿論である。例えば、中間接続部材70および接続用基板80の形状は、平面視で略正方形状に形成されることに限らず、長方形状や円形状等でもよい。

[0049] 〔第2構成例〕

次に、第2構成例に係る接続組立体42Aについて、図6を参照しながら説明する。図6は、第2構成例の接続組立体42Aを示す側面断面図である。

[0050] 第2構成例に係る接続組立体42Aは、1枚の接続用基板80Aにより水平方向に配置された複数の中間接続部材70を覆う点で、第1構成例に係る接続組立体42とは異なる。接続組立体42Aの他の構成は、第1構成例に

係る接続組立体42と基本的には同一であるため、具体的な説明については省略する。なお、図6では、上フレーム部71に接続用基板80Aを積層する一方で、下フレーム部72には接続用基板80Aを積層していない接続組立体42Aを図示している。接続組立体42Aは、これに限らず、下フレーム部72のみに接続組立体42Aを配置してもよく、あるいは上フレーム部71と下フレーム部72の両方に接続組立体42Aを配置してもよい。

[0051] 接続用基板80Aは、ポゴフレーム41の上面の面方向（水平方向）に延在し、隣接する複数の中間接続部材70同士の上面に積層される。接続用基板80Aは、各中間接続部材70の各接続ピン731の各々に対向する複数のビア821（ビア群82）と、各収容空間713の各々に対向する複数の電子部品84と、を有する。また、接続用基板80Aは、各中間接続部材70の積層状態で弾性変形しない硬質性（非可撓性）を有してもよい。

[0052] 以上のように構成された接続組立体42Aは、各中間接続部材70と接続用基板80Aの積層状態で、接続用基板80Aを通してテスト30の各テスト側端子311に安定的に導通しつつ、接続用基板80Aの各電子部品84を機能させることができる。特に、複数の中間接続部材70に接続用基板80Aを積層することで、接続組立体42Aの部品点数を減らしてコストダウンを促すことができる。なお、図6では、2つの中間接続部材70に対して1つの接続用基板80Aを適用した形態を図示しているが、1つの接続用基板80Aが積層される中間接続部材70の数は特に限定されない。例えば、接続組立体42Aは、ポゴフレーム41の上面または下面の全体を覆い、ポゴフレーム41内の全ての中間接続部材70に積層可能な1つの接続用基板80Aを採用してもよい。また、ポゴフレーム41および接続用基板80Aは、相互に位置決め可能な固定機構（不図示）を備え、各中間接続部材70に対する接続用基板80Aの位置ずれを抑制することが好ましい。

[0053] 〔第3構成例〕

次に、第3構成例に係る接続組立体42Bについて、図7および図8を参照しながら説明する。図7は、第3構成例に係る接続組立体の一部を拡大し

て示す側面断面図である。図 8 は、第 3 構成例に係る接続用基板 80B の上面を示す図である。

[0054] 第 3 構成例に係る接続組立体 42B は、中間接続部材 70 の各收容空間 713 に接続用基板 80B 自体をそれぞれ收容する点で、上記の接続組立体 42、42A とは異なる。接続組立体 42B の他の構成は、第 1 構成例に係る接続組立体 42 と基本的には同一であるため、具体的な説明については省略する。なお、図 7 では、上フレーム部 71 に接続用基板 80B を適用した例を図示しているが、接続組立体 42B は、これに限定されないことは勿論である。例えば、接続組立体 42B は、下フレーム部 72 のみに接続用基板 80B を適用してもよく、あるいは上フレーム部 71 と下フレーム部 72 の両方に接続用基板 80B を適用してもよい。

[0055] 各接続用基板 80B は、可撓性を有するシート体 85 と、シート体 85 の上面に形成された導電パターン 83 および電子部品 84（バイパスコンデンサ 841、終端抵抗器 842）と、を含む。シート体 85 は、上フレーム部 71 に形成された各收容空間 713（メイン上フレーム 75 の凹部 75c）の底面の幅よりも大きな幅を有する。なお、シート体 85 の長手方向の寸法は、各收容空間 713 の長手方向の寸法と同一であってよい。このように構成されたシート体 85 は、凹部 75c の底面に收容された状態で、各電子部品 84 よりも幅方向外側の部分が凹部 75c の側面によって湾曲した形状に弾性変形する。

[0056] 導電パターン 83 は、各電子部品 84 からシート体 85 の短手方向に延在して、電子部品 84 とシート体 85 の側縁の接点との間を電氣的に導通している。導電パターン 83 の側縁の接点は、上フレーム部 71 に形成された複数の配線 714 に対して、接合部 86 を介して電氣的に接続される。接合部 86 は、例えば、半田を適用できる。上フレーム部 71 の各配線 714 は、弾性接点部材 77 を介して各接続ピン 731 に導通している。

[0057] 接続用基板 80B の各電子部品 84 は、シート体 85 の上面に設けられ、シート体 85 と一体に各收容空間 713 に收容される。これにより、接続組

立体42Bは、各電子部品84を各収容空間713から突出させることなく接続用基板80Bを設置できる。よって、接続組立体42Bは、接続用基板80Bを介さずに、テスト30の各テスト側端子311と、中間接続部材70の各接続ピン731（弾性接点部材77を含む）とを直接的に接続することができ、安定的な接続状態を構築することが可能となる。

[0058] 〔第4構成例〕

次に、第4構成例に係る接続組立体42Cについて、図9A、図9Bおよび図10を参照しながら説明する。図9Aは、第4構成例に係る接続組立体42Cを分解して示す側面断面図である。図9Bは、第4構成例に係る接続組立体42Cの設置状態を示す側面断面図である。図10は、第4構成例に係る接続用基板80Cとメイン上フレーム75との組立を説明する図である。

[0059] 第4構成例に係る接続組立体42Cは、メイン上フレーム75とサブ上フレーム76のとの間に接続用基板80Cを挟み込む点で、上記の接続組立体42、42A、42Bとは異なる。接続組立体42Cの他の構成は、第1構成例に係る接続組立体42と基本的には同一であるため、具体的な説明については省略する。なお、図9A～図10では、上フレーム部71に対して接続用基板80Cを適用した例を図示しているが、これに限定されないことは勿論である。例えば、接続組立体42Cは、下フレーム部72のみに接続用基板80Cを適用してもよく、あるいは上フレーム部71と下フレーム部72の両方に接続用基板80Cを適用してもよい。

[0060] 接続用基板80Cは、第1構成例の接続用基板80と同様に、シート体81、ビア群82（複数のビア821）、導電パターン83および複数の電子部品84を有する。各ビア821の下端は、メイン上フレーム75の上面に露出されている各接続ピン731の上端に接触する。一方、各ビア821の上端は、サブ上フレーム76の下面に露出されている弾性接点部材77の導電フィルム線の下端（接点）に接触する。

[0061] 各電子部品84は、メイン上フレーム75の凹部75cに対向するシート

体 8 1 の下面側に実装されている。したがって、接続用基板 8 0 C は、上フレーム部 7 1 に積層した状態で、各電子部品 8 4 を収容空間 7 1 3 内に配置することができ、シート体 8 1 を平坦状に維持することができる。なお、電子部品 8 4 の突出高さがサブ上フレーム 7 6 の厚みよりも小さい場合、電子部品 8 4 は、シート体 8 1 の上面に設けられてもよい。これにより、接続組立体 4 2 C は、電子部品 8 4 を第 2 長孔 7 6 h 2 に収容できる。

[0062] シート体 8 1 は、上フレーム部 7 1 と略同形状に形成され、可撓性を有している。シート体 8 1 は、メイン上フレーム 7 5 の上面の形状とサブ上フレーム 7 6 の下面の形状とに応じて適宜変形して、これらのフレームの間に隙間なく挟み込まれる。図 1 0 に示すように、シート体 8 1 の外縁において適宜の位置には、複数の位置決め用片部 8 8 が連続して形成されている。各位置決め用片部 8 8 は、厚み方向に貫通する位置決め用孔 8 8 h を有している。これに対して、メイン上フレーム 7 5 は、側辺から水平方向外側に突出する複数の突部 7 1 5 を備える。各突部 7 1 5 の上面には、位置決め用孔 8 8 h よりも小さな位置決め用突起 7 1 5 a が突出している。

[0063] なお、位置決め用孔 8 8 h や位置決め用突起 7 1 5 a 等の位置決め機構は、第 4 構成例にのみ適用されるものではなく、第 1 構成例～第 3 構成例にも適用し得る。位置決め機構は、孔や突起に限らず、種々の構成を適用してよいことは勿論である。

[0064] 以上の接続組立体 4 2 C を組み立てる組立方法では、メイン上フレーム 7 5 の上面に接続用基板 8 0 C を配置する第 1 工程と、接続用基板 8 0 C を配置したメイン上フレーム 7 5 とサブ上フレーム 7 6 とを係合させる第 2 工程と、をこの順に実施する。

[0065] 第 1 工程では、メイン上フレーム 7 5 の各位置決め用突起 7 1 5 a が接続用基板 8 0 C の各位置決め用孔 8 8 h に挿通するように、メイン上フレーム 7 5 の上面に対する接続用基板 8 0 C の水平方向の向きを調整する。これにより、接続用基板 8 0 C の各ビア 8 2 1 がメイン上フレーム 7 5 の各接続ピン 7 3 1 に対向し、かつ各電子部品 8 4 が各収容空間 7 1 3 に対向する。こ

の状態で、接続用基板 80C がメイン上フレーム 75 の上面に載置されることで、各ビア 821 が各接続ピン 731 に接触すると共に、電子部品 84 が凹部 75c に収容される。

[0066] そして、第 2 工程では、接続用基板 80C を載置したメイン上フレーム 75 の上方でサブ上フレーム 76 の向きを調整して、接続用基板 80C にサブ上フレーム 76 を被せるようにサブ上フレーム 76 を装着していく。これにより、メイン上フレーム 75 とサブ上フレーム 76 との間に接続用基板 80C が挟み込まれ、メイン上フレーム 75 とサブ上フレーム 76 の係合機構により相互が固定される。すなわち、接続組立体 42C は、中間接続部材 70 と接続用基板 80C とを一体化させた状態となる。

[0067] フレームが一体化した状態では、上フレーム部 71 に対して接続用基板 80C が位置ずれすることがない。このため、接続組立体 42C は、各接続ピン 731、各ビア 821 および弾性接点部材 77 の各導電フィルム線同士の電氣的な接続を安定的に継続したまま、ポゴフレーム 41 に接続組立体 42C を簡単に装着することが可能となる。

[0068] 以上の実施形態で説明した本開示の技術的思想および効果について、以下に記載する。

[0069] 本開示の第 1 の態様は、テスト 30 の複数のテスト側端子 311 と、プローブカード 50 の複数のプローブカード側端子 511 とを電氣的に接続する接続組立体 42、42A～42C であって、接続組立体 42、42A～42C は、中間接続部材 70、および中間接続部材 70 に積層される接続用基板 80、80A～80C を備え、中間接続部材 70 は、複数のテスト側端子 311 および複数のプローブカード側端子 511 の間をそれぞれ電氣的に接続する複数の接続ピン 731 と、複数の接続ピン 731 の一端を保持する第 1 フレーム部（上フレーム部 71）と、複数の接続ピン 731 の他端を保持する第 2 フレーム部（下フレーム部 72）と、第 1 フレーム部および第 2 フレーム部のうち少なくとも一方に設けられる収容空間 713 と、を含み、接続用基板 80 は、収容空間 713 を有する第 1 フレーム部および／または第 2

フレーム部に積層され、かつ複数の接続ピン731に電氣的に接続される導通部（ビア821、導電パターン83）と、導通部に電氣的に接続され、収容空間713に配置される電子部品84と、を含む。

[0070] 上記によれば、接続組立体42、42A～42Cは、平坦状の接続用基板80、80A～80Cに対して電子部品84を簡単かつ精度よく実装可能であり、これによりプローブカード50を安定的に交換および使用できる。また、接続用基板80、80A～80Cの電子部品84は、プローブカード50の交換等において簡単に使い回すことができるため、テスト30の使用にかかるコストが低廉化される。特に、接続組立体42、42A～42Cは、電子部品84が収容空間713に配置されるため、中間接続部材70に接続用基板80、80A～80Cを容易に積層でき、テスト30やプローブカード50との電氣的な接続を良好に構築させることができる。

[0071] また、接続用基板80は、第1フレーム部（上フレーム部71）の表面に載置されて当該第1フレーム部とテスト30の間に挟まれる、および／または第2フレーム部（下フレーム部72）の表面に載置されて当該第2フレーム部とプローブカード50の間に挟まれる。これにより、接続組立体42は、中間接続部材70に接続用基板80を容易に積層させることができる。

[0072] また、接続用基板80Aは、複数の中間接続部材70にわたって延在し、複数の中間接続部材70の収容空間713の各々に電子部品84を配置している。これにより、接続組立体42Aは、接続用基板80Aの数を減らしつつ、複数の中間接続部材70に電子部品84を配置することができる。

[0073] また、収容空間713は、第1フレーム部（上フレーム部71）および／または第2フレーム部（下フレーム部72）に設けられた凹部75cにより構成され、接続用基板80は、凹部75cに収容されている。これにより、接続組立体42Bは、電子部品84を有する接続用基板80B全体を凹部75cに収容することで、小型化を一層促進することができる。

[0074] また、接続用基板80Bの導通部（導電パターン83）は、導電性を有する接合部86を介して凹部75cに設けられた配線714に電氣的に接続さ

れている。これにより、接続用基板 80B は、複数の接続ピン 731 に対して導電パターン 83 および電子部品 84 を安定的に接続させること可能となる。

[0075] また、第 1 フレーム部（上フレーム部 71）および／または第 2 フレーム部（下フレーム部 72）は、第 1 パーツ（メイン上フレーム 75）と第 2 パーツ（サブ上フレーム 76）とに分割可能であり、接続用基板 80C は、第 1 パーツと第 2 パーツとに挟み込まれる。これにより、接続組立体 42C は、第 1 フレーム部および／または第 2 フレーム部に対する接続用基板 80C の位置ずれを防止できる。

[0076] また、第 1 パーツ（メイン上フレーム 75）は、複数の接続ピン 731 を保持し、第 2 パーツ（サブ上フレーム 76）は、接続用基板 80C の導通部（ビア 821）を介して複数の接続ピン 731 に電氣的に接続される接点（弾性接点部材 77 の接点）を有する。これにより、接続組立体 42C は、第 1 パーツ、接続用基板 80C および第 2 パーツの間を良好に接続することができる。

[0077] また、電子部品 84 は、接続用基板 80C の一方面に設けられ、第 1 パーツ（メイン上フレーム 75）の收容空間 713（凹部 75c）に收容される。これにより、接続組立体 42C は、第 2 パーツを可及的に薄くすることができる。全体の小型化をより促進することができる。

[0078] また、接続用基板 80、80A～80C は、可撓性を有するシート状に形成されている。これにより、接続組立体 42、42A～42C は、接続用基板 80、80A～80C の変形に伴って、中間接続部材 70 に電子部品 84 を簡単に配置することができる。

[0079] また、接続用基板 80、80A～80C は、複数の位置決め用孔 88h を有し、接続用基板 80、80A～80C が積層される第 1 フレーム部（上フレーム部 71）および／または第 2 フレーム部（下フレーム部 72）は、複数の位置決め用孔 88h の各々に挿入される複数の位置決め用突起 715a を有する。これにより、接続組立体 42、42A～42C は、中間接続部材

70に対して接続用基板80、80A～80Cを簡単に位置決めでき、電気的な接続を安定化させることが可能となる。

[0080] また、第1フレーム部（上フレーム部71）および／または第2フレーム部（下フレーム部72）は、複数のパーツに分割可能であり、複数のパーツのうち複数のテスト側端子311および／または複数のプローブカード側端子511に隣接するパーツ（サブ上フレーム76、サブ下フレーム79）には、複数の接続ピン731に電氣的に接続する接点を有しかつ弾性変形可能な弾性接点部材77が設けられる。これにより、弾性接点部材77の弾性変形に伴って、各接続ピン731、各テスト側端子311、各プローブカード側端子511の全体を、柔軟に接触させることができる。

[0081] また、導通部は、接続用基板80、80A～80Cの厚み方向に貫通して複数の接続ピン731の各々に接触する複数のビア821と、ビア821と電子部品84とを電氣的に接続する導電パターン83と、を有する。これにより、接続組立体42、42A、42Cは、接続用基板80、80A、80Cの各ビア821および導電パターン83を介して、電子部品84との電気的な接続をスムーズに行うことができる。

[0082] また、電子部品84は、バイパスコンデンサ841を含む。これにより、接続組立体42、42A～42Cは、プローブカード50の交換時でも、バイパスコンデンサ841を有効に使い回すことが可能となる。

[0083] また、本開示の第2の態様は、複数のテスト側端子311を有するテスト30と、基板（ウエハW）に接触する複数のプローブ52、および複数のプローブ52に電氣的に接続される複数のプローブカード側端子511を有するプローブカード50と、複数のテスト側端子311と、複数のプローブカード側端子511とを電氣的に接続する接続組立体42、42A～42Cと、を有する検査装置20であって、接続組立体42、42A～42Cは、中間接続部材70、および中間接続部材70に積層される接続用基板80、80A～80Cを備え、中間接続部材70は、複数のテスト側端子311および複数のプローブカード側端子511の間をそれぞれ電氣的に接続する複数

の接続ピン 7 3 1 と、複数の接続ピン 7 3 1 の一端を保持する第 1 フレーム部（上フレーム部 7 1）と、複数の接続ピン 7 3 1 の他端を保持する第 2 フレーム部（下フレーム部 7 2）と、第 1 フレーム部および第 2 フレーム部のうち少なくとも一方に設けられる収容空間 7 1 3、7 2 3 と、を含み、接続用基板 8 0、8 0 A～8 0 C は、収容空間 7 1 3、7 2 3 を有する第 1 フレーム部および／または第 2 フレーム部に積層され、かつ複数の接続ピン 7 3 1 に電氣的に接続される導通部（ビア 8 2 1、導電パターン 8 3）と、導通部に電氣的に接続され、収容空間 7 1 3 に配置される電子部品 8 4 と、を含む。この場合でも、検査装置 2 0 は、簡単かつ精度よく実装した電子部品 8 4 を適用可能であり、これによりプローブカード 5 0 を安定的に交換および使用できる。

[0084] 今回開示された実施形態に係る接続組立体 4 2、4 2 A～4 2 C、および検査装置 2 0 は、すべての点において例示であって制限的なものではない。実施形態は、添付の請求の範囲およびその主旨を逸脱することなく、様々な形態で変形および改良が可能である。上記複数の実施形態に記載された事項は、矛盾しない範囲で他の構成も取り得ることができ、また、矛盾しない範囲で組み合わせることができる。

[0085] 本願は、日本特許庁に 2 0 2 2 年 1 2 月 1 3 日に出願された基礎出願 2 0 2 2 - 1 9 8 8 9 8 号の優先権を主張するものであり、その全内容を参照によりここに援用する。

符号の説明

[0086]	2 0	検査装置
	3 0	テスト
	3 1 1	テスト側端子
	4 2、4 2 A～4 2 C	接続組立体
	5 0	プローブカード
	5 1 1	プローブカード側端子
	7 0	中間接続部材

7 1	上フレーム部
7 1 3	収容空間
7 2	下フレーム部
7 3 1	接続ピン
8 0	接続用基板
8 2 1	ビア
8 3	導電パターン
8 4	電子部品

請求の範囲

- [請求項1] テスタの複数のテスト側端子と、プローブカードの複数のプローブカード側端子とを電氣的に接続する接続組立体であって、
- 前記接続組立体は、中間接続部材、および前記中間接続部材に積層される接続用基板を備え、
- 前記中間接続部材は、
- 前記複数のテスト側端子および前記複数のプローブカード側端子の間をそれぞれ電氣的に接続する複数の接続ピンと、
- 前記複数の接続ピンの一端を保持する第1フレーム部と、
- 前記複数の接続ピンの他端を保持する第2フレーム部と、
- 前記第1フレーム部および前記第2フレーム部のうち少なくとも一方に設けられる収容空間と、を含み、
- 前記接続用基板は、前記収容空間を有する前記第1フレーム部および／または前記第2フレーム部に積層され、
- かつ前記複数の接続ピンに電氣的に接続される導通部と、
- 前記導通部に電氣的に接続され、前記収容空間に配置される電子部品と、を含む、
- 接続組立体。
- [請求項2] 前記接続用基板は、前記第1フレーム部の表面に載置されて当該第1フレーム部と前記テストの間に挟まれる、および／または前記第2フレーム部の表面に載置されて当該第2フレーム部と前記プローブカードの間に挟まれる、
- 請求項1に記載の接続組立体。
- [請求項3] 前記接続用基板は、複数の前記中間接続部材にわたって延在し、複数の前記中間接続部材の前記収容空間の各々に前記電子部品を配置している、
- 請求項2に記載の接続組立体。
- [請求項4] 前記収容空間は、前記第1フレーム部および／または前記第2フレ

ーム部に設けられた凹部により構成され、
前記接続用基板は、前記凹部に收容されている、
請求項 1 に記載の接続組立体。

[請求項5] 前記接続用基板の前記導通部は、導電性を有する接合部を介して前記凹部に設けられた配線に電氣的に接続されている、
請求項 4 に記載の接続組立体。

[請求項6] 前記第 1 フレーム部および／または前記第 2 フレーム部は、第 1 パーツと第 2 パーツとに分割可能であり、
前記接続用基板は、前記第 1 パーツと前記第 2 パーツとに挟み込まれる、
請求項 1 に記載の接続組立体。

[請求項7] 前記第 1 パーツは、前記複数の接続ピンを保持し、
前記第 2 パーツは、前記接続用基板の前記導通部を介して前記複数の接続ピンに電氣的に接続される接点を有する、
請求項 6 に記載の接続組立体。

[請求項8] 前記電子部品は、前記接続用基板の一方面に設けられ、前記第 1 パーツの前記收容空間に收容される、
請求項 7 に記載の接続組立体。

[請求項9] 前記接続用基板は、可撓性を有するシート状に形成されている、
請求項 1 乃至 8 のいずれか 1 項に記載の接続組立体。

[請求項10] 前記接続用基板は、複数の位置決め用孔を有し、
前記接続用基板が積層される前記第 1 フレーム部および／または前記第 2 フレーム部は、前記複数の位置決め用孔の各々に挿入される複数の位置決め用突起を有する、
請求項 1 乃至 8 のいずれか 1 項に記載の接続組立体。

[請求項11] 前記第 1 フレーム部および／または前記第 2 フレーム部は、複数のパーツに分割可能であり、
前記複数のパーツのうち前記複数のテスト側端子および／または前

記複数のプローブカード側端子に隣接するパーツには、前記複数の接続ピンに電氣的に接続する接点を有しかつ弾性変形可能な弾性接点部材が設けられる、

請求項 1 乃至 8 のいずれか 1 項に記載の接続組立体。

[請求項12]

前記導通部は、

前記接続用基板の厚み方向に貫通して前記複数の接続ピンの各々に接触する複数のビアと、

前記ビアと前記電子部品とを電氣的に接続する導電パターンと、を有する、

請求項 1 乃至 3、6 乃至 8 のいずれか 1 項に記載の接続組立体。

[請求項13]

前記電子部品は、バイパスコンデンサを含む、

請求項 1 乃至 8 のいずれか 1 項に記載の接続組立体。

[請求項14]

複数のテスト側端子を有するテストと、

基板に接触する複数のプローブ、および前記複数のプローブに電氣的に接続される複数のプローブカード側端子を有するプローブカードと、

前記複数のテスト側端子と、前記複数のプローブカード側端子とを電氣的に接続する接続組立体と、を有する検査装置であって、

前記接続組立体は、中間接続部材、および前記中間接続部材に積層される接続用基板を備え、

前記中間接続部材は、

前記複数のテスト側端子および前記複数のプローブカード側端子の間をそれぞれ電氣的に接続する複数の接続ピンと、

前記複数の接続ピンの一端を保持する第 1 フレーム部と、

前記複数の接続ピンの他端を保持する第 2 フレーム部と、

前記第 1 フレーム部および前記第 2 フレーム部のうち少なくとも一方に設けられる収容空間と、を含み、

前記接続用基板は、前記収容空間を有する前記第 1 フレーム部およ

び／または前記第2フレーム部に積層され、
かつ前記複数の接続ピンに電氣的に接続される導通部と、
前記導通部に電氣的に接続され、前記収容空間に配置される電子部
品と、を含む、
検査装置。