(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 4 月 1 日(01.04.2010)

PCT

(10) 国際公開番号
WO 2010/035499 A1

(51) 国際特許分類:
H01L 23/12 (2006.01) *H01L 23/50* (2006.01)
H01L 21/52 (2006.01)

(21) 国際出願番号: PCT/JP2009/004932

(22) 国際出願日: 2009 年 9 月 28 日(28.09.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2008-250799 2008 年 9 月 29 日(29.09.2008) JP

(71) 出願人 (米国を除く全ての指定国について): 凸版印刷株式会社 (TOPPAN PRINTING CO., LTD.) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 戸田順子 (TODA, Junko) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP). 馬庭進 (MANIWA, Susumu) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP). 境泰宏 (SAKAI, Yasuhiro) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP). 塚本健人 (TSUKAMOTO, Takehito) [JP/JP]; 〒1108560 東京都台東区台東１丁目５番１号 凸版印刷株式会社内 Tokyo (JP).

(74) 代理人: 鈴木史朗, 外 (SUZUKI, Shirou et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

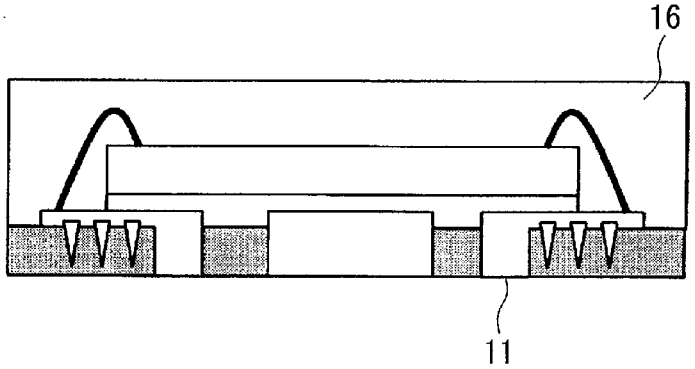
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL,

[続葉有]

(54) **Title**: LEADFRAME SUBSTRATE, METHOD FOR MANUFACTURING SAME, AND SEMICONDUCTOR DEVICE

(54) 発明の名称 : リードフレーム基板とその製造方法ならびに半導体装置

[図3B]



(57) **Abstract**: Provided are a leadframe substrate, which can be manufactured without generating failures, such as bending and curving of wiring, and ensures reliability to heat stress, a method for manufacturing such leadframe substrate, and a semiconductor device. On a first surface of a metal board, a semiconductor element mounting section and a semiconductor element electrode connecting terminal are formed, on a second surface, an external connecting terminal is formed, and wiring and a resin layer which connect the semiconductor element electrode connecting terminal and the external connecting terminal are provided. On the bottom surface of a hole section, which is partially formed on the second surface of the metal board without penetrating the metal board, a plurality of protruding sections protruding in the direction to be away from the metal plate are formed by being separately scattered with a height lower than the position of the second surface without having a current flowing between the protruding sections and the wiring.

(57) 要約:

[続葉有]

WO 2010/035499 A1

NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

本発明は、配線の折れや曲がり等の不良を発生させずに作製でき、かつ、熱応力に対する信頼性を確保したリードフレーム基板とその製造方法ならびに半導体装置であって、金属板の第１の面に半導体素子搭載部と半導体素子電極接続端子を、第２の面に外部接続端子を形成し、半導体素子電極接続端子と外部接続端子とを接続する配線および樹脂層を備え、金属板の第２の面に部分的に形成され金属板を貫通しない孔部の底面に、金属板から離れる向きに凸状を成す複数の突起を、第２の面の位置よりも低い高さで、配線とは導通させずに、個々に散在させて形成したことを特徴とする。