



159159



G00002

發明說明：

發明領域：

本發明係有關於一種半導體製程，特別是有關於一種防止光阻殘渣 (scum) 產生的方法，以改善蝕刻輪廓及避免殘渣堵塞住介層洞而不利於後續金屬化製程。

相關技術說明：

在現今半導體積體電路製程中，光學微影 (photolithography) 程序可說是極為關鍵性的步驟，其能否將所設計的線路圖案精確地轉移到半導體基底上，是決定產品性質的重要因素之一。通常，微影程序包括：塗佈 (coating) 光阻、曝光 (exposure)、顯影 (development)、和去除光阻等幾個主要步驟。近年來，隨著元件尺寸持續縮小化的發展，微影技術之改進將面臨更嚴苛的挑戰，其對於元件之品質、良率及成本具有關鍵性之影響。

在雙鑲嵌之微影製程中，由於定義圖案之光阻，在製程中氮 (N) 與光阻交互作用而產生光阻毒化 (poison) 致使在進行顯影步驟時餘留胺類 (NH_x) 光阻殘渣 (scum)，進而使定義出的圖案失真，嚴重影響元件之電性。其中，氮的來源來自使用氮氧化矽 (SION) 作為抗反射層 (anti-reflection layer, ARL) 及使用氮化矽或氮碳化矽 (SiCN) 作為蝕刻終止層。為了進一步說明本發明之背景，以下配合第 1a 到 1e 圖說明習知形成雙鑲嵌結構之方法。

首先，請參照第 1a 圖，在一基底 100 上依序形成一蝕刻終止層 102，例如氮化矽或氮碳化矽、介電層 104、一抗

反射層 106，例如氮氧化矽，及一光阻層 108。

接著，請參照第 1b 圖，藉由曝光及濕顯影步驟之後，形成光阻圖案層 108a。由於光阻 108 在製程中受到氮污染，使得曝光時的光化學反應不完全，而在濕顯影時，於光阻圖案層 108a 的側壁餘留光阻殘渣 108b。因此，在進行蝕刻製程以形成介層洞 104a 時，造成蝕刻輪廓 (profile) 不佳及關鍵圖案尺寸 (CD) 改變而嚴重影響元件之電特性，如第 1c 圖所示。

接著，請參照第 1d 圖，在去除光阻圖案層 108a 之後，在抗反射層 106 上及介層洞 104a 內形成一光阻層 110。然後，請參照第 1e 圖，藉由曝光顯影步驟以形成光阻圖案層 110a。然後，進行蝕刻製程以形成溝槽 104b 而構成雙鑲嵌結構。同樣地，因在曝光顯影製程中會受到氮污染，使得光阻殘渣 110b 堵塞住介層洞 104a，即使進行光阻剝除也難以完全去除光阻殘渣 110b，而不利於後續金屬化製程，導致元件失效。

為了解決上述之問題，傳統上藉由氧電漿之乾蝕刻方式，對形成有光阻殘渣光阻圖案層進行電漿除渣 (plasma desumming)。然而，經過電漿除渣之後，光阻圖案層厚度變薄使其抗蝕能力降低，且圖案尺寸會大於原先設計，而使元件之電特性改變，不符合元件原先設計之需求。

另外，有人研發出特殊之光阻或顯影劑來避免光阻殘渣的產生，如此雖可改善問題，然而卻有成本之考量問題。

有鑑於此，本發明提供一種防止光阻殘渣產生的方法，藉由使用氧化矽 (SiO_x) 及含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)

之一種作為抗反射層以防止氮污染光阻。再者，在蝕刻終止層上方及在抗反射層下方各額外形成一阻障層，其材質同樣為氧化矽及含碳氮之氧化矽以防止氮擴散至介電層進而防止光阻殘渣的產生，而不會造成後續製程之不良影響以及元件電特性改變等問題。

發明概述：

本發明之目的在於提供一種防止光阻殘渣產生的方法，其藉由使用非胺類抗反射層以防止光阻在微影期間受到氮的污染而產生殘渣。

本發明之另一目的在於提供一種防止光阻殘渣產生的方法，其藉由在抗反射層下方及蝕刻終止層上方各形成一阻障層以防止氮擴散至介電層。

根據上述之目的，本發明提供一種防止光阻殘渣產生的方法，包括下列步驟：提供一基底，在基底上形成有一介電層；在介電層上形成一非胺類抗反射層；以及在非胺類抗反射層上形成一光阻圖案層，於形成期間非胺類抗反射層不與光阻圖案層交互作用而不會形成光阻殘渣。其中，非胺類抗反射層係氧化矽（ SiO_x ）及含碳氮之氧化矽（ $\text{SiO}_x\text{C}_y\text{H}$ ）之一種。

又根據上述之目的，本發明提供一種防止光阻殘渣產生的方法，適用於一雙鑲嵌製程，包括下列步驟：提供一基底，在基底上形成有一蝕刻終止層、一介電層、一第一阻障層及一抗反射層，其中藉由第一阻障層來阻止抗反射層之第一雜質擴散至介電層；定義蝕刻抗反射層及介電層

以形成一介層洞；在抗反射層上及介層洞內形成一光阻圖案層，其中藉由第一阻障層來阻隔該一雜質以防止光阻殘渣形成於介層洞內；以及藉由光阻圖案層作為罩幕來蝕刻抗反射層及介電層，以在介層洞上方形成一溝槽而構成一雙鑲嵌結構。再者，更包括在蝕刻終止層及介電層之間形成一第二阻障層，以藉由第二阻障層來阻隔蝕刻終止層之第二雜質擴散至介電層。其中，第一及第二阻障層係氧化矽 (SiO_x) 及含碳氫之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$) 之一種，且第一及第二阻障層之厚度在 50 到 1000 埃的範圍。另外，第一及第二雜質為氮。

圖式之簡單說明：

為讓本發明之上述目的、特徵和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

第 1a 到 1e 圖係繪示出習知形成雙鑲嵌結構之方法；

第 2a 到 2e 圖繪示出根據本發明第一實施例之形成雙鑲嵌結構之方法；

第 3a 到 3e 圖繪示出根據本發明第二實施例之形成雙鑲嵌結構之方法。

[符號說明]

100、200、300~基底；

102、202、302~蝕刻終止層；

104、204、304~介電層；

104a、204a、304a~介層洞；

104b、304b~溝槽；

106、306~抗反射層；

108、110、208、210、308、310~光阻層；

108a、110a、208a、210a、308a、310a~光阻圖案層；

108b、110b~光阻殘渣；

203~阻障層；

206~非胺類抗反射層；

303~第二阻障層；

305~第一阻障層。

較佳實施例之詳細說明：

以下配合第 2a 到 2e 圖說明本發明第一實施例之防止光阻殘渣產生的方法。

首先，請參照第 2a 圖，提供一基底 200，例如一矽晶圓，其上形成有半導體元件，此處為簡化圖示，僅繪示出一平整基底。接著，在基底 200 上形成一蝕刻終止層 202，例如氮化矽或氮碳化矽、一阻障層 203 及介電層 204，其中，阻障層 203 之材質為氧化矽 (SiO_x) 及含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$) 之一種，其厚度在 50 到 1000 埃的範圍，用以阻隔蝕刻終止層 206 之雜質，例如氮，擴散至介電層 204。另外在本實施例中，蝕刻終止層 202 亦可使用不含氮之材質，例如為氧化矽 (SiO_x) 或含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。如此一來，則無需形成上述之阻障層 203。隨後，在介電層 204 上形成一非胺類 (non-amine) 抗反射層 206，例如氧化矽 (SiO_x) 及含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)

之一種，以及一光阻層 208。

接下來，請參照第 2b 圖，藉由習知曝光及濕顯影步驟形成光阻圖案層 208a。由於非胺類抗反射層 206 不含氮，所以光阻層 208 在微影製程中不會與氮發生交互作用而產生污染。亦即，在濕顯影時，於光阻圖案層 208a 的側壁不會餘留光阻殘渣。

接下來，請參照第 2c 圖，以光阻圖案層 208a 作為蝕刻罩幕，依序蝕刻非胺類抗反射層 206、介電層 204 及阻障層 203 以露出蝕刻終止層 202 表面並形成介層洞 204a。由於沒有產生光阻殘渣，因此介層洞 204a 可獲得較佳的輪廓 (profile)。另一方面，由於無需實施電漿除渣的步驟，所以關鍵圖形尺寸 (CD) 不會改變。

接下來，請參照第 2d 圖，在去除光阻圖案層 208a 而露出非胺類抗反射層 206 表面之後，接著在非胺類抗反射層 206 上及介層洞 204a 內形成光阻層 210。

最後，請參照第 2e 圖，藉由曝光及顯影步驟來形成光阻圖案層 210a 以在後續製程中定義溝槽。同樣地，微影製程期間，光阻圖案層 210a 不會與非胺類抗反射層 206 交互作用而產生餘留殘渣的問題。另一方面，雖然蝕刻終止層 202 含有氮，然而受到阻障層 203 的阻隔，氮無法擴散至介電層 204 以毒化介層洞 204a 內的光阻層 210，因此在介層洞 204a 內同樣不會有光阻殘渣產生。

以下配合第 3a 到 3e 圖說明本發明第二實施例之防止光阻殘渣產生的方法，適用於雙鑲嵌製程。

首先，請參照第 3a 圖，同樣地，提供一基底 200 上，

例如一矽晶圓。接著，在基底 300 上形成一蝕刻終止層 302，例如氮化矽或氮碳化矽、一第二阻障層 303、介電層 304、第一阻障層 305、抗反射層 306，例如氮氧化矽，及一光阻層 308。其中，第一及第二阻障層 305、303 之材質為氧化矽 (SiO_x) 及含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$) 之一種，且厚度在 50 到 1000 埃的範圍，用以阻隔蝕刻終止層 206 之雜質以及抗反射層 306 之雜質，例如氮，擴散至介電層 304。

接下來，請參照第 3b 圖，藉由習知曝光及濕顯影步驟形成光阻圖案層 308a。接下來，請參照第 3c 圖，以光阻圖案層 308a 作為蝕刻罩幕，依序蝕刻抗反射層 306、第二阻障層 305、介電層 304 及第二阻障層 303 以露出蝕刻終止層 302 表面並形成介層洞 304a。

接下來，請參照第 3d 圖，在去除光阻圖案層 308a 而露出抗反射層 306 表面之後，接著在抗反射層 306 上及介層洞 304a 內形成光阻層 310。

最後，請參照第 3e 圖，再次藉由曝光及顯影步驟來形成光阻圖案層 310a。同樣地，微影製程期間，雖然抗反射層 306 及蝕刻終止層 302 含有氮，然其分別受到第一阻障層 305 及第二阻障層 303 的阻隔，氮無法擴散至介電層 304 以毒化介層洞 304a 內的光阻層 310，因此在介層洞 304a 內不會有光阻殘渣堵塞住介層洞 304a 而不利於後續金屬化製程的進行。

根據本發明之方法，藉由使用非胺類之材料作為抗反射層、蝕刻終止層或阻障層，可有效防止光阻殘渣的產生。

客戶編號: TSMC2000-0856/ 91-01-22

本所編號: 0503-7148TW/spin / Chen

另外，由於無需進行電漿除渣或使用特殊之光阻及顯影劑，可避免關鍵圖形尺寸改變及降低製造之成本。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

客戶編號: TSMC2000-0856/ 91-01-22
本所編號: 0503-7148TWf/spin / Chen

申請專利範圍：

- 1.一種防止光阻殘渣產生的方法，包括下列步驟：
提供一基底，在該基底上形成有一介電層；
在該介電層上形成一非胺類抗反射層；以及
在該非胺類抗反射層上形成一光阻圖案層，於形成期間該非胺類抗反射層不與該光阻圖案層交互作用而不會形成光阻殘渣。
- 2.如申請專利範圍第 1 項所述之防止光阻殘渣產生的方法，更包括在該基底及該介電層之間形成一蝕刻終止層，且該蝕刻終止層不含氮。
- 3.如申請專利範圍第 1 項所述之防止光阻殘渣產生的方法，其中該非胺類抗反射層係氧化矽 (SiO_x)。
- 4.如申請專利範圍第 1 項所述之防止光阻殘渣產生的方法，其中該非胺類抗反射層係含碳氮之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。
- 5.一種防止光阻殘渣產生的方法，包括下列步驟：
提供一基底，在該基底上形成有一介電層；
在該介電層上形成一非胺類抗反射層；
在該非胺類抗反射層上形成一第一光阻圖案層，於形成期間該非胺類抗反射層不與該第一光阻圖案層交互作用而不會形成光阻殘渣；
藉由該第一光阻圖案層作為罩幕來蝕刻該非胺類抗反射層及該介電層以形成一介層洞；
去除該第一光阻圖案層以露出該非胺類抗反射層表面；以及

在該非胺類抗反射層上及該介層洞內形成一第二光阻圖案層，於形成期間該非胺類抗反射層不與該第二光阻層交互作用而不會形成光阻殘渣。

6.如申請專利範圍第 5 項所述之防止光阻殘渣產生的方法，更包括在該基底及該介電層之間形成一蝕刻終止層。

7.如申請專利範圍第 6 項所述之防止光阻殘渣產生的方法，更包括在該蝕刻終止層及該介電層之間形成一阻障層以阻隔該蝕刻終止層之雜質擴散至該介電層。

8.如申請專利範圍第 5 項所述之防止光阻殘渣產生的方法，其中該非胺類抗反射層係氧化矽 (SiO_x)。

9.如申請專利範圍第 5 項所述之防止光阻殘渣產生的方法，其中該非胺類抗反射層係含碳氫之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。

10.如申請專利範圍第 7 項所述之防止光阻殘渣產生的方法，其中該阻障層係氧化矽 (SiO_x)。

11.如申請專利範圍第 7 項所述之防止光阻殘渣產生的方法，其中該阻障層係含碳氫之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。

12.如申請專利範圍第 7 項所述之防止光阻殘渣產生的方法，其中該阻障層之厚度在 50 到 1000 埃的範圍。

13.如申請專利範圍第 7 項所述之防止光阻殘渣產生的方法，其中該雜質為氮。

14.一種防止光阻殘渣產生的方法，適用於一雙鑲嵌製程，包括下列步驟：

提供一基底，在該基底上形成有一蝕刻終止層、一介

客戶編號: TSMC2000-0856/ 91-01-22
本所編號: 0503-7148TWf/spin / Chen

電層、一第一阻障層及一抗反射層，其中藉由該第一阻障層來阻止該抗反射層之第一雜質擴散至該介電層；

定義蝕刻該抗反射層及該介電層以形成一介層洞；

在該抗反射層上及該介層洞內形成一光阻圖案層，其中藉由該第一阻障層來阻隔該第一雜質以防止光阻殘渣形成於該介層洞內；以及

藉由該光阻圖案層作為罩幕來蝕刻該抗反射層及該介電層，以在該介層洞上方形成一溝槽而構成一雙鑲嵌結構。

15.如申請專利範圍第 14 項所述之防止光阻殘渣產生的方法，其中該第一阻障層係氧化矽 (SiO_x)。

16.如申請專利範圍第 14 項所述之防止光阻殘渣產生的方法，其中該第一阻障層係含碳氫之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。

17.如申請專利範圍第 14 項所述之防止光阻殘渣產生的方法，其中該第一阻障層之厚度在 50 到 1000 埃的範圍。

18.如申請專利範圍第 14 項所述之防止光阻殘渣產生的方法，其中該第一雜質為氮。

19.如申請專利範圍第 14 項所述之防止光阻殘渣產生的方法，更包括在該蝕刻終止層及該介電層之間形成一第二阻障層，以藉由該第二阻障層來阻隔該蝕刻終止層之第二雜質擴散至該介電層。

20.如申請專利範圍第 19 項所述之防止光阻殘渣產生的方法，其中該第二阻障層係氧化矽 (SiO_x)。

21.如申請專利範圍第 19 項所述之防止光阻殘渣產生

的方法，其中該第二阻障層係含碳氫之氧化矽 ($\text{SiO}_x\text{C}_y\text{H}$)。

22.如申請專利範圍第 19 項所述之防止光阻殘渣產生的方法，其中該第二阻障層之厚度在 50 到 1000 埃的範圍。

23.如申請專利範圍第 19 項所述之防止光阻殘渣產生的方法，其中該第二雜質為氮。