

权 利 要 求 书

1、一种时钟产生电路，包括：

振荡电路，用于产生第一振荡信号和第二振荡信号，所述第一振荡信号与所述第二振荡信号的频率相同且相位相反；

比较单元，接收所述第一振荡信号和所述第二振荡信号，用于对所述第一振荡信号的占空比和/或所述第二振荡信号的占空比进行比较；

逻辑单元，连接所述比较单元和所述振荡电路，用于根据所述比较单元的输出结果对所述振荡电路进行控制，使得所述占空比到达一预设范围内。

2、根据权利要求1所述的时钟产生电路，其中，所述比较单元包括：

积分单元，其具有第一输入端和第二输入端，所述第一输入端接收所述第一振荡信号或所述第二振荡信号中的一者，所述第二输入端接收所述第二振荡信号或所述第一振荡信号中的另一者；

比较器，连接所述积分单元的输出端。

3、根据权利要求2所述的时钟产生电路，其中，所述积分单元被配置为：

所述积分单元的第一输入端在一翻转标识信号为低电平时接收所述第一振荡信号，在所述翻转标识信号为高电平时接收所述第二振荡信号；

所述积分单元的第二输入端在所述翻转标识信号为低电平时接收所述第二振荡信号，在所述翻转标识信号为高电平时接收所述第一振荡信号。

4、根据权利要求3所述的时钟产生电路，其中，所述逻辑单元包括：

计数器，用于调节所述第一振荡信号的占空比和/或第二振荡信号的占空比；

第一寄存器组，当所述翻转标识信号为低电平时，根据所述比较器的输出存储所述计数器的第一值；

第二寄存器组，当所述翻转标识信号为高电平时，根据所述比较器的输出存储所述计数器的第二值。

5、根据权利要求4所述的时钟产生电路，其中，所述逻辑单元还包括：

运算组件，连接所述第一寄存器组和所述第二寄存器组，用于对所述第一寄存器组和所述第二寄存器组的输出做加减乘除运算；

第三寄存器组，连接所述运算组件，用于存储所述运算组件的输出结果。

6、根据权利要求5所述的时钟产生电路，其中，所述比较单元由一采样时钟驱动，所述采样时钟的频率低于所述第一振荡信号和/或第二振荡信号的频率。

7、根据权利要求6所述的时钟产生电路，其中，所述计数器由一计算器时钟驱动，所述计算器时钟的频率低于所述第一振荡信号的频率和/或第二振荡信号的频率。

8、根据权利要求7所述的时钟产生电路，其中，所述采样时钟的频率和所述计算器时钟的频率相同。

9、根据权利要求8所述的时钟产生电路，还包括：

分频器，接收一外部时钟信号，产生所述采样时钟和所述计算器时钟。

10、根据权利要求9所述的时钟产生电路，还包括：

第五寄存器组，与所述分频器连接，用于配置所述采样时钟和所述计算器时钟的频率。

11、根据权利要求1所述的时钟产生电路，其中，所述振荡电路包括：

振荡器，用于产生第一初始振荡信号和第二初始振荡信号，所述第一初始振荡信号与所述第二初始振荡信号的频率相同且相位相反；

路径模拟电路，介于所述振荡器和所述比较单元之间，一端连接所述振荡器的输出端，另一端连接所述比较单元的输入端，用于模拟第一路径的电路特性，接收所述第一初始振荡信号以产生所述第一振荡信号，接收所述第二初始振荡信号以产生所述第二振荡信号。

12、根据权利要求11所述的时钟产生电路，还包括：

第四寄存器组，与所述振荡器连接，用于配置所述第一振荡信号的频率和第二振荡信号的频率。

13、根据权利要求12所述的时钟产生电路，还包括：

第六寄存器组，与所述路径模拟电路连接，用于配置所述路径模拟电路的电性参数。

14、一种存储器，包括：

如权利要求 1 至 13 任一所述的时钟产生电路。

15、一种时钟占空比较准方法，包括：

振荡电路产生第一振荡信号和第二振荡信号，所述第一振荡信号与所述第二振荡信号的频率相同且相位相反，所述第一振荡信号具有一初始占空比；

比较单元接收所述第一振荡信号和所述第二振荡信号，并对所述第一振荡信号的占空比或所述第二振荡信号的占空比进行比较；

逻辑单元根据所述比较单元的输出结果对所述振荡电路进行控制，使得所述振荡电路产生的所述第一振荡信号的占空比由所述初始占空比变为预设占空比。

16、根据权利要求 15 所述的时钟占空比较准方法，其中，所述比较单元接收所述第一振荡信号和第二振荡信号包括：

当翻转标识信号为低电平时，所述比较单元对第一振荡信号的占空比进行比较；

当所述翻转标识信号为高电平时，所述比较单元对第二振荡信号的占空比进行比较。

17、根据权利要求 16 所述的时钟占空比较准方法，其中，所述逻辑单元根据所述比较单元的输出结果对所述振荡电路进行控制包括：

所述逻辑单元包括计数器、第一寄存器组、第二寄存器组；

当所述翻转标识信号为低电平时，所述计数器从 M 计数至 N，当所述计数器为 M 时对应所述第一振荡信号的占空比为 P%，当所述计数器为 N 时对应所述第一振荡信号的占空比为 Q%，当所述比较单元的输出结果由低电平变为高电平时，将此时所述计数器对应的计数器值存入所述第一寄存器组；

当所述翻转标识信号为高电平时，所述计数器从 M 计数至 N，当所述计数器为 M 时对应所述第二振荡信号的占空比为 Q%，当所述计数器为 N 时对应所

述第二振荡信号的占空比为 $P\%$ ，当所述比较单元的输出结果由高电平变为低电平时，将此时所述计数器对应的计数器值存入所述第二寄存器组；

其中，所述 M 和 N 均为整数，所述 M 小于 N ，所述 P 和 Q 均为正整数，所述 P 小于 50，所述 Q 大于 50。

18、根据权利要求 17 所述的时钟占空比校准方法，其中，所述逻辑单元根据所述比较单元的输出结果对所述振荡电路进行控制还包括：

所述逻辑单元还包括运算组件、第三寄存器组；

所述运算组件将所述第一寄存器组和所述第二寄存器组的输出做加减乘除运算，并将得到的数值 L 存入所述第三寄存器组；

其中，所述 L 为整数，所述 L 大于等于所述 M 且小于等于所述 N 。

19、根据权利要求 18 所述的时钟占空比校准方法，其中，所述 L 对应所述第一振荡信号的占空比为所述预设占空比。